

PUOLOP 迪浦

PTB O132XXS

带 12 位 ADC 单片机

数据手册

第 0.01 版

2016 年 12 月 1 日

重要声明

迪浦电子保留权利在任何时候变更或终止产品，建议客户在使用或下单前与迪浦电子或代理商联系以取得最新、最正确的产品信息。

迪浦电子不担保本产品适用于保障生命安全或紧急安全的应用，迪浦电子不为此类应用产品承担任何责任。关键应用产品包括，但不仅限于，可能涉及的潜在风险的死亡，人身伤害，火灾或严重财产损失。

迪浦电子不承担任何责任来自于因客户的产品设计所造成的任何损失。在迪浦电子所保障的规格范围内，客户应设计和验证他们的产品。为了尽量减少风险，客户设计产品时，应保留适当的产品工作范围安全保障。

提供本文档的中文简体版是为了便于了解，请勿忽视中英文的部份，因为其中提供有关产品性能以及产品使用的有用信息，迪浦电子暨代理商对于文中可能存在的差错不承担任何责任，建议参考本文件英文版。

目 录

1. 功能	
1.1. 特性.....	8
1.2. 系统特性.....	8
1.3. CPU 特点.....	8
1.4. 封装信息:.....	9
2. 系统概述和方框图	10
3. 引脚功能说明	11
4. 器件电器特性	16
4.1. 直流交流电气特性.....	16
4.2. 绝对最大值范围.....	17
4.3. ILRC 频率与 VDD 关系曲线图.....	18
4.4. IHRC 频率与 VDD 关系曲线图.....	18
4.5. ILRC 频率与温度关系曲线图.....	19
4.6. IHRC 频率与温度关系曲线图 (校准到 16MHz).....	19
4.7. 工作电流 vs. VDD 与系统时钟 = ILRC/n 关系曲线图.....	20
4.8. 工作电流 vs. VDD 与系统时钟 = IHRC/n 关系曲线图.....	20
4.9. 工作电流 vs. VDD 与系统时钟 = 4MHz EOSC / n 关系曲线图.....	21
4.10. 工作电流 vs.VDD 与系统时钟 = 32KHz EOSC / n 关系曲线图(保留).....	21
4.11. IO 引脚输出的驱动电流(I_{OH})与灌电流(I_{OL})曲线图.....	22
4.12. IO 引脚输入高/低阈值电压(V_{IH}/V_{IL})曲线图.....	22
4.13. IO 引脚上拉阻抗曲线图.....	23
4.14. 开机时序图.....	23
5. 功能概述	24
5.1. OTP 程序存储器.....	24
5.2. 启动程序.....	24
5.3. 数据存储器-- SRAM.....	25
5.4. 振荡器和时钟.....	25
5.4.1. 内部高频 RC 振荡器和内部低频 RC 振荡器.....	25
5.4.2. 芯片校准.....	25
5.4.3. IHRC 频率校准和系统时钟.....	26
5.4.4. 外部晶体振荡器.....	27
5.4.5. 系统时钟和 LVR 基准位.....	29

5.4.6.	系统时钟切换	30
5.5.	比较器	31
5.5.1	内部参考电压 ($V_{\text{internal R}}$)	32
5.5.2	使用比较器	34
5.5.3	使用比较器和 band-gap 1.20V	34
5.6	16 位计数器 (Timer16)	35
5.7	8 位 PWM 计数器(Timer2/Timer3).....	37
5.7.1	使用 Timer2 产生周期波形	38
5.7.2	使用 Timer2 产生 8 位 PWM 波形.....	40
5.7.3	使用 Timer2 产生 6 位 PWM 波形.....	41
5.8	11 位 PWM 计数器	42
5.8.1	PWM 波形.....	42
5.8.2	硬件和时序框图.....	43
5.8.3	11 位 PWM 生成器计算公式.....	44
5.9	看门狗	44
5.10	中断.....	45
5.11	省电与掉电	47
5.11.1	省电模式("stopexe")	47
5.11.2	掉电模式("stopsys").....	48
5.11.3	唤醒	48
5.12	IO 引脚	49
5.13	复位和 LVR	50
5.13.1	复位	50
5.13.2	LVR 复位.....	50
5.14	模拟-数字转换器(ADC) 模块.....	51
5.14.1	AD 转换的输入要求.....	52
5.14.2	选择参考高电压.....	53
5.14.3	ADC 时钟选择.....	53
5.14.4	配置模拟引脚	53
5.14.5	使用 ADC	53
5.15	乘法器	54
6.	IO 寄存器.....	55
6.1.	ACC 状态标志寄存器(flag), IO 地址 = 0x00.....	55
6.2.	堆栈指针寄存器(sp), IO 地址 = 0x02	55
6.3.	时钟模式寄存器(clkmd), IO 地址 = 0x03.....	55
6.4.	中断允许寄存器(inten), IO 地址 = 0x04	56
6.5.	中断请求寄存器(intrq), IO 地址 = 0x05.....	56

6.6.	Timer16 控制寄存器 (<i>t16m</i>), IO 地址 = 0x06	56
6.7.	中断边缘选择寄存器(<i>integs</i>), IO 地址 = 0x0c.....	57
6.8.	乘法器运算对象寄存器(<i>mulop</i>), IO 地址 = 0x08.....	57
6.9.	乘法器结果高字节寄存器(<i>mulrh</i>), IO 地址 = 0x09.....	57
6.10.	外部晶体振荡器控制寄存器(<i>eoscr</i>), IO 地址 = 0x0a.....	58
6.11.	端口 A 数字输入使能寄存器(<i>padier</i>), IO 地址 = 0x0d.....	58
6.12.	端口 B 数字输入使能寄存器(<i>pbdier</i>), IO 地址 = 0x0e.....	59
6.13.	端口 A 数据寄存器(<i>pa</i>), IO 地址 = 0x10.....	59
6.14.	端口 A 控制寄存器(<i>pac</i>), IO 地址 = 0x11.....	59
6.15.	端口 A 上拉控制寄存器(<i>paph</i>), IO 地址 = 0x12.....	59
6.16.	端口 B 数据寄存器(<i>pb</i>), IO 地址 = 0x14.....	59
6.17.	端口 B 控制寄存器(<i>pbc</i>), IO 地址 = 0x15.....	59
6.18.	端口 B 上拉控制寄存器(<i>pbph</i>), IO 地址 = 0x16.....	59
6.19.	杂项寄存器(<i>misc</i>), IO 地址 = 0x17.....	60
6.20.	MISC2 寄存器(<i>misc2</i>), IO 地址 = 0x0f.....	60
6.21.	比较器控制寄存器(<i>gpcc</i>), IO 地址 = 0x18.....	61
6.22.	比较器选择寄存器(<i>gpcs</i>), IO 地址 = 0x19.....	61
6.23.	状态复位寄存器(<i>rstst</i>), IO 地址 = 0x1b.....	62
6.24.	Timer2 控制寄存器(<i>tm2c</i>), IO 地址 = 0x1c.....	62
6.25.	Timer2 计数寄存器(<i>tm2ct</i>), IO 地址 = 0x1d.....	63
6.26.	Timer2 分频寄存器(<i>tm2s</i>), IO 地址 = 0x1e.....	63
6.27.	Timer2 上限寄存器(<i>tm2b</i>), IO 地址 = 0x09.....	63
6.28.	Timer3 控制寄存器(<i>tm3c</i>), IO 地址 = 0x32.....	63
6.29.	Timer3 计数寄存器(<i>tm3ct</i>), IO 地址 = 0x33.....	64
6.30.	Timer3 分频寄存器(<i>tm3s</i>), IO 地址 = 0x34.....	64
6.31.	Timer3 上限寄存器(<i>tm3b</i>), IO 地址 = 0x3f.....	64
6.32.	PWMG0 控制寄存器(<i>pwmg0c</i>), IO 地址 = 0x20.....	65
6.33.	PWMG0 分频寄存器 (<i>pwmg0s</i>), IO 地址 = 0x21.....	65
6.34.	PWMG0 计数上限高位寄存器(<i>pwmg0cubh</i>), IO 地址 = 0x22.....	65
6.35.	PWMG0 计数上限高位寄存器(<i>pwmg0cubl</i>), IO 地址 = 0x23.....	66
6.36.	PWMG0 占空比高位寄存器(<i>pwmg0dth</i>), IO 地址 = 0x24.....	66
6.37.	PWMG0 占空比低位寄存器(<i>pwmg0dtl</i>), IO 地址 = 0x25.....	66
6.38.	ADC 控制寄存器(<i>adcc</i>), IO 地址 = 0x3b.....	66
6.39.	ADC 模式寄存器(<i>adcm</i>), IO 地址 = 0x3c.....	67
6.40.	ADC 调节控制寄存器(<i>adcrhc</i>), IO 地址 = 0x3d.....	67
6.41.	ADC 数据高位寄存器(<i>adcrh</i>), IO 地址 = 0x3e.....	67
6.42.	ADC 数据低位寄存器(<i>adcl</i>), IO 地址 = 0x3f.....	67
6.43.	PWMG1 控制寄存器(<i>pwmg1c</i>), IO 地址 = 0x26.....	68

6.44.	PWMG1 分频寄存器(<i>pwmg1s</i>), IO 地址 = 0x27.....	68
6.45.	PWMG1 计数上限高位寄存器(<i>pwmg1cubh</i>), IO 地址 = 0x2A	68
6.46.	PWMG1 计数上限高位寄存器(<i>pwmg1cubl</i>), IO 地址 = 0x02B	68
6.47.	PWMG1 占空比高位寄存器(<i>pwmg1dth</i>), IO 地址 = 0x28.....	69
6.48.	PWMG1 占空比低位寄存器(<i>pwmg1dtl</i>), IO 地址 = 0x29.....	69
6.49.	PWMG2 控制寄存器(<i>pwmg2c</i>), IO 地址 = 0x2C.....	69
6.50.	PWMG2 分频寄存器(<i>pwmg2s</i>), IO 地址 = 0x2D.....	70
6.51.	PWMG2 计数上限高位寄存器(<i>pwmg2cubh</i>), IO 地址 = 0x30.....	70
6.52.	PWMG2 计数上限高位寄存器(<i>pwmg2cubl</i>), IO 地址 = 0x31.....	70
6.53.	PWMG2 占空比高位寄存器(<i>pwmg2dth</i>), IO 地址 = 0x2E	70
6.54.	PWMG2 占空比低位寄存器(<i>pwmg2dtl</i>), IO 地址 = 0x2F.....	70
7.	指令.....	71
7.1.	数据传输类指令.....	72
7.2.	算术运算类指令.....	74
7.3.	移位运算类指令.....	77
7.4.	逻辑运算类指令.....	78
7.5.	位运算类指令.....	81
7.6.	条件运算类指令.....	82
7.7.	系统控制类指令.....	84
7.8.	指令执行周期综述.....	85
7.9.	指令影响标志综述.....	86
8.	特别注意事项.....	87
8.1.	警告.....	87
8.2.	使用 IC	87
8.2.1	IO 引脚的使用和设定.....	87
8.2.2	中断.....	88
8.2.3	系统时钟选择.....	88
8.2.4	掉电模式, 唤醒和看门狗.....	89
8.2.5	TIMER 溢出.....	89
8.2.6	LVR	89
8.2.7	比较器控制 PWM 引脚输出的结果.....	89
8.2.8	指令.....	90
8.2.9	RAM 定义.....	90
8.2.10	PTB0132XXS 的烧录方法.....	90
8.3	使用 ICE	91

修订历史:

修订	日期	描述
0.00	2016/8/8	初版
0.01	2016/12/1	<ol style="list-style-type: none">1. 修改第三章：引脚功能说明图和描述2. 修改 5.8.2 节：硬件和时序框图3. 修改 5.8.3 节：PWM 输出频率公式4. 增加 5.8 节：11 位 PWM 计数器5. 增加 6.43~6.51 节：IO 寄存器

1. 功能

1.1. 特性

- ◆ PTB0132XXS系列:
 - ◇ 通用系列
 - ◇ 请勿使用于 AC 阻容降压供电，强电源纹波，或高 EFT 要求之应用
 - ◇ 工作温度范围：-20°C ~ 70°C

1.2. 系统特性

- ◆ 时钟源：内部高频 RC 振荡器，内部低频 RC 振荡器和外部晶体震荡
- ◆ Band-gap 电路提供 1.2V 参考电压
- ◆ 一个硬件 16 位计数器
- ◆ 两个 8 位硬件 PWM 生成器
- ◆ 一个 11 位硬件 PWM 生成器
- ◆ 高达 12 通道 12 位 ADC
- ◆ 提供 ADC 参考高电压：外部输入，内部 VDD, Band-gap 1.20V, 4V, 3V, 2V
- ◆ 提供 1T 8x8 硬件加法器
- ◆ 8 段 LVR 复位设定 ~ 4.0V, 3.5V, 3.0V, 2.75V, 2.5V, 2.2V, 2.0V, 1.8V
- ◆ 14 个 IO 引脚并带有上拉电阻选项
- ◆ 4 个可选的外部中断引脚
- ◆ 每个 IO 引脚都可设定唤醒功能
- ◆ 对所有带有唤醒功能的 IO，都支持两种可选择的唤醒速度：正常唤醒和快速唤醒

1.3. CPU 特点

- ◆ 单一处理单元工作模式
- ◆ 2KW OTP 程序存储器
- ◆ 128 字节数据存储器
- ◆ 提供 87 个有效指令
- ◆ 大部分都是 1T(单周期)指令
- ◆ 可程序设定的堆栈指针和堆栈深度
- ◆ 数据和指令都是直接和间接寻址模式
- ◆ 所有的数据存储器都可以当作指针
- ◆ 独立的 IO 地址和存储器地址

注意：“保留”乃指该功能保留给未来使用。

1.4. 封装信息:

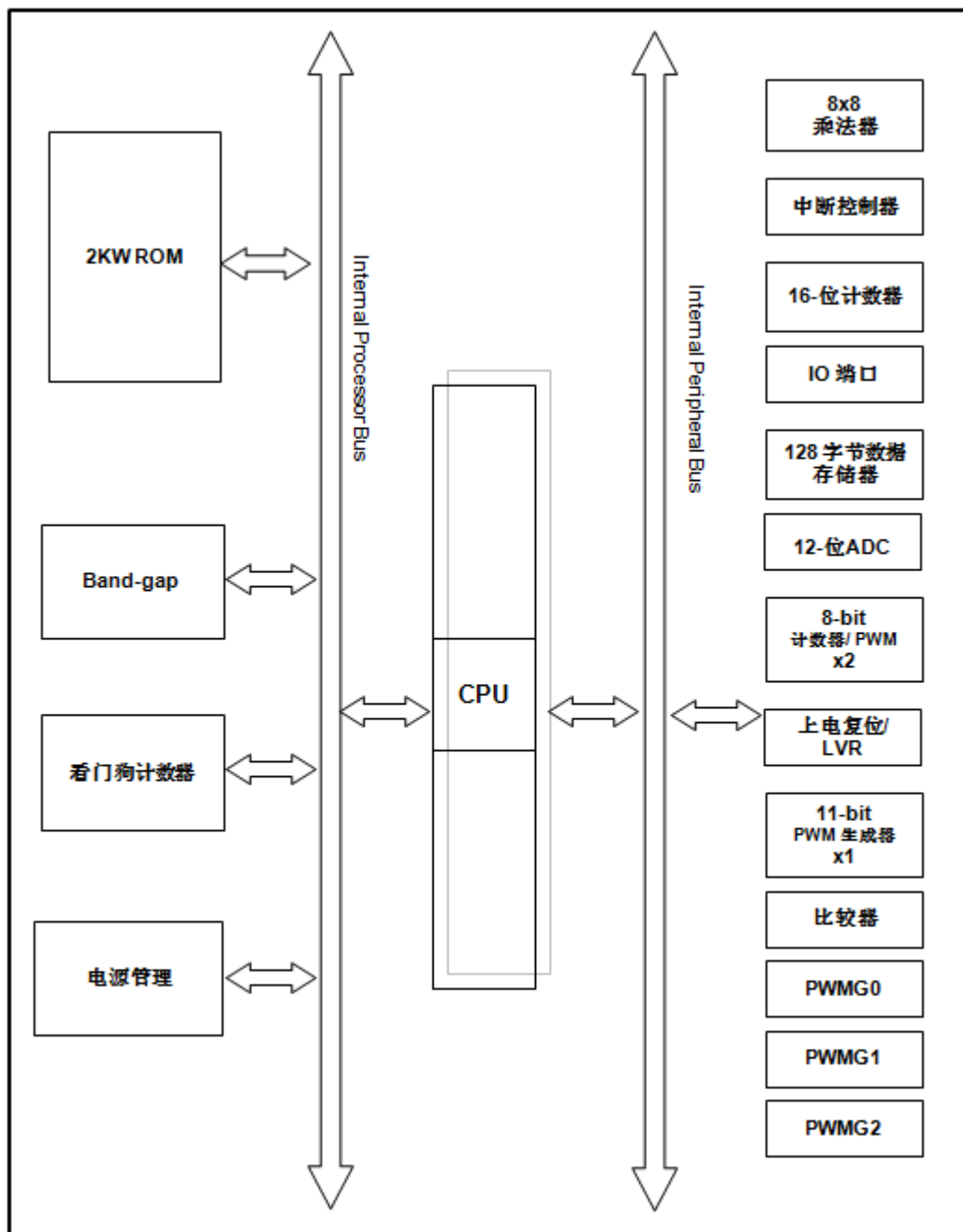
◆ **PTBO132XXS 系列**

- ◇ PTBO132XXS-S14: SOP14 (150mil);
- ◇ PTBO132XXS-S16A: SOP16A (150mil);
- ◇ PTBO132XXS-S16B: SOP16B (150mil);
- ◇ PTBO132XXS-M10: MSOP10 (118mil);
- ◇ PTBO132XXS-2J16A: QFN4*4-16P (0.65pitch);
- ◇ PTBO132XXS-1J16A: QFN3*3-16P (0.5pitch);
- ◇ PTBO132XXS-4N10: DFN3*3-10P (0.5pitch);

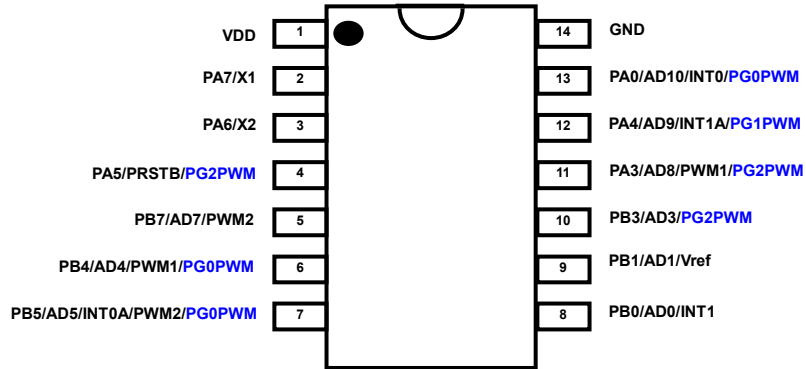
2. 系统概述和方框图

PTB0132XXS系列是一款带 ADC，完全静态的，以 OTP 为程序基础的 CMOS 8-bit 微处理器。它运用 RISC 的架构并且所有的指令架构的执行周期都是一个指令周期，只有少部分指令需要两个指令周期。

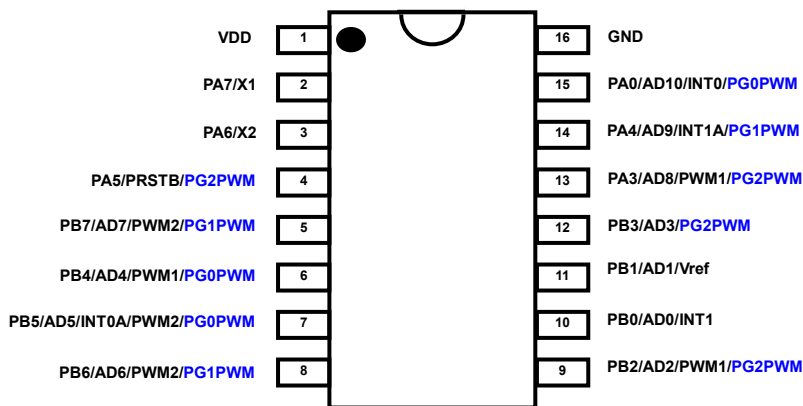
PTB0132XXS 是 2KW OTP 程序存储器以及 128 字节数据存储器，还有多达 12 通道 12 位分辨率的 ADC，其中一个通道是内部 band-gap 参考电压或 $0.24 \cdot V_{DD}$ 。PTB0132XXS 同时提供 4 个硬件计数器，一个 16 位的硬件计数器，两个 8 位 PWM 计数器和一个 11 位计数器，同时也包含 PWM 生成器。



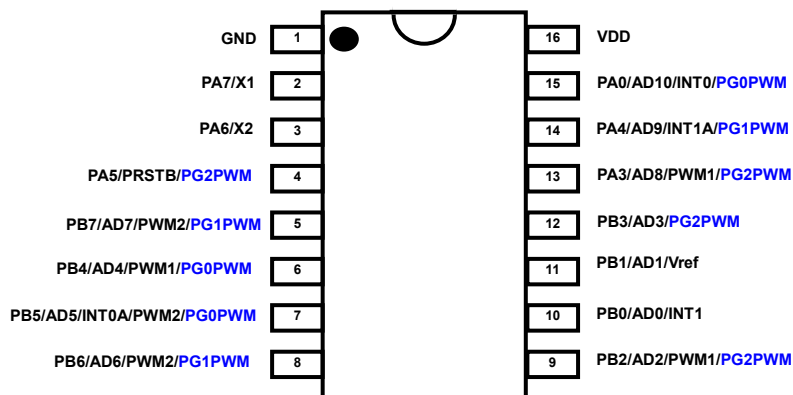
3. 引脚功能说明



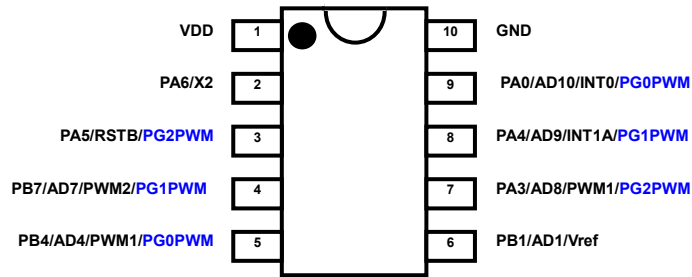
PTB0132XXS-S14 (SOP14-150mil)



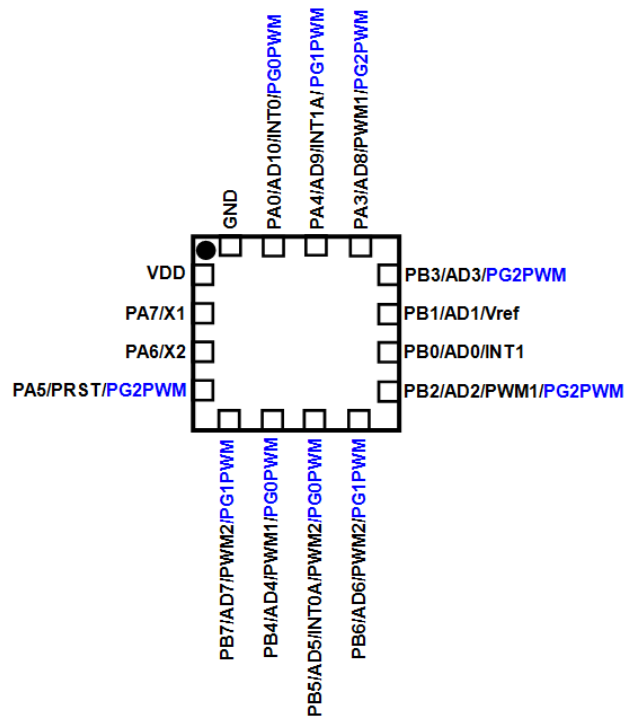
PTB0132XXS-S16A (SOP16A-150mil)



PTB0132XXS-S16B (SOP16B-150mil)

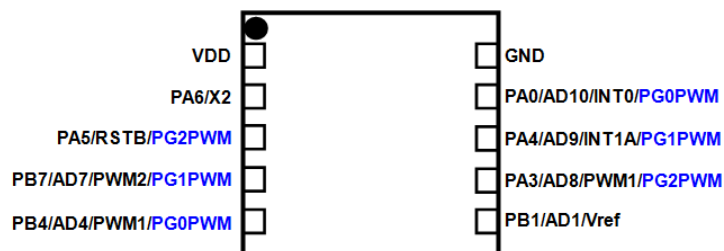


PTB0132XXS-M10 (MSOP10-118mil)



PTB0132XXS-2J16A(QFN4*4-16P-0.65pitch)

PTB0132XXS-1J16A(QFN3*3-16P-0.5pitch)



PTB0132XXS-4N10 (DFN3*3-10P-0.5pitch)

引脚描述

引脚名称	Pin Type & Buffer Type	描述
PA7 / X1	IO ST / CMOS	此引脚可以用作： (1) 端口 A 位 7，并可编程设定为输入或输出，弱上拉电阻模式。 (2) 当使用外部晶振时，作为 X1 引脚。 当用做晶体振荡器的功能时，为减少漏电流，请用 <i>padier</i> 寄存器位 7 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>padier</i> 位 7 为“0”时，唤醒功能是被关闭的。
PA6 / X2	IO ST / CMOS	此引脚可以用作： (1) 端口 A 位 6，并可编程设定为输入或输出，弱上拉电阻模式。 (2) 当使用外部晶振时，作为 X2 引脚。 当用做晶体振荡器的功能时，为减少漏电流，请用 <i>padier</i> 寄存器位 6 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>padier</i> 位 6 为“0”时，唤醒功能是被关闭的。
PA5 / PRSTB / PG2PWM	IO (OD) ST / CMOS	此引脚可以用作： (1) 端口 A 位 5，此引脚可以设定为输入或开漏输出（open drain）模式。 (2) 硬件复位。 请注意此引脚没有上拉或下拉电阻。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>padier</i> 位 5 为“0”时，唤醒功能是被关闭的。另外，当此引脚设定成输入时，对于需要高抗干扰能力的系统，请串接 33Ω 电阻。
PA4 / AD9 / CIN+ / CIN1- / INT1A / PG1PWM	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 A 位 4，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 9。 (3) 比较器的正输入源。 (4) 比较器的负输入源 1。 (5) 外部中断源 1A。它可以用作外部中断源 1。通过寄存器可以设置上升沿和下降沿响应中断服务请求。 当用做模拟输入功能时，为减少漏电流，请用 <i>padier</i> 寄存器位 4 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>padier</i> 位 4 为“0”时，唤醒功能是被关闭的。
PA3 / AD8 / CIN0- / TM2PWM / PG2PWM	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 A 位 3，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 8。 (3) 比较器 0 的负输入。 (4) Timer2 的 PWM 输出。 当用做模拟输入功能时，为减少漏电流，请用 <i>padier</i> 寄存器位 3 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>padier</i> 位 3 为“0”时，唤醒功能是被关闭的。

引脚名称	引脚类型 & 形态	描述
PA0 / AD10 / CO / PG0PWM / INT0 /	IO ST / CMOS	此引脚可以用作： (1) 端口 A 位 0，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 10。 (3) 比较器输出。 (4) 11 位 PWM 生成器 PWMG0 的输出。 (5) 外部中断源 0，上升沿和下降沿都可触发中断。 pdier 寄存器的位 0 可以设为“0”禁用睡眠中唤醒系统的功能。
PB7 / AD7 / CIN5- / TM3PWM / PG1PWM	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 B 位 7，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 7。 (3) 比较器的负输入源 5。 (4) Timer3 的 PWM 输出。 当用做模拟输入功能时，为减少漏电流，请用 pbdir 寄存器位 7 关闭其数字输入功能。 这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 pbdir 位 7 为“0”时，唤醒功能是被关闭的。
PB6 / AD6 / CIN4- / TM3PWM / PG1PWM	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 B 位 6，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 6。 (3) 比较器的负输入源 4。 (4) Timer3 的 PWM 输出。 当用做模拟输入功能时，为减少漏电流，请用 pbdir 寄存器位 6 关闭其数字输入功能。 这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 pbdir 位 6 为“0”时，唤醒功能是被关闭的。
PB5 / AD5 / TM3PWM / PG0PWM / INT0A	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 B 位 5，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 5。 (3) Timer3 的 PWM 输出。 (4) 11 位 PWM 生成器 PWMG0 的输出。 (5) 外部中断源 0A，上升沿和下降沿都可触发中断。 当用做模拟输入功能时，为减少漏电流，请用 pbdir 寄存器位 5 关闭其数字输入功能。 这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 pbdir 位 5 为“0”时，唤醒功能是被关闭的。

引脚名称	引脚类型 & 形态	描述
PB4 / AD4 / TM2PWM / PG0PWM	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 B 位 4，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 4。 (3) Timer2 的 PWM 输出。 (4) 11 位 PWM 生成器 PWMG0 的输出。 当用做模拟输入功能时，为减少漏电流，请用 <i>pbdier</i> 寄存器位 4 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>pbdier</i> 位 4 为“0”时，唤醒功能是被关闭的。
PB3 / AD3 / PG2PWM	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 B 位 3，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 3。 此引脚可用做端口 B 位 3，并可编程设定为输入或输出，弱上拉电阻模式。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>pbdier</i> 位 3 为“0”时，唤醒功能是被关闭的。
PB2 / AD2 / TM2PWM / PG2PWM	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 B 位 2，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 2。 (3) Timer2 的 PWM 输出。 当用做模拟输入功能时，为减少漏电流，请用 <i>pbdier</i> 寄存器位 2 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>pbdier</i> 位 2 为“0”时，唤醒功能是被关闭的。
PB1 / AD1 / Vref	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 B 位 1，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 模拟输入通道 1。 (3) ADC 的外部参考高电压。 此引脚可用做端口 B 位 1，并可编程设定为输入或输出，弱上拉电阻模式。这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>pbdier</i> 位 1 为“0”时，唤醒功能是被关闭的。
PB0 / AD0 / INT1	IO ST / CMOS / Analog	此引脚可以用作： (1) 端口 B 位 0，并可编程设定为输入或输出，弱上拉电阻模式。 (2) ADC 的模拟输入通道 0。当用做模拟输入功能时，为减少漏电流，请用 <i>pbdier</i> 寄存器位 0 关闭其数字输入功能。这个引脚可以设定在睡眠中唤醒系统的功能。 (3) 外部中断源 1。通过寄存器的设置，上升沿和下降沿都可以用来响应中断请求。 这个引脚可以设定在睡眠中唤醒系统的功能；但是，当寄存器 <i>pbdier</i> 位 0 为“0”时，唤醒功能是被关闭的。
VDD	VDD	正电源
GND	GND	地
注意：IO：输入/输出；ST：施密特触发器输入；Analog：模拟输入引脚；CMOS：CMOS 电压基准位		

4. 器件电器特性

4.1. 直流交流电气特性

下列所有数据除特别列明外，皆于 $T_a = -20^{\circ}\text{C} \sim 75^{\circ}\text{C}$, $V_{DD}=5.0\text{V}$, $f_{\text{SYS}}=2\text{MHz}$ 之条件下获得。

符号	描述	最小值	典型值	最大值	单位	条件($T_a=25^{\circ}\text{C}$)
V_{DD}	工作电压	2.2	5.0	5.5	V	
LVR%	LVR 精度	-5		5	%	
f_{SYS}	系统时钟 (CLK)* =					
	IHRC/2	0		8M	Hz	$V_{DD} \geq 3.5\text{V}$
	IHRC/4	0		4M		$V_{DD} \geq 2.5\text{V}$
	IHRC/8	0		2M		$V_{DD} \geq 2.2\text{V}$
ILRC		55K		$V_{DD}=5.0\text{V}$		
I_{OP}	工作电流		1		mA	$f_{\text{SYS}}=\text{IHRC}/16=1\text{MIPS}@5.0\text{V}$
			15		uA	$f_{\text{SYS}}=\text{ILRC}=55\text{kHz}@3.3\text{V}$
I_{PD}	掉电模式下电流 (使用 stopsys 命令)		1		uA	$f_{\text{SYS}}=0\text{Hz}, V_{DD}=5.0\text{V}$
			0.6		uA	$f_{\text{SYS}}=0\text{Hz}, V_{DD}=3.3\text{V}$
I_{PS}	省电模式下电流 (使用 stopexe 命令)		5		uA	$V_{DD}=5.0\text{V}$; $f_{\text{SYS}}=\text{ILRC}$ 仅使用 ILRC 模式下.
V_{IL}	输入低电压	0		0.3VDD	V	
V_{IH}	输入高电压	0.7 VDD		VDD	V	
I_{OL}	IO 输出灌电流				mA	$V_{DD}=5.0\text{V}, V_{OL}=0.5\text{V}$
	PA5		23			
	PA0, PA3, PA4		20			
	PA6, PA7, PB0, PB1, PB3 PB2, PB5, PB6		13			
	PB4, PB7 (正常输出)		40			
	PB4, PB7 (低输出)		20			
I_{OH}	IO 输出驱动电流				mA	$V_{DD}=5.0\text{V}, V_{OH}=4.5\text{V}$
	PA5		0			
	PB4, PB7 (正常输出)		-20			
	PB4, PB7 (低输出) 其他 IO		-10 -10			
V_{IN}	输入电压	-0.3		VDD+0.3	V	
$I_{INJ}(\text{PIN})$	引脚输入电流			1	mA	$V_{DD}+0.3 \geq V_{IN} \geq -0.3$
R_{PH}	上拉电阻		100		K Ω	$V_{DD}=5.0\text{V}$
			200			$V_{DD}=3.3\text{V}$
			450			$V_{DD}=2.2\text{V}$
V_{BG}	Band-gap 参考电压	1.145*	1.20*	1.255*	V	$V_{DD}=2.2\text{V} \sim 5.5\text{V}$ $-20^{\circ}\text{C} < T_a < 70^{\circ}\text{C}^*$
f_{IHRC}	校准后 IHRC 频率 *	15.76*	16*	16.24*	MHz	$25^{\circ}\text{C}, V_{DD}=2.2\text{V} \sim 5.5\text{V}$
		15.20*	16*	16.80*		$V_{DD}=2.2\text{V} \sim 5.5\text{V},$ $0^{\circ}\text{C} < T_a < 70^{\circ}\text{C}^*$
t_{INT}	中断脉冲宽度	30			ns	$V_{DD} = 5.0\text{V}$

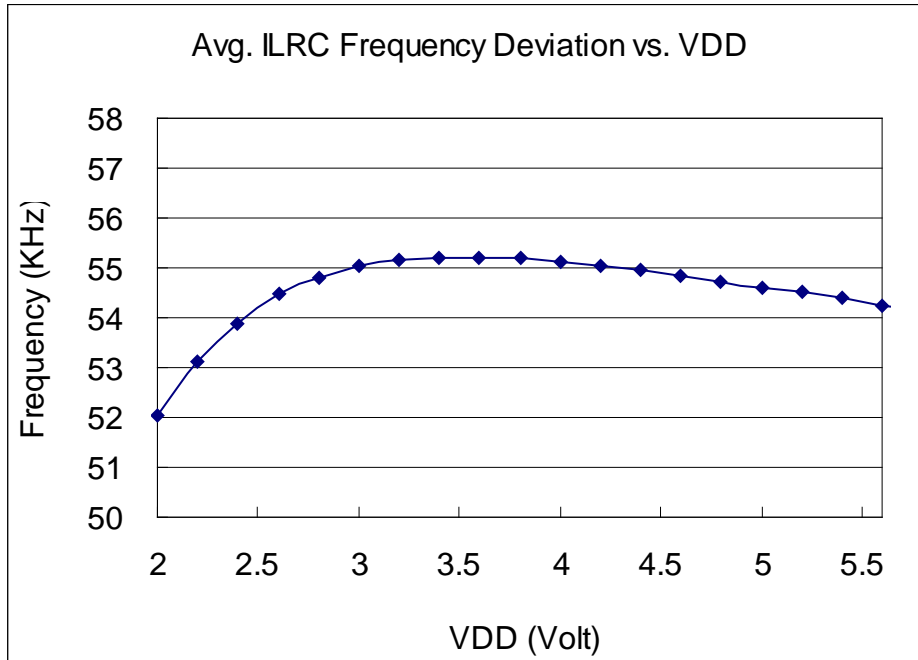
符号	描述	最小值	典型值	最大值	单位	条件(Ta=25°C)
V _{ADC}	ADC 可工作电压	2.2		VDD	V	
V _{AD}	AD 输入电压	0		VDD	V	
ADrs	ADC 分辨率		12		bit	
ADcs	ADC 消耗电流		0.9 0.8		mA	@5V @3V
ADclk	ADC 时钟周期		2		us	2.2V ~ 5.5V
t _{ADCONV}	ADC 转换时间 (T _{ADCLK} 是选定AD转换时钟周期)		16		T _{ADCLK}	12-位分辨率
AD DNL	ADC 微分非线性		±2*		LSB	
AD INL	ADC 积分非线性		±4*		LSB	
ADos	ADC 失调电压*		2		mV	@VDD=3V
V _{REFH}	ADC 参考高电压					@VDD=5V, 25°C
	4V	3.90	4	4.10		
	3V	2.93	3	3.07		
	2V	1.95	2	2.05		
V _{DR}	数据存储单元数据保存电压*	1.5			V	待机模式下
t _{WDT}	看门狗超时溢出时间		8k		T _{ILRC}	misc[1:0]=00 (默认)
			16k			misc[1:0]=01
			64k			misc[1:0]=10
			256k			misc[1:0]=11
t _{WUP}	快速唤醒时间		45		T _{ILRC} 是 ILRC 时钟周期	
	正常唤醒时间		3000			
t _{SBP}	系统开机时间(正常)		60		ms	VDD=5V
	系统开机时间(快速)		600		us	VDD=5V
t _{RST}	外部复位脉冲宽度	120			us	@VDD=5V
CPos	比较器偏置电压*	-	±10	±20	mV	
CPcm	比较器共模输入*	0		VDD-1.5	V	
CPspt	比较器响应时间**		100	500	ns	上升沿和下降沿相同
CPmc	比较器模式改变所需的稳定时间		2.5	7.5	us	
CPcs	比较器电流消耗		20		uA	V _{DD} = 3.3V

* 这些参数是设计参考值，并不是每个芯片测试。

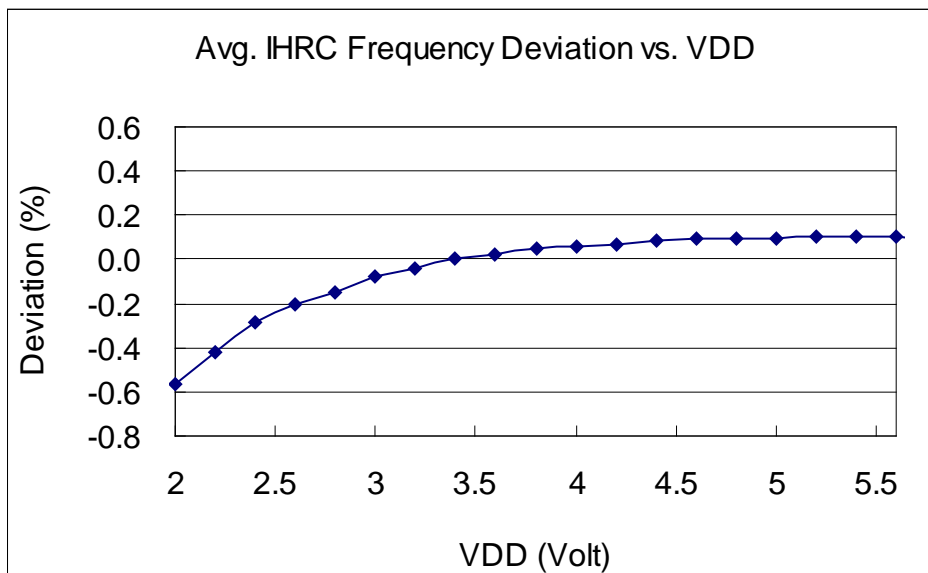
4.2. 绝对最大值范围

- 电源电压..... 2.2V ~ 5.5V
- 输入电压..... -0.3V ~ VDD + 0.3V
- 工作稳定..... -20°C ~ 70°C
- 节点温度..... 150°C
- 存储温度..... -50°C ~ 125°C

4.3. ILRC 频率与 VDD 关系曲线图

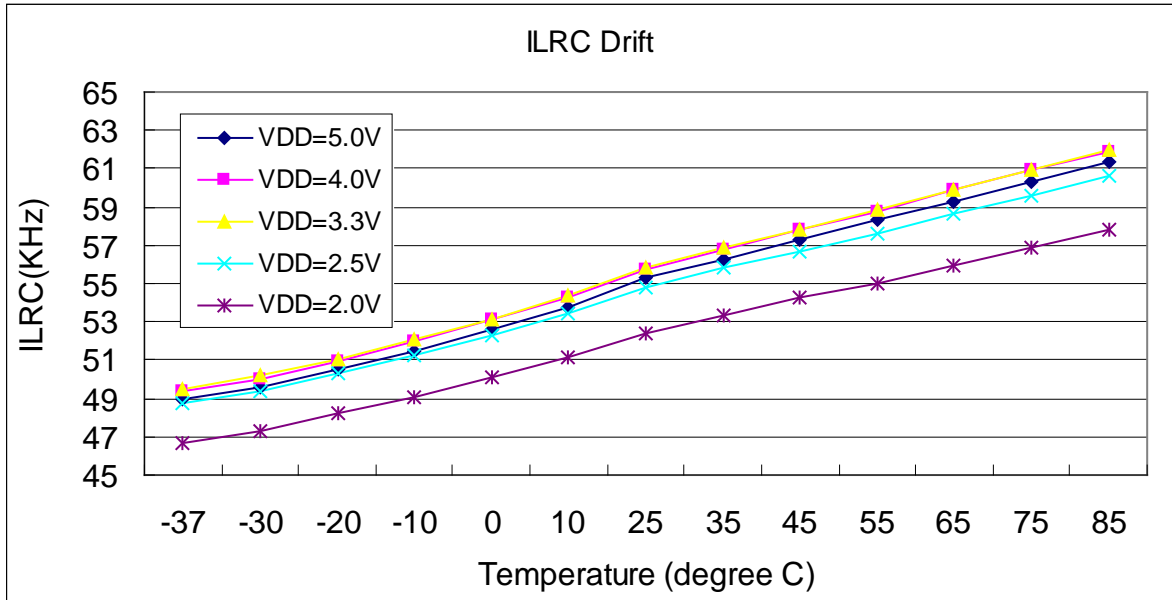


4.4. IHRC 频率与 VDD 关系曲线图

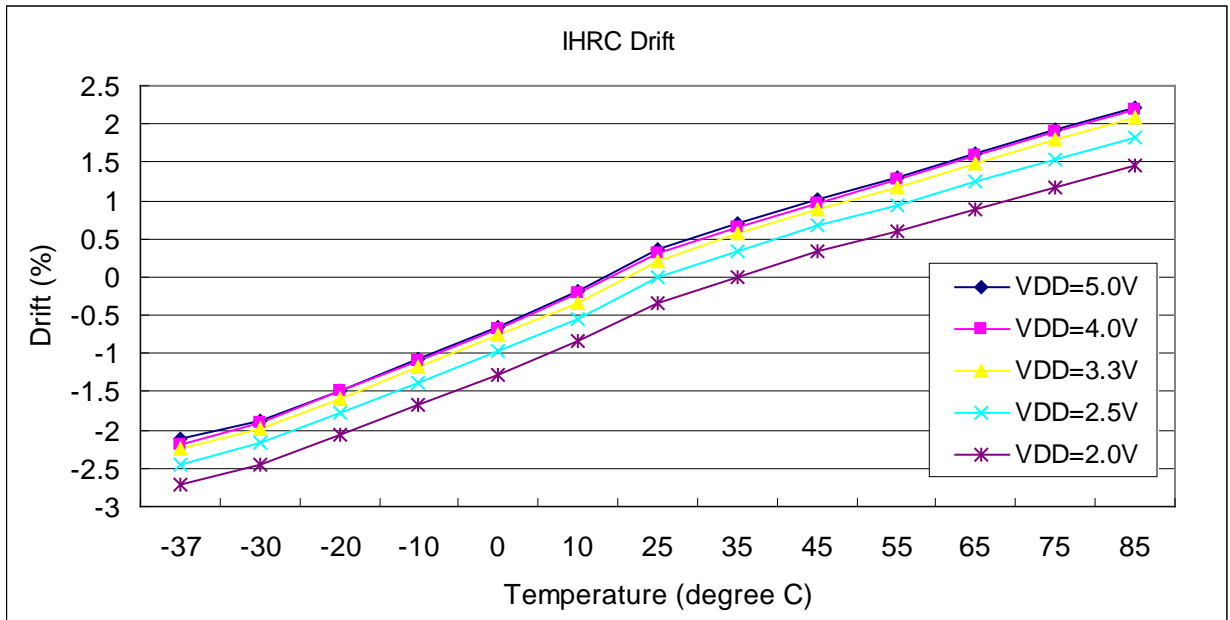


Note: IHRC 频率校准到 16MHz

4.5. ILRC 频率与温度关系曲线图



4.6. IHRC 频率与温度关系曲线图 (校准到 16MHz)



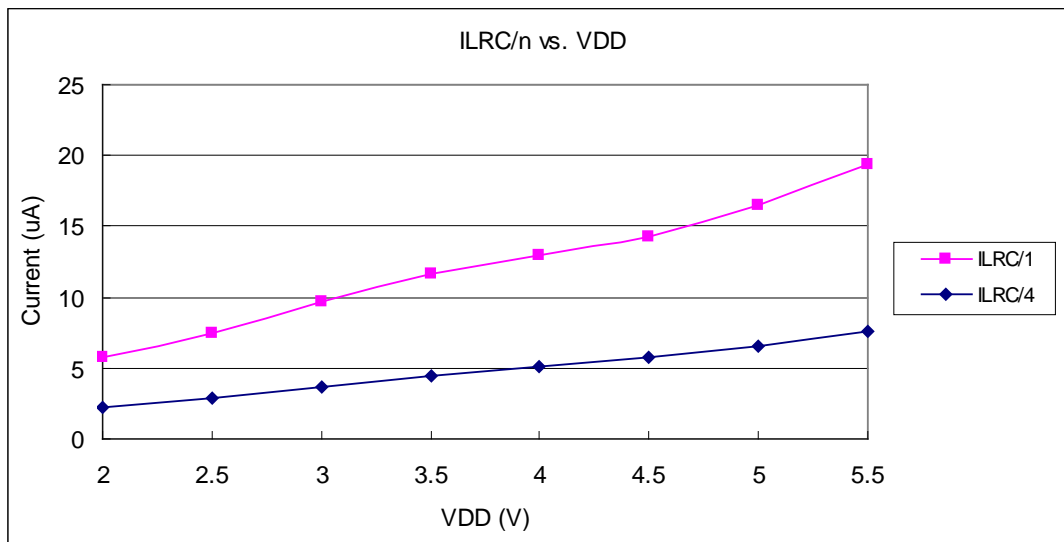
4.7. 工作电流 vs. VDD 与系统时钟 = ILRC/n 关系曲线图

测量条件:

启用: ILRC;

禁用: Band-gap, LVR, IHRC, EOSC, T16, TM2, TM3, ADC 等模块;

IO 引脚: PA0:0.5Hz 输出切换且无负载, 其他脚位: 输入且不浮空。



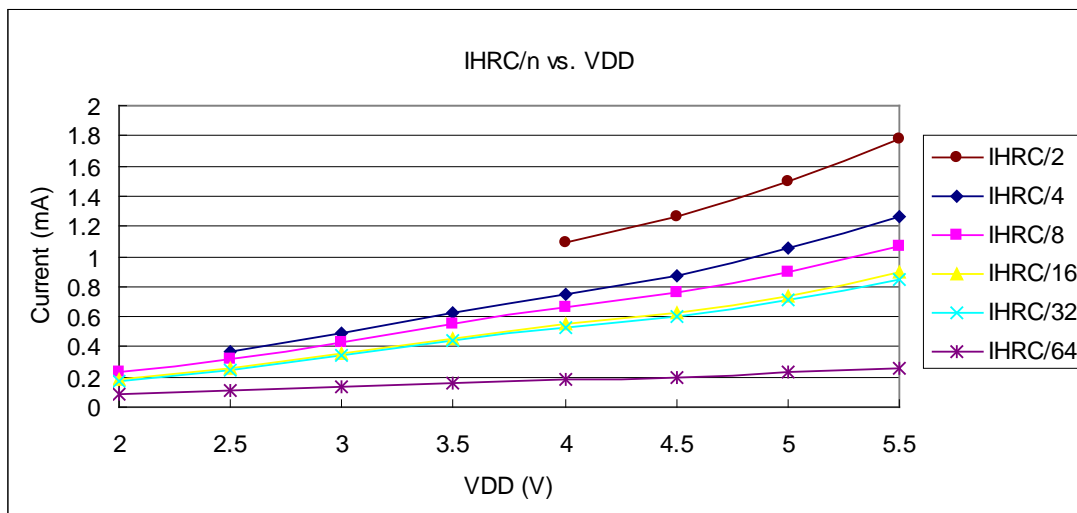
4.8. 工作电流 vs. VDD 与系统时钟 = IHRC/n 关系曲线图

测量条件:

启用: Band-gap, LVR, IHRC;

禁用: ILRC, EOSC, LVR, T16, TM2, TM3, ADC 等模块;

IO 引脚: PA0:0.5Hz 输出切换且无负载, 其他脚位: 输入且不浮空。



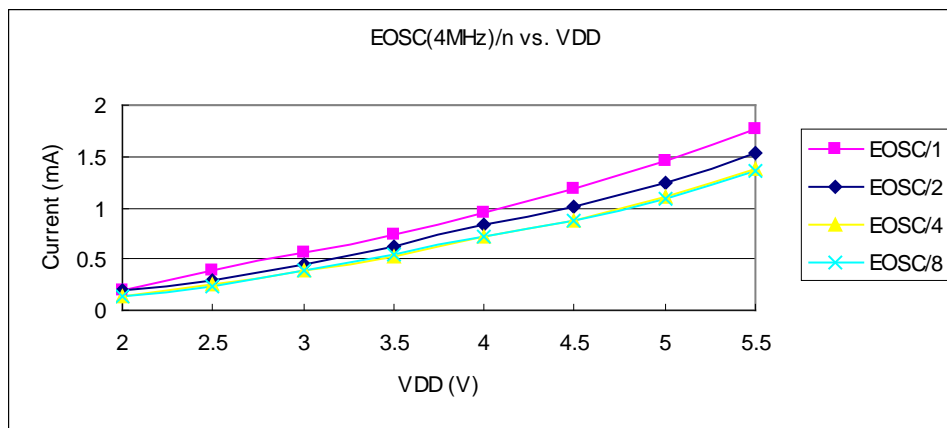
4.9. 工作电流 vs. VDD 与系统时钟 = 4MHz EOSC / n 关系曲线图

测试条件:

启用: EOSC, MISC.6 = 1;

禁用: Band-gap, LVR, IHRC, ILRC, T16, TM2, TM3, ADC 等模块;

IO 引脚: PA0:0.5Hz 输出切换且无负载, 其他脚位: 输入且不浮空。



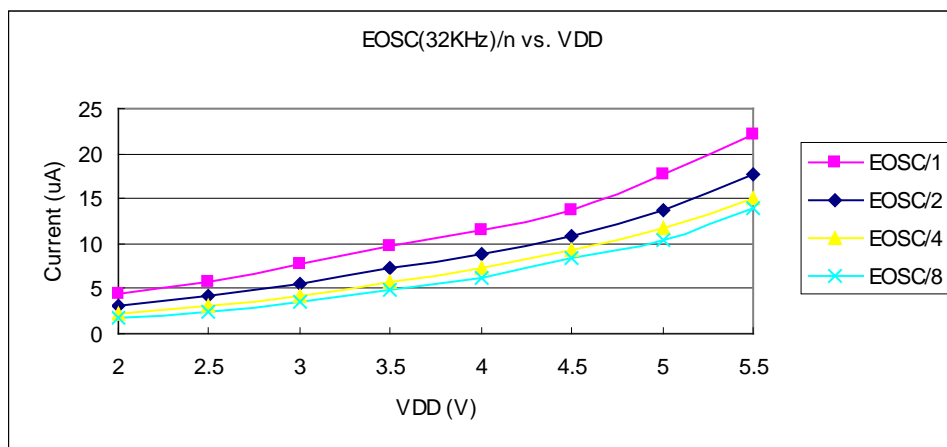
4.10. 工作电流 vs.VDD 与系统时钟 = 32KHz EOSC / n 关系曲线图(保留)

测试条件:

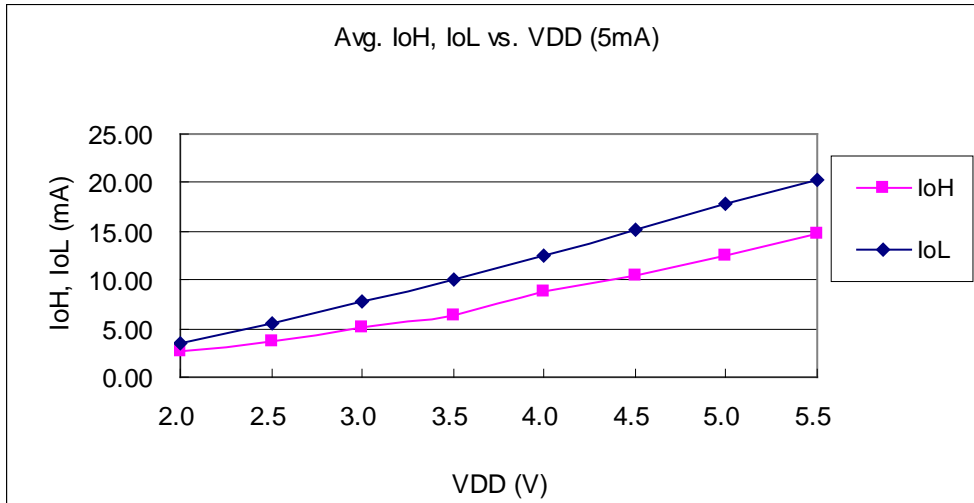
启用: EOSC, MISC.6 = 1;

禁用: Band-gap, LVR, IHRC, ILRC, T16, TM2, TM3, ADC 等模块;

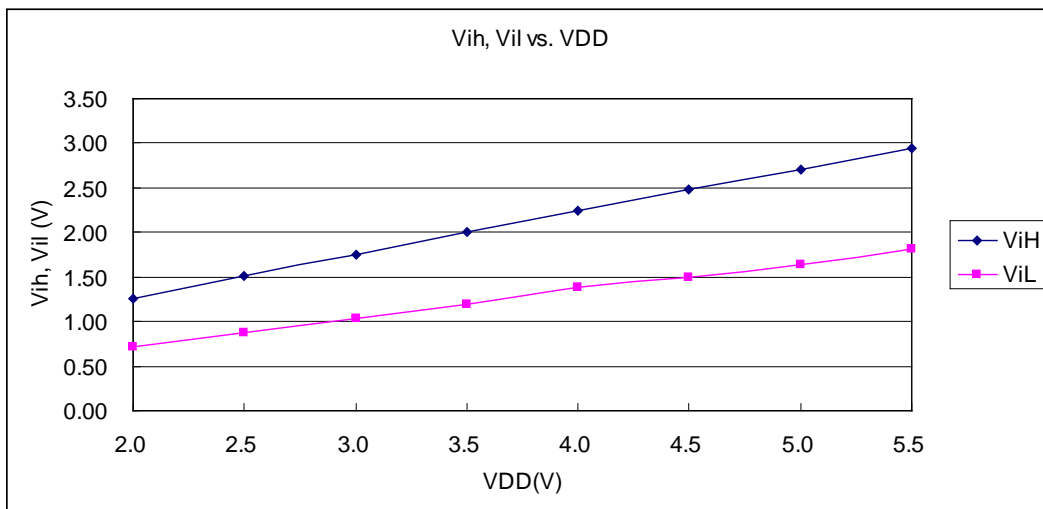
IO 引脚: PA0:0.5Hz 输出切换且无负载, 其他脚位: 输入且不浮空。



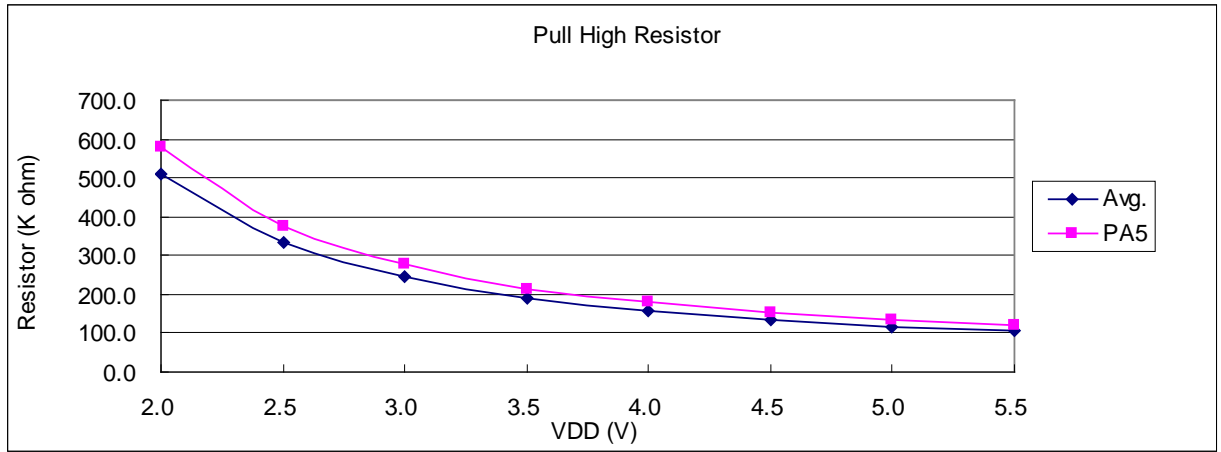
4.11. IO 引脚输出的驱动电流(I_{OH})与灌电流(I_{OL})曲线图



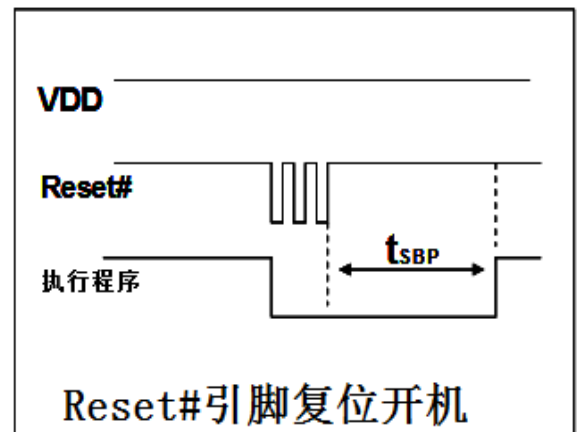
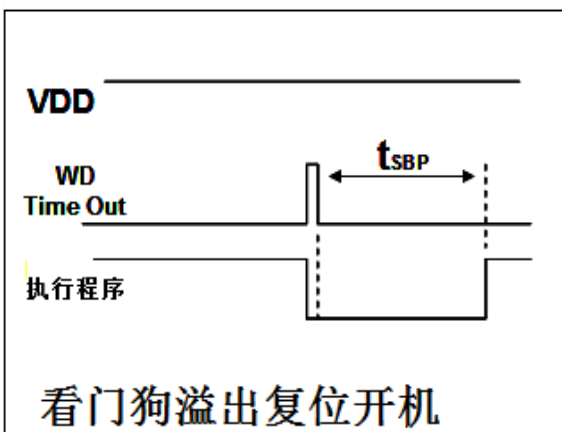
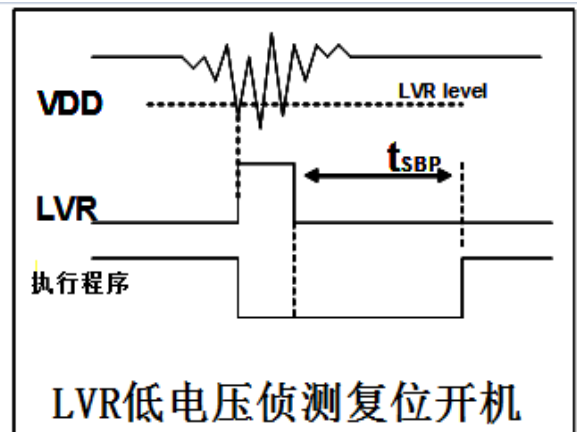
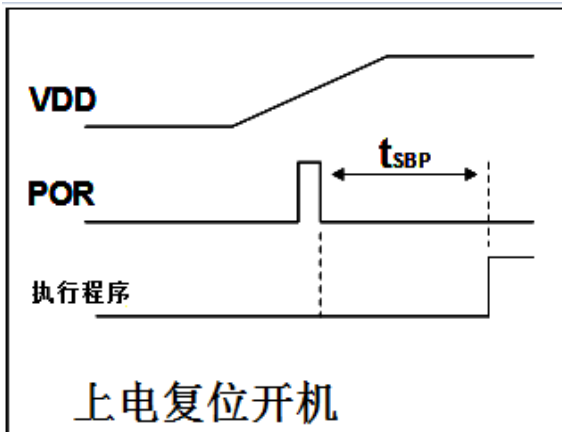
4.12. IO 引脚输入高/低阈值电压(V_{IH}/V_{IL})曲线图



4.13. IO 引脚上拉阻抗曲线图



4.14. 开机时序图



5. 功能概述

5.1. OTP 程序存储器

OTP(一次性可编程)程序存储器用来存放要执行的程序指令。OTP 程序存储器可以储存数据，包含：数据，表格和中断入口。复位之后，FPP0 的初始地址为 0x000 保留给系统使用，程序从 0x001 地址开始，执行 goto FPPA0 语句。中断入口是 0x010。OTP 程序存储器最后 16 个地址空间是被保留给系统使用，如：校验码，序列号等。PTB0132XXS 的 OTP 程序存储器容量为 2K x 14 位，如表 1 所示。OTP 存储器从地址“0x7F0 ~0x7FF”供系统使用，从“0x002 ~ 0x00F”和“0x011~0x7EF”地址空间是用户的程序空间。

地址	功能
0x000	系统使用
0x001	goto FPPA0 指令
0x002	用户程序区
•	•
0x00F	用户程序区
0x010	中断入口地址
0x011	用户程序区
•	•
0x7EF	用户程序区
0x7F0	系统使用
•	•
0x7FF	系统使用

表 1: 程序存储器结构

5.2. 启动程序

开机时，POR(上电复位)是用于复位 PTB0132XXS; 开机时间可以通过选项设置为正常开机或者快速开机，快速开机时间为 45 个 ILRC 时钟周期，正常开机时间为 3000 个 ILRC，用户在使用时，无论选择哪种开机方式，都必须确保上电后电源电压稳定，开机时序如图 1 所示，其中 t_{SBP} 是开机时间。

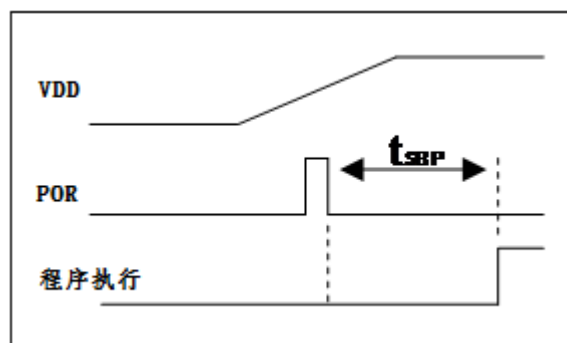


图.1: 上电复位时序

5.3. 数据存储-- SRAM

数据存储可以是字节或位操作。除了存储数据外，数据存储还可以担任间接存取方式的数据指针，以及堆栈存储器。

堆栈定义在数据存储里面，堆栈指针定义在堆栈指针寄存器，用户可在使用时自行定义堆栈深度，堆栈存储器对堆栈的排列是非常灵活的，用户可以动态调整堆栈。

对于间接存储指令而言，数据存储器可以用作数据指针来当作数据地址。所有的数据存储都可以当作资料指针，这对于间接存储指令是相当灵活和有效的。由于数据宽度是 8 位，PTB0132XXS 的所有 128 字节的数据存储器都可以利用间接存取指令有存取。

5.4. 振荡器和时钟

PTB0132XXS有3个振荡器电路：外部晶体振荡器(EOSC), 内部高频 RC 振荡器(IHRC) 和内部低频振荡器(ILRC), 这 3 个振荡器可以分别通过寄存器 `eoscr.7`, `clkmd.4` 和 `clkmd.2` 来启用或禁用。使用者可以选择不同的振荡器作为系统时钟源，同时可以通过设置 `clkmd` 寄存器来满足不同的应用要求。

振荡器模块	启用/禁用	开机后默认值
EOSC	<code>eoscr.7</code>	禁用
IHRC	<code>clkmd.4</code>	启用
ILRC	<code>clkmd.2</code>	启用

表 2: 3 个振荡器电路

5.4.1. 内部高频 RC 振荡器和内部低频 RC 振荡器

开机后，IHRC 和 ILRC 振荡器是自动启用的。IHRC 频率能通过 `ihrcr` 寄存器校准，通常校准到 16MHz。校准后的频率偏差通常在 1%以内，然而，IHRC 频率会因为电源电压和工作温度产生漂移，在电源电压 $VDD=2.2V\sim 5.5V$ 和 $-20^{\circ}C\sim 70^{\circ}C$ 工作温度的条件下，总的漂移率为 $\pm 5\%$ ，详细请参考 IHRC 与 VDD 及温度关系曲线图。

ILRC 的频率约 55KHz，然而，频率会因生产工艺，使用的电源电压和温度的差异而产生漂移，请参考直流电气特性规格数据，建议不要应用在要求精准时序的产品上。

5.4.2. 芯片校准

在芯片生产制造时，IHRC 频率和 band-gap 参考电压都有可能稍微不同，PTB0132XXS 提供 IHRC 频率校准来消除这些差异，校准功能可以被用户的程序选择并编译，同时这个命令会自动嵌入用户的程序里面，校准命令如下所示：

.ADJUST_IC SYSCLK=IHRC/(p1), IHRC=(p2)MHz, VDD=(p3)V;

Where, **p1**=2, 4, 8, 16, 32; 用以提供不同的系统时钟。

p2=14 ~ 18; 用以校准芯片到不同的频率, 16MHz 是通用的选择.

p3=2.5 ~ 5.5;用以在不同的工作电压下校准频率.

5.4.3. IHRC 频率校准和系统时钟

在用户编译程序时, IHRC 频率校准和系统时钟的选项如表 3 所示:

SYSCLK	CLKMD	IHRCR	描述
○ Set IHRC / 2	= 34h (IHRC / 2)	有校准	IHRC 校准到 16MHz, CLK=8MHz (IHRC/2)
○ Set IHRC / 4	= 14h (IHRC / 4)	有校准	IHRC 校准到 16MHz, CLK=4MHz (IHRC/4)
○ Set IHRC / 8	= 3Ch (IHRC / 8)	有校准	IHRC 校准到 16MHz, CLK=2MHz (IHRC/8)
○ Set IHRC / 16	= 1Ch (IHRC / 16)	有校准	IHRC 校准到 16MHz, CLK=1MHz (IHRC/16)
○ Set IHRC / 32	= 7Ch (IHRC / 32)	有校准	IHRC 校准到 16MHz, CLK=0.5MHz (IHRC/32)
○ Set ILRC	= E4h (ILRC / 1)	有校准	IHRC 校准到 16MHz, CLK=ILRC
○ Disable	不改变	没改变	IHRC 不校准, CLK 不改变

表 3: IHRC 频率校准选项

通常, .ADJUST_IC 是开机后第一条指令, 以便系统开机后能设定系统频, IHRC 频率校准仅在烧录 OTP 程序代码的时候执行一次, 烧录之后不会重复执行了。如果用户选择了不同的频率校准选项, PTB0132XXS 的系统状态在开机后也会不同。以下所示为不同的选项开机后, PTB0132XXS 执行此命令后的状态。

(1) .ADJUST_IC SYSCLK=IHRC/2, IHRC=16MHz, VDD=5V

开机后, CLKMD = 0x34:

- ◆ IHRC 频率在 VDD=5V 时校准到 16MHz, 并且 IHRC 模块是启用的。
- ◆ 系统时钟= IHRC/2 = 8MHz
- ◆ 看门狗计数器禁用, ILRC 启用, PA5 引脚是输入模式。

(2) .ADJUST_IC SYSCLK=IHRC/4, IHRC=16MHz, VDD=3.3V

开机后, CLKMD = 0x14:

- ◆ IHRC 频率在 VDD=3.3V 时校准到 16MHz, 并且 IHRC 模块是启用的。
- ◆ 系统时钟= IHRC/4 = 4MHz
- ◆ 看门狗计数器禁用, ILRC 启用, PA5 引脚是输入模式。

(3) .ADJUST_IC SYSCLK=IHRC/8, IHRC=16MHz, VDD=2.5V

开机后, CLKMD = 0x3C:

- ◆ IHRC 频率在 VDD=2.5V 时校准到 16MHz, 并且 IHRC 模块是启用的。
- ◆ 系统时钟= IHRC/8 = 2MHz
- ◆ 看门狗计数器禁用, ILRC 启用, PA5 引脚是输入模式。

(4) .ADJUST_IC SYSCLK=IHRC/16, IHRC=16MHz, VDD=2.5V

开机后, CLKMD = 0x1C:

- ◆ IHRC 频率在 VDD=2.5V 时校准到 16MHz, 并且 IHRC 模块是启用的。
- ◆ 系统时钟= IHRC/16 = 1MHz
- ◆ 看门狗计数器禁用, ILRC 启用, PA5 引脚是输入模式。

(5) .ADJUST_IC SYSCLK=IHRC/32, IHRC=16MHz, VDD=5V

开机后, CLKMD = 0x7C:

- ◆ IHRC 频率在 VDD=5V 时校准到 16MHz, 并且 IHRC 模块是启用的。
- ◆ 系统时钟= IHRC/32 = 500kHz
- ◆ 看门狗计数器禁用, ILRC 启用, PA5 引脚是输入模式。

(6) .ADJUST_IC SYSCLK=ILRC, IHRC=16MHz, VDD=5V

开机后, CLKMD = 0XE4:

- ◆ IHRC 频率在 VDD=5V 时校准到 16MHz, 并且 IHRC 模块是启用的。
- ◆ 系统时钟 = ILRC
- ◆ 看门狗计数器禁用, ILRC 启用, PA5 引脚是输入模式。

(7) .ADJUST_IC DISABLE

开机后, CLKMD 寄存器没有改变(没有任何动作):

- ◆ IHRC 没有校准并且 IHRC 模块是禁用的。
- ◆ 系统频率= ILRC
- ◆ 看门狗计数器启用, ILRC 启用, PA5 引脚是输入模式。

5.4.4. 外部晶体振荡器

如果使用晶体振荡器, X1 和 X2 之间需要晶体和谐振器, 图.2 所示为硬件连接应用线路, 晶体振荡器的工作频率范围可以从 1MHz 到 4MHz, 超过 4MHz 则不支持。.

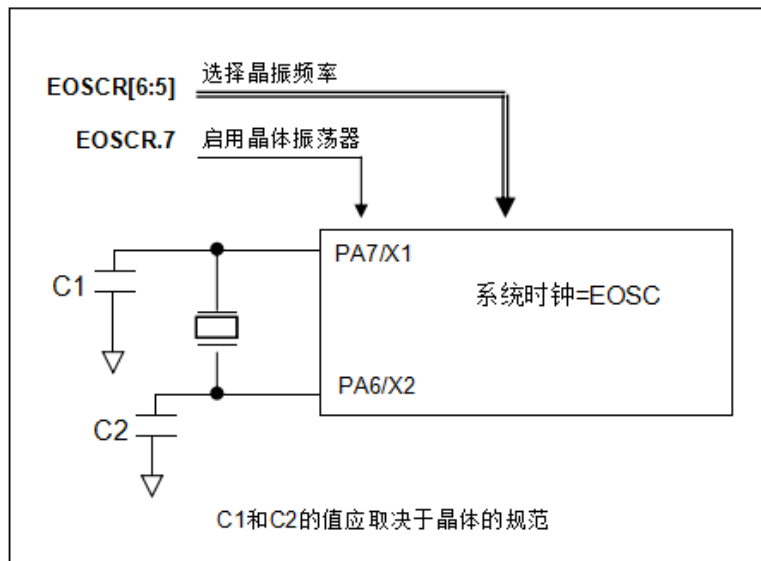


图 2: 晶体振荡器使用接法

为了得到更好的正弦波形, 除了选用更好的晶体, 外部谐振电容 C1 和 C2 需要做电容值调整, 同时, PTB0132XXS 的寄存器 eoscr (0x0b) 也需要做参数匹配。寄存器 eoscr.位 7 用来启用晶体振荡器, 寄存器 eoscr.位 6 和寄存器 eoscr.位 5 用来提供不同的驱动电流来满足不同的晶体振荡器频率的要求。

- ◆ eoscr.[6:5]=01 : 低驱动能力, 适用于较低频率, 例如: 32KHz 晶体振荡器(保留)。
- ◆ eoscr.[6:5]=10 : 中驱动能力, 适用于中间频率, 例如: 1MHz 晶体振荡器。
- ◆ eoscr.[6:5]=11 : 高驱动能力, 适用于较高频率, 例如: 4MHz 晶体振荡器。

表 4 所示针对不同的晶体振荡器推荐的 C1 和 C2 电容值，以及在对应条件下所测试到的起振时间。因为晶体或谐振器都有不同的特性,所需要的 C1, C2 值和起振时间会因为不同的晶体或起振器而有所差异，请参考其规格并选择恰当的 C1 和 C2 电容值。

频率	C1	C2	测量起振时间	条件
4MHz	4.7pF	4.7pF	6ms	(eoscr[6:5]=11, misc.6=0)
1MHz	10pF	10pF	11ms	(eoscr[6:5]=10, misc.6=0)
32KHz(保留)	22pF	22pF	450ms	(eoscr[6:5]=01, misc.6=0)

表 4: 不同的晶体或谐振器建议的 C1, C2 电容值

当使用晶体振荡器，使用者必须特别注意振荡器的稳定时间，稳定时间将取决于振荡器频率、晶型、外部电容和电源电压。在系统时钟切换到晶体振荡器之前，使用者必须确保晶体振荡器是稳定的，相关参考程序如下所示：

```
void CPU(void)
{
    .ADJUST_IC SYSCLK=IHRC/16, IHRC=16MHz, VDD=5V
    $ EOSCR Enable, 4MHz; // EOSCR = 0b110_00000;

    $ T16M EOSC, /1, BIT13; // T16 收到 2^14=16384 个晶体振荡时钟.,
    // Intrq.T16 =>1, 晶体振荡器已稳定

    WORD count = 0;
    stt16 count;
    Intrq.T16 = 0;
    do
    { nop; }while(!Intrq.T16); // 计数从 0x0000 to 0x2000, 然后设置 INTRQ.T16
    clkmd= 0xA4; // 将系统时钟切换到 EOSC;
    ...
}
```

需要注意的是：在进入睡眠模式之前,为了避免不可预期的唤醒发生，请将晶体振荡器完全关闭。

5.4.5. 系统时钟和 LVR 基准位

系统时钟的时钟源来自 EOSC, IHRC 和 ILRC, PTB0132XXS 的时钟系统的硬件框图, 如图3所示。

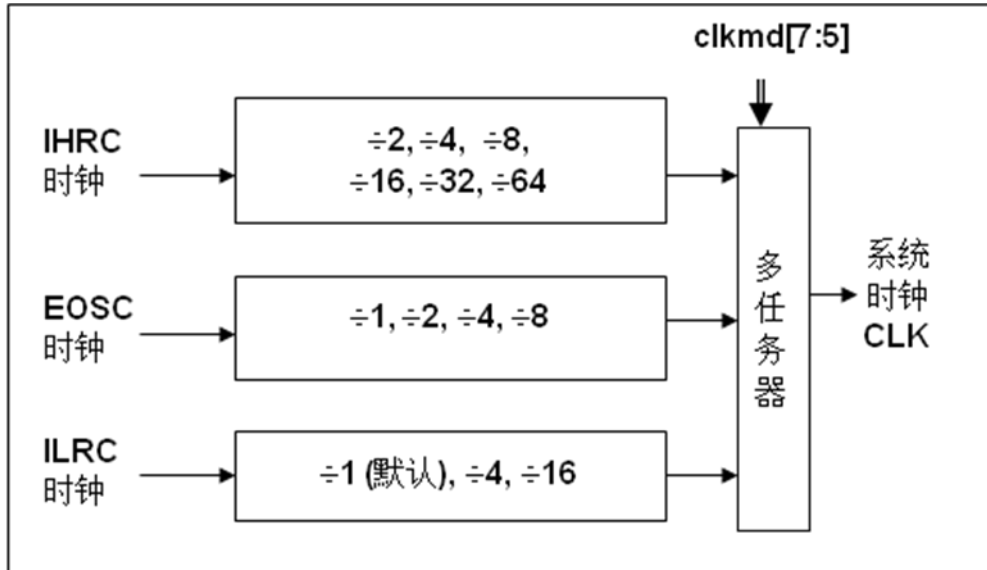


图.3: 系统时钟源选项

使用者可以在不同的需求下选择不同的系统时钟, 选定的系统时钟应与电源电压和 LVR 的基准位结合起来才能使系统稳定。

LVR 的基准位是在编译过程中选择, 下面是工作频率和 LVR 水平设定的建议:

- ◆ 当系统时钟 = 8MHz 时, LVR=3.5V
- ◆ 当系统时钟 = 4MHz 时, LVR=2.5V
- ◆ 当系统时钟 = 2MHz 时, LVR=2.2V

5.4.6. 系统时钟切换

IHRC 校准后，用户可能要求切换系统时钟到新的频率或者可能会随时切换系统时钟来优化系统性能及功耗。基本上，PTB0132XXS 的系统时钟能够随时通过设定寄存器 **clkmd** 在 IHRC, ILRC 和 EOSC 之间切换。在设定寄存器 **clkmd** 之后，系统时钟立即转换成新的频率。**请注意，在下命令给 **clkmd** 寄存器时，不能同时关闭原来的时钟模块**，下面这些例子显示更多时钟切换需知道的信息，请参阅 IDE 工具“求助”->“使用手册”->“IC 介绍”->“缓存器介绍”->CLKMD”。

例 1: 系统时钟从 ILRC 切换到 IHRC/2

```
... // 系统时钟是 ILRC
CLKMD = 0x34 ; // 切换到 IHRC/2，ILRC 不能在这里禁用
CLKMD.2 = 0 ; // ILRC 可以在这里禁用
...
```

例 2: 系统时钟从 ILRC 切换到 EOSC

```
... // 系统时钟是 ILRC
CLKMD = 0xA6 ; // 切换到 IHRC，ILRC 不能在这里禁用
CLKMD.2 = 0 ; // ILRC 可以在这里禁用
...
```

例 3: 系统时钟从 IHRC/2 切换到 ILRC

```
... // 系统时钟是 IHRC/2
CLKMD = 0xF4 ; // 切换到 ILRC，IHRC 不能在这里禁用
CLKMD.4 = 0 ; // IHRC 可以在这里禁用
...
```

例 4: 系统时钟从 IHRC/2 切换到 EOSC

```
... // 系统时钟是 IHRC/2
CLKMD = 0xB0 ; // 切换到 EOSC，IHRC 不能在这里禁用
CLKMD.4 = 0 ; // IHRC 可以在这里禁用
...
```

例 5: 系统时钟从 IHRC/2 切换到 IHRC/4

```
... // 系统时钟是 IHRC/2，ILRC 在这里是启用的
CLKMD = 0X14 ; // 切换到 IHRC/4
...
```

例 6: 如果同时切换系统时钟关闭原来的振荡器，系统会当机

```
... // 系统时钟是 ILRC
CLKMD = 0x30 ; // 不能从 ILRC 切换到 IHRC/2 同时关闭 ILRC 振荡器
```

5.5. 比较器

PTB0132XXS内置一个硬件比较器,如图.4 所示比较器硬件原理框图.它可以比较两个引脚之间的信号或者与内部参考电压 $V_{internal R}$ 或者与内置 band-gap(1.2v)做比较。两个信号进行比较,一个是正输入,另一个是负输入。比较器的负输入可以是 PA3, PA4, 内置 band-gap(1.2v), PB6, PB7, 或者内部参考电压 $V_{internal R}$. 并由寄存器 gpcc 的[3:1]位来选择。比较器的正输入可以是 PA4 或者 $V_{internal R}$. 并由 gpcc 寄存器的位 0 来选择。

比较器的输出结果可以选择直接输出到 PA0, 或者通过 Timer2 计数器时钟模块(TM2_CLK)采样, 另外, 信号是否反极性也是可选的, 比较器输出结果可以用产生中断信号或者通过 gpcc 寄存器的方式读取。

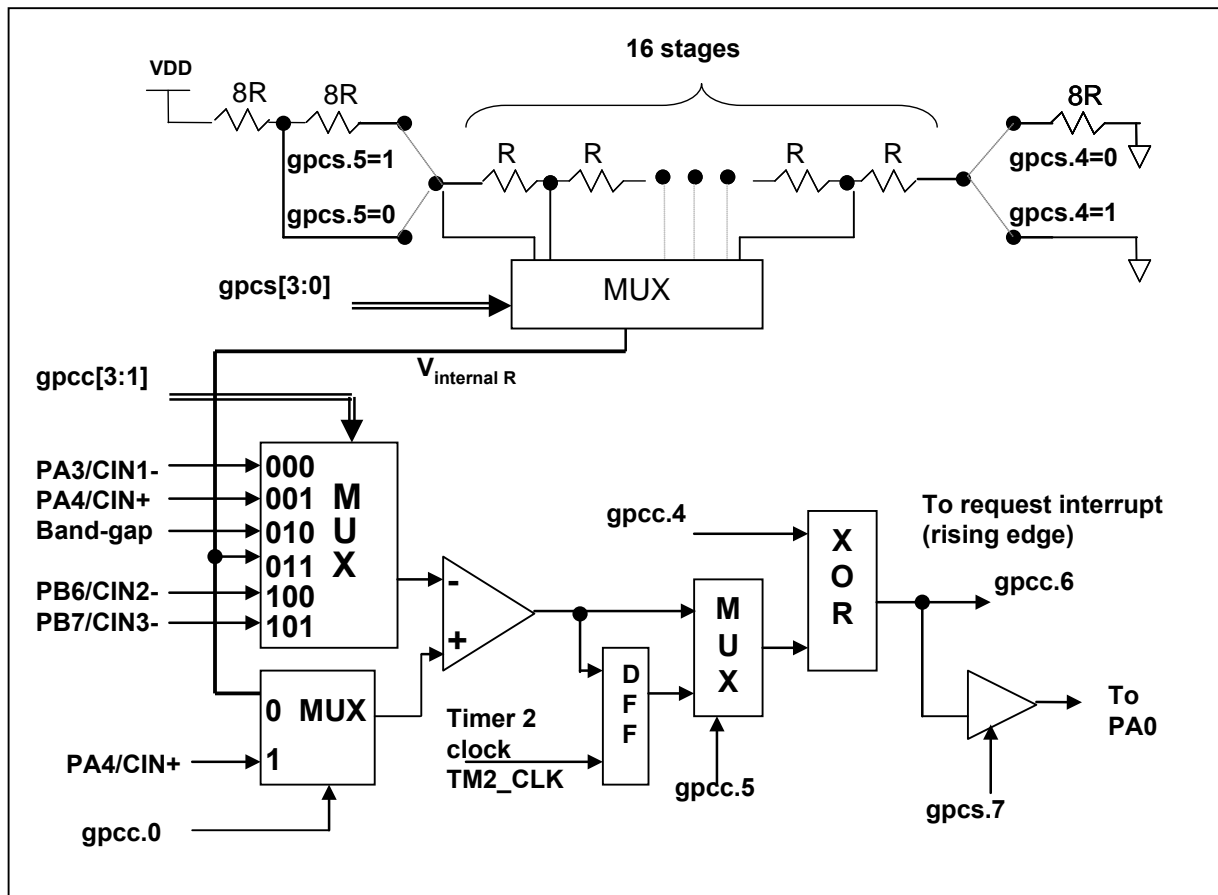


图.4: 比较器硬件原理框图

5.5.1 内部参考电压 ($V_{internal R}$)

内部参考电压 $V_{internal R}$ 由一连串电阻所组成，可以产生不同层次的参考电压，*gpcs* 寄存器的位 4 和位 5 是用来选择 $V_{internal R}$ 的最高和最低值，位[3:0]用于选择所要的电压水平，这电压水平是由 $V_{internal R}$ 的最高和最低值均分 16 等份，由位[3:0]选择出来。图.5 ~ 图.8 显示四个条件下有不同的参考电压 $V_{internal R}$ 。内部参考电压 $V_{internal R}$ 可以通过 *gpcs* 寄存器来设置，范围从 $(1/32)*VDD$ 到 $(3/4)*VDD$ 。

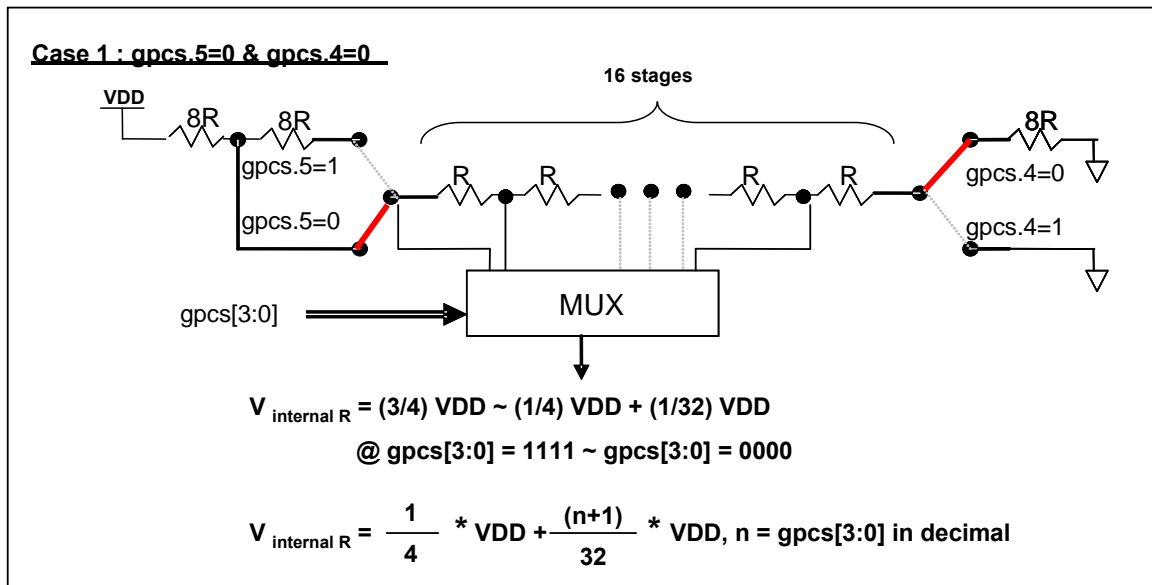


图.5: $V_{internal R}$ 硬件接法(*gpcs.5*=0 & *gpcs.4*=0)

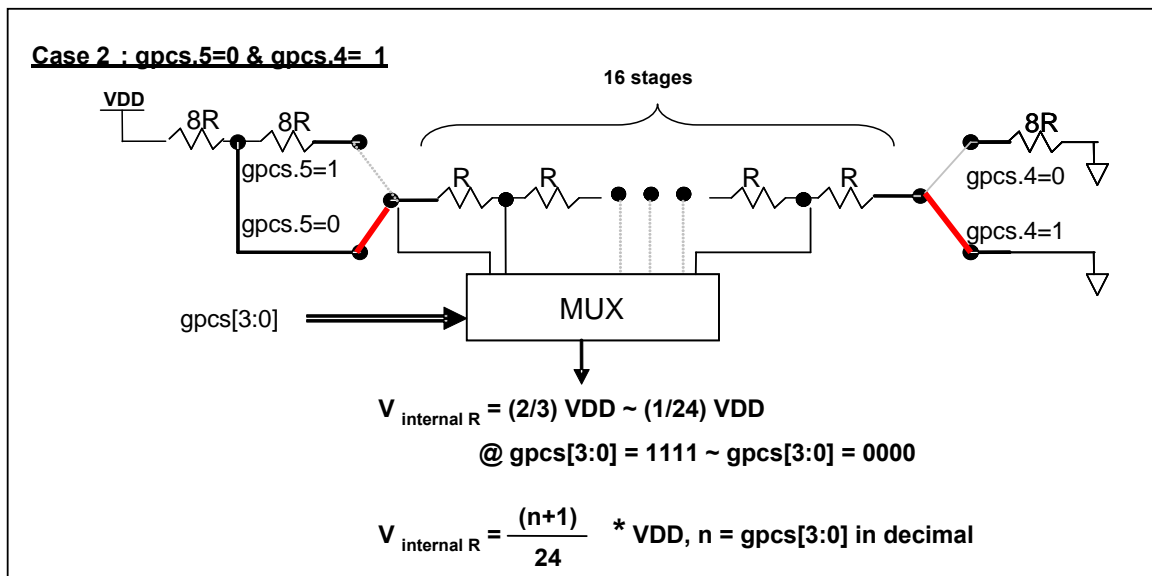


图.6: $V_{internal R}$ 硬件接法(*gpcs.5*=0 & *gpcs.4*=1)

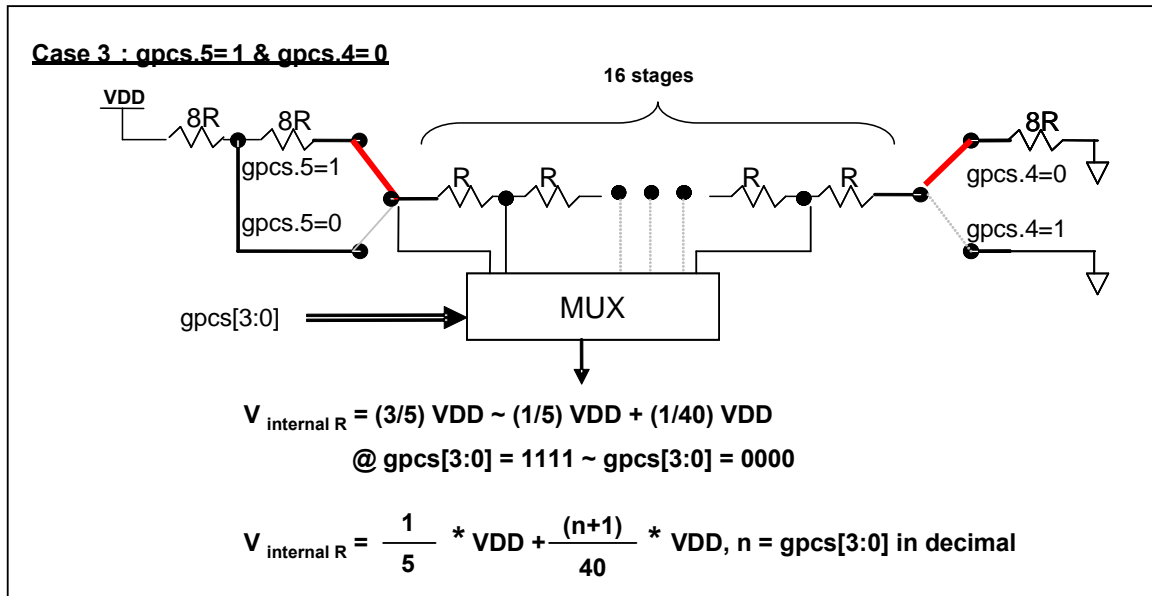


图.7: $V_{\text{internal R}}$ 硬件接法(gpcs.5=1 & gpcs.4=0)

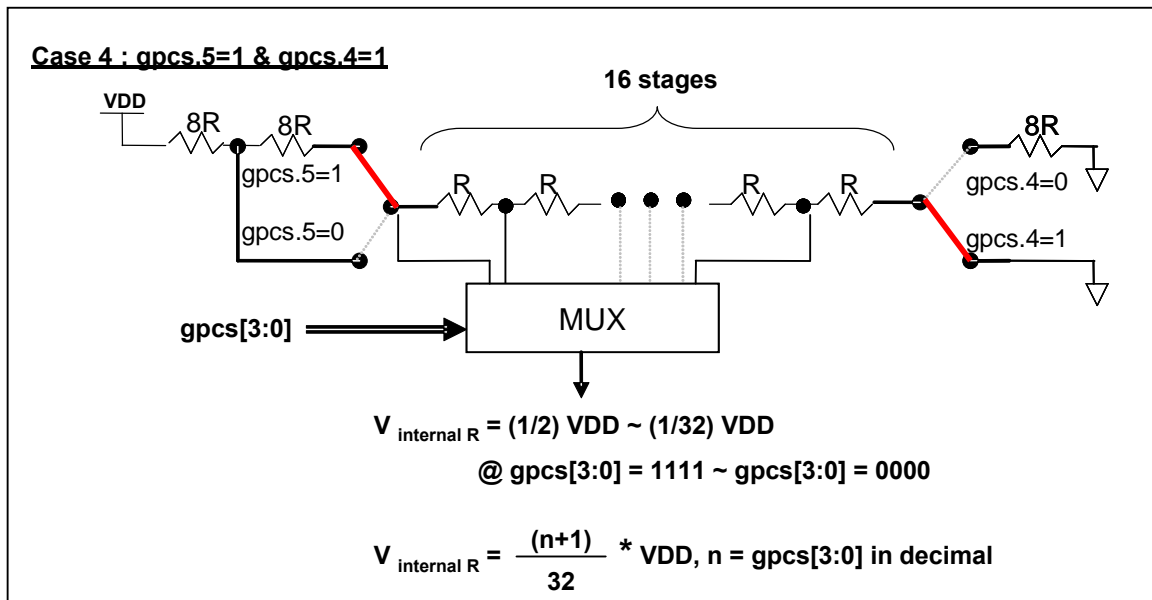


图.8: $V_{\text{internal R}}$ 硬件接法(gpcs.5=1 & gpcs.4=1)

5.5.2 使用比较器

例 1:

选择 PA3 为负输入和 $V_{\text{internal R}}$ 的电压为 $(18/32)*VDD$ 作为正输入，比较器的结果将输出到 PA0。
 $V_{\text{internal R}}$ 选择图 10 的配置方式， $\text{gpcs}[3:0] = 4b'1001$ ($n=9$) 以得到 $V_{\text{internal R}} = (1/4)*VDD + [(9+1)/32]*VDD = (18/32)*VDD$ 。

```
gpcs = 0b1_0_00_1001;           // 输出到 PA0,  $V_{\text{internal R}} = VDD*(18/32)$ 
gpcc = 0b1_0_0_0_000_0;       // 启用比较器, 负输入: PA3, 正输入:  $V_{\text{internal R}}$ 
padidr = 0b000000_0_1;       // 禁用 PA0 数字输入防止漏电
```

例 2:

选择 $V_{\text{internal R}}$ 为负输入， $V_{\text{internal R}}$ 的电压为 $(14/32)*VDD$ voltage level，选择 PA4 为正输入，比较器的结果将反极性并输出到 PA0。 $V_{\text{internal R}}$ 选择图 11 的配置方式， $\text{gpcs}[3:0] = 4b'1101$ ($n=13$) 以得到 $V_{\text{internal R}} = [(13+1)/32]*VDD = (14/32)*VDD$ 。

```
gpcs = 0b1_1_1_1_1101;         //  $V_{\text{internal R}} = VDD*(14/32)$ 
gpcc = 0b1_0_0_1_011_1;       // 反极性输出, 负输入:  $V_{\text{internal R}}$ , 正输入: PA4
padidr = 0b000_1_0000;       // 禁用 PA4 数字输入防止漏电
```

5.5.3 使用比较器和 band-gap 1.20V

内部 Band-gap 参考电压生成器可以提供 1.20V，它可以测量外部电源电压水平。该 Band-gap 参考电压可以选做负输入去和正输入 $V_{\text{internal R}}$ 比较。 $V_{\text{internal R}}$ 的电源是 VDD，利用调整 $V_{\text{internal R}}$ 电压水平和 Band-gap 参考电压比较，就可以知道 VDD 的电压。如果 $N(\text{gpcs}[3:0]$ 十进制) 是让 $V_{\text{internal R}}$ 最接近 1.20V，那么 VDD 的电压就可以透过下列公式计算：

对于 Case 1 而言： $VDD = [32 / (N+9)] * 1.20 \text{ volt} ;$

对于 Case 2 而言： $VDD = [24 / (N+1)] * 1.20 \text{ volt} ;$

对于 Case 3 而言： $VDD = [40 / (N+9)] * 1.20 \text{ volt} ;$

对于 Case 4 而言： $VDD = [32 / (N+1)] * 1.20 \text{ volt} ;$

更多的讯息以及参考程序，请参考 IDE 软件。

5.6 16 位计数器 (Timer16)

PTB0132XXS 内置一个 16 位硬件计数器(Timer16),计数器时钟可来自于系统时钟(CLK),外部晶体振荡器时钟(EOSC),内部高频振荡时钟(IHRC),内部低频振荡时钟(ILRC), PA4和PA0,一个多任务器用来选择时钟输出的时钟来源。在送到 16 位计数器之前,1 个可软件编程的预分频器提供 $\div 1$ 、 $\div 4$ 、 $\div 16$ 、 $\div 64$ 选择,让计数范围更大。

16 位计数器只能向上计数,计数器初始值可以使用 `stt16` 指令来设定,而计数器的数值也可以利用 `ldt16` 指令存储到 SRAM 数据存储器。可软件编程的选择器用于选择 Timer16 的中断条件,当计数器溢出时,Timer16 可以触发中断。Timer16 模块框图如图.9 所示。中断源是来自 16 位计数器的位 8 到 15,中断类型可以上升沿触发或下降沿触发,定义在寄存器 `intgs.5`(IO 地址是 0x0C)。

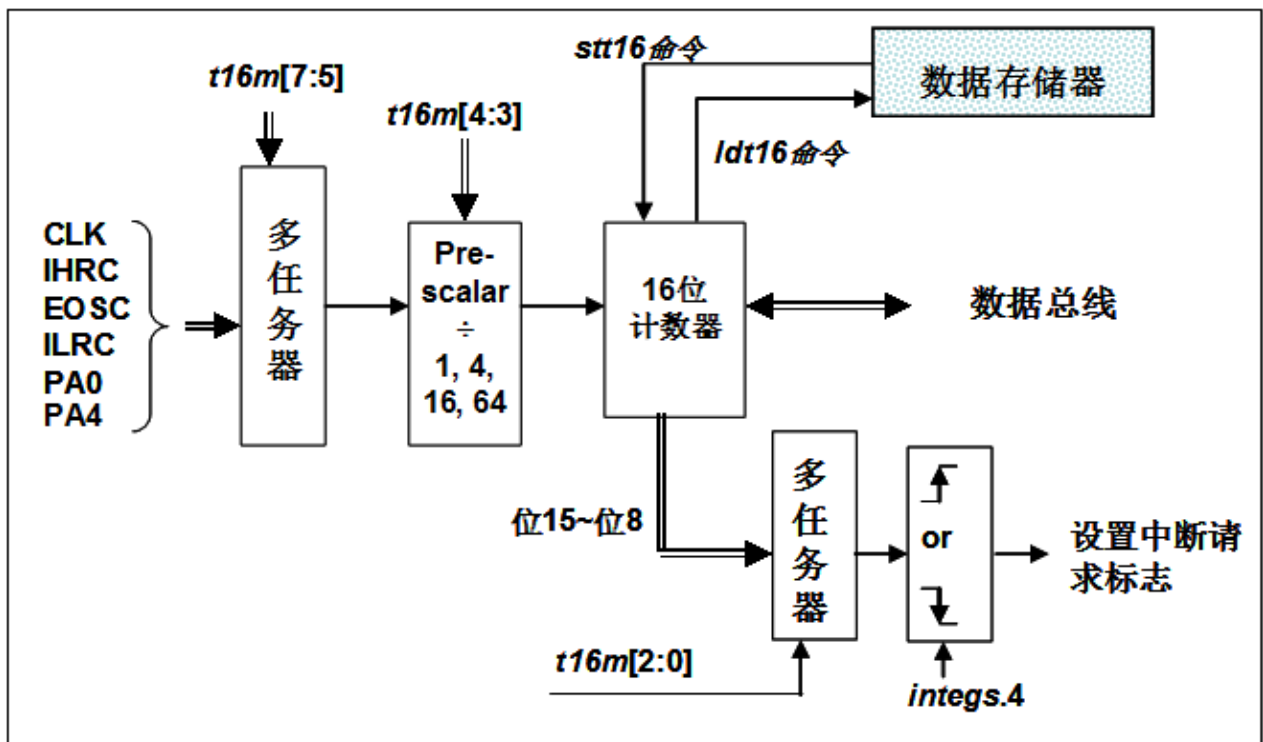


图.9: Timer16 模块框图

当使用 Timer16 时,Timer16 的语法定义在.inc 文件中。有三个参数来定义 Timer16 的使用。第一个参数是用来定义 Timer16 的时钟源,第二个参数是用来定义预分频器,最后一个参数是定义中断源。详细如下:

```

T16M      IO_RW      0x06
$ 7~5: STOP, SYSCLK, X, X, PA4_F, IHRC, EOSC, ILRC, PA0_F // 1st par.
$ 4~3: /1, /4, /16, /64 // 2nd par.
$ 2~0: BIT8, BIT9, BIT10, BIT11, BIT12, BIT13, BIT14, BIT15 // 3d par.

```

使用者可以依照系统的要求来定义 T16M 参数, 例子如下, 更多例子请参考 IDE 软件“帮助→ 使用手册→ IC 介绍 → 缓存器介绍 → T16M”。

\$ T16M SYSCLK, /64, BIT15;

// 选择(SYSCLK/64)当 Timer16 时钟源, 每 2^{16} 个时钟周期产生一次 INTRQ.2=1
 // 系统时钟 System Clock = IHRC / 2 = 8 MHz
 // $SYSCLK/64 = 8\text{ MHz}/64 = 125\text{ kHz}$, 约每 524 mS 产生一次 INTRQ.2=1

\$ T16M EOSC, /1, BIT13;

// 选择(EOSC/1)当 Timer16 时钟源, 每 2^{14} 个时钟周期产生一次 INTRQ.2=1
 // $EOSC=32768\text{ Hz}$, $32768\text{ Hz}/(2^{14}) = 2\text{ Hz}$, 每 0.5S 产生一次 INTRQ.2=1

\$ T16M PA0_F, /1, BIT8;

// 选择 PA0 当 Timer16 时钟源, 每 2^9 个时钟周期产生一次 INTRQ.2=1
 // 每接收 512 个 PA0 时钟周期产生一次 INTRQ.2=1

\$ T16M STOP;

// 停止 Timer16 计数

假如 Timer16 是不受干扰自由运行, 中断发生的频率可以用下列式子描述:

$$F_{\text{INTRQ_T16M}} = F_{\text{clock source}} \div P \div 2^{n+1}$$

其中, F 是 Timer16 的时钟源频率;

P 是 t16m [4:3]的选项(比如 1, 4, 16, 64);

N 是中断要求选择的位, 例如: 选择位 10, 那么 n=10。

5.7 8 位 PWM 计数器(Timer2/Timer3)

PTB0132XXS 内置 2 个 8 位硬件 PWM 计数器(Timer2/Timer3)。以下描述只以 Timer2 为例,因为 Timer3 和 Timer2 结构是一样的。图 10 为 Timer2 硬件框图 计数器的时钟源可以来自系统时钟(CLK), 内部高频 RC 振荡器时钟 (IHRC), 内部低频 RC 振荡器时钟(ILRC), 外部晶体振荡器(EOSC), PA0, PB0,PA4和比较器。寄存器tm2c的位[7:4]用来选择Timer2的时钟。如果 IHRC 作为 Timer2 的时钟源,当仿真器停住时, IHRC 时钟仍然会送到 Timer2, 所以 Timer2 仍然会计数。 根据 tm2c 寄存器位[3:2]的设定, Timer2 的输出可以是 PB2, PA3 或 PB4 引脚。利用软件编程寄存器 **tm2s** 位[6:5], 时钟预分频模块提供 $\div 1, \div 4, \div 16$ 和 $\div 64$ 的选择, 另外, 利用软件编程寄存器 **tm2s** 位[4:0], 时钟分频器的模块提供了 $\div 1 \sim \div 31$ 的功能。在结合预分频器以及分频器, Timer2 时钟(TM2_CLK)频率可以广泛和灵活, 以提供不同产品应用。

8 位 PWM 定时器只能执行 8 位上升计数操作, 经由寄存器 **tm2ct**, 定时器的值可以设置或读取。当 8 位定时器计数值达到上限寄存器设定的范围时, 定时器将自动清除为零, 上限寄存器用来定义定时器产生波形的周期或 PWM 占空比。8 位 PWM 定时器有两个工作模式: 周期模式和 PWM 模式;周期模式用于输出固定周期波形或中断事件; PWM 模式是用来产生 PWM 输出波形, PWM 分辨率可以为 6 位或 8 位。图 11 显示出 Timer2 周期模式和 PWM 模式的时序图。

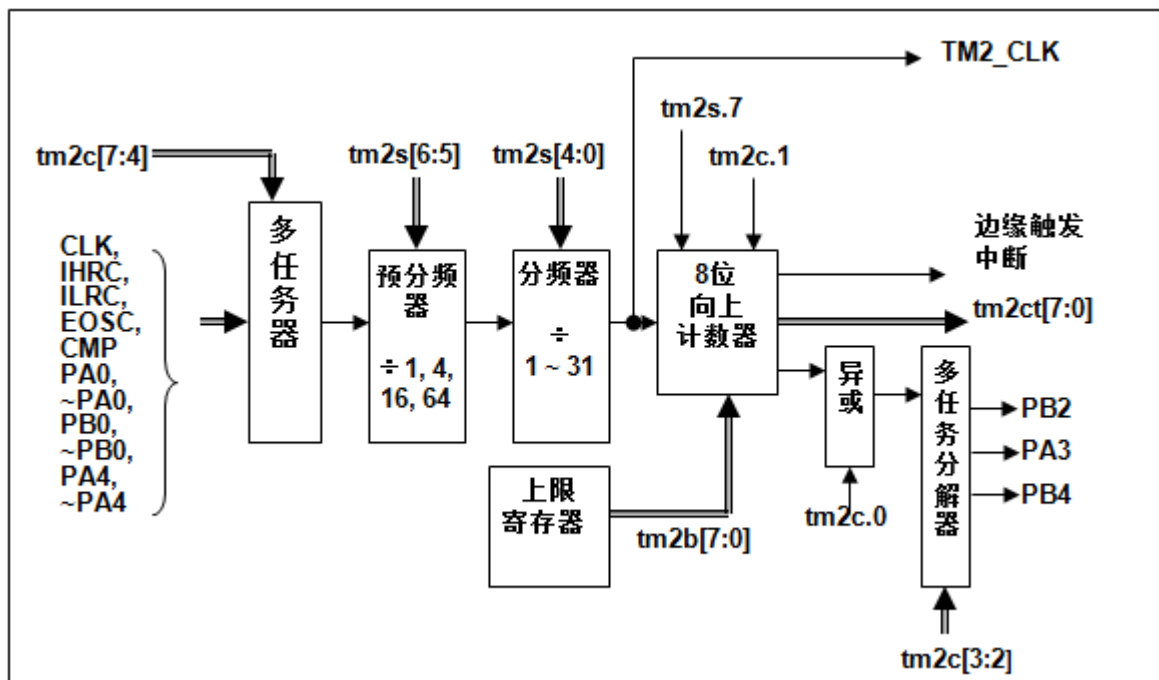


图 10: Timer2 硬件框图

Timer3 的输出可以是 PB5, PB6 或 PB7。

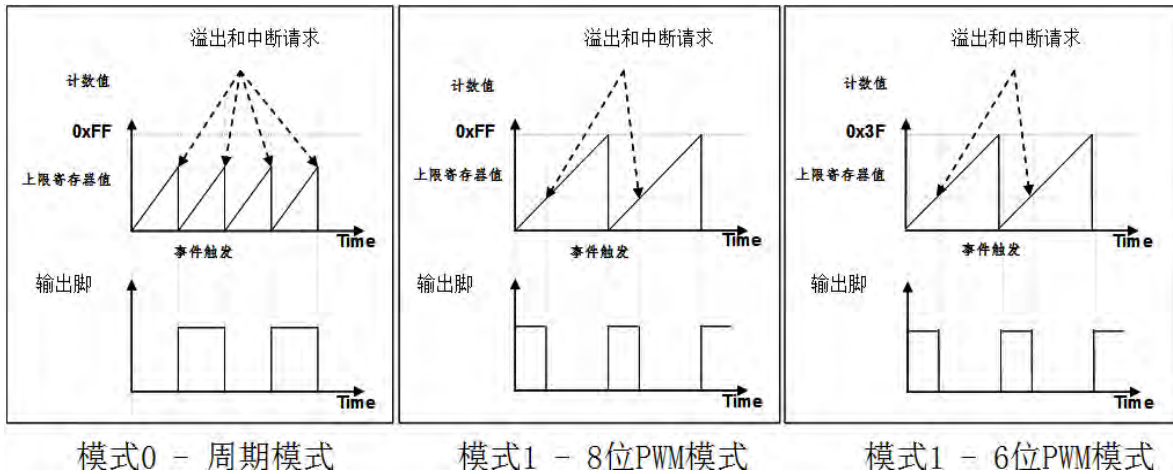


图.11: Timer2 周期模式和 PWM 模式的时序图(tm2c.1=1)

5.7.1 使用 Timer2 产生周期波形

如果选择周期模式的输出，输出波形的占空比总是 50%，其输出频率与寄存器设定，可以概括如下：

$$\text{Frequency of Output} = Y \div [2 \times (K+1) \times S1 \times (S2+1)]$$

$Y = \text{tm2c}[7:4]$: Timer2 所选择的时钟源频率

$K = \text{tm2b}[7:0]$: 上限寄存器设定的值(十进制)

$S1 = \text{tm2s}[6:5]$: 预分频器设定值 (1, 4, 16, 64)

$S2 = \text{tm2s}[4:0]$: 分频器值 (十进制, 1 ~ 31)

例 1:

$\text{tm2c} = 0b0001_1000$, $Y=8\text{MHz}$

$\text{tm2b} = 0b0111_1111$, $K=127$

$\text{tm2s} = 0b0000_00000$, $S1=1$, $S2=0$

→ 输出频率 = $8\text{MHz} \div [2 \times (127+1) \times 1 \times (0+1)] = 31.25\text{kHz}$

例 2:

$\text{tm2c} = 0b0001_1000$, $Y=8\text{MHz}$

$\text{tm2b} = 0b0111_1111$, $K=127$

$\text{tm2s}[7:0] = 0b0111_11111$, $S1=64$, $S2 = 31$

→ 输出频率 = $8\text{MHz} \div (2 \times (127+1) \times 64 \times (31+1)) = 15.25\text{Hz}$

例 3:

tm2c = 0b0001_1000, Y=8MHz

tm2b = 0b0000_1111, K=15

tm2s = 0b0000_00000, S1=1, S2=0

➔ 输出频率= $8\text{MHz} \div (2 \times (15+1) \times 1 \times (0+1)) = 250\text{kHz}$

例 4:

tm2c = 0b0001_1000, Y=8MHz

tm2b = 0b0000_0001, K=1

tm2s = 0b0000_00000, S1=1, S2=0

➔ 输出频率= $8\text{MHz} \div (2 \times (1+1) \times 1 \times (0+1)) = 2\text{MHz}$

使用 Timer2 定时器从 PA3 引脚产生周期波形的示例程序如下所示::

Void CPU (void)

```
{
    . ADJUST_IC  SYSCLK=IHRC/2, IHRC=16MHz, VDD=5V
    ...
    tm2ct = 0x0;
    tm2b = 0x7f;
    tm2s = 0b0_00_00001;           // 8-bit PWM, 预分频 = 1, 分频 = 2
    tm2c = 0b0001_10_0_0;         // 系统时钟, 输出=PA3, 周期模式
    while(1)
    {
        nop;
    }
}
```

5.7.2 使用 Timer2 产生 8 位 PWM 波形

如果选择 8 位 PWM 的模式, 应设立 $tm2c[1] = 1$, $tm2s[7] = 0$, 输出波形的频率和占空比可以概括如下:

$$\text{Frequency of Output} = Y \div [256 \times S1 \times (S2+1)]$$

$$\text{Duty of Output} = (K + 1) \div 256$$

$Y = tm2c[7:4]$: Timer2 所选择的时钟源频率

$K = tm2b[7:0]$: 上限寄存器设定的值(十进制)

$S1 = tm2s[6:5]$: 预分频器设定值 (1, 4, 16, 64)

$S2 = tm2s[4:0]$: 分频器值 (十进制, 1 ~ 31)

例 1:

$tm2c = 0b0001_1010$, $Y=8MHz$

$tm2b = 0b0111_1111$, $K=127$

$tm2s = 0b0000_00000$, $S1=1$, $S2=0$

→ 输出频率 = $8MHz \div (256 \times 1 \times (0+1)) = 31.25kHz$

→ 输出占空比 = $[(127+1) \div 256] \times 100\% = 50\%$

例 2:

$tm2c = 0b0001_1010$, $Y=8MHz$

$tm2b = 0b0111_1111$, $K=127$

$tm2s = 0b0111_11111$, $S1=64$, $S2=31$

→ 输出频率 = $8MHz \div (256 \times 64 \times (31+1)) = 15.25Hz$

→ 输出占空比 = $[(127+1) \div 256] \times 100\% = 50\%$

例 3:

$tm2c = 0b0001_1010$, $Y=8MHz$

$tm2b = 0b1111_1111$, $K=255$

$tm2s = 0b0000_00000$, $S1=1$, $S2=0$

→ PWM 输出是高电平

→ 输出占空比 = $[(255+1) \div 256] \times 100\% = 100\%$

例 4:

$tm2c = 0b0001_1010$, $Y=8MHz$

$tm2b = 0b0000_1001$, $K = 9$

$tm2s = 0b0000_00000$, $S1=1$, $S2=0$

→ 输出频率 = $8MHz \div (256 \times 1 \times (0+1)) = 31.25kHz$

→ 输出占空比 = $[(9+1) \div 256] \times 100\% = 3.9\%$

使用 Timer2 定时器从 PA3 产生 PWM 波形的示例程序如下所示:

```
void CPU (void)
{
    .ADJUST_IC    SYSCLK=IHRC/2, IHRC=16MHz, VDD=5V
    wdreset;
    tm2ct = 0x0;
    tm2b = 0x7f;
    tm2s = 0b0_00_00001;           //    8-bit PWM, 预分频 = 1, 分频 = 2
    tm2c = 0b0001_10_1_0;         //    系统时钟, 输出=PA3, PWM 模式
    while(1)
    {
        nop;
    }
}
```

5.7.3 使用 Timer2 产生 6 位 PWM 波形

如果选择 6 位 PWM 的模式, 应设立 tm2c [1] = 1, tm2s [7] = 1, 输出波形的频率和占空比可以概括如下:

$$\text{输出频率} = Y \div [64 \times S1 \times (S2+1)]$$

$$\text{输出占空比} = [(K+1) \div 64] \times 100\%$$

tm2c[7:4] = Y : Timer2 所选择的时钟源频率
 tm2b[7:0] = K : 上限寄存器设定的值(十进制)
 tm2s[6:5] = S1 : 预分频器设定值 (1, 4, 16, 64)
 tm2s[4:0] = S2 : 分频器值 (十进制, 1 ~ 31)

例 1:

```
tm2c = 0b0001_1010, Y=8MHz
tm2b = 0b0001_1111, K=31
tm2s = 0b1000_00000, S1=1, S2=0
➔ 输出频率 = 8MHz ÷ ( 64 × 1 × (0+1) ) = 125kHz
➔ 输出占空比 = [(31+1) ÷ 64] × 100% = 50%
```

例 2:

```
tm2c = 0b0001_1010, Y=8MHz
tm2b = 0b0001_1111, K=31
tm2s = 0b1111_11111, S1=64, S2=31
➔ 输出频率 = 8MHz ÷ ( 64 × 64 × (31+1) ) = 61.03 Hz
➔ 输出占空比 = [(31+1) ÷ 64] × 100% = 50%
```

例 3:

tm2c = 0b0001_1010, Y=8MHz

tm2b = 0b0011_1111, K=63

tm2s = 0b1000_00000, S1=1, S2=0

→ PWM 输出是高电平

→ 输出占空比 = $[(63+1) \div 64] \times 100\% = 100\%$ 例 4:

tm2c = 0b0001_1010, Y=8MHz

tm2b = 0b0000_0000, K=0

tm2s = 0b1000_00000, S1=1, S2=0

→ 输出频率 = $8\text{MHz} \div (64 \times 1 \times (0+1)) = 125\text{kHz}$ → 输出占空比 = $[(0+1) \div 64] \times 100\% = 1.5\%$

5.8 11 位 PWM 计数器

PTB0132XXS 内置 3 个 11 位硬件 PWM 生成器(PWMG0, PWMG1 & PWMG2)。以下描述只以 PWMG0 为例, 因 PWMG1和 PWMG2 结构是一样的。

其各自的输出如下:

- PWMG0 – PA0, PB4, PB5
- PWMG1 – PA4, PB6, PB7
- PWMG2 – PA3, PB2, PB3, PA5 (只有开漏输出)

5.8.1 PWM 波形

PWM 波形(图 12)有一个时基(T_{Period} = 时间周期)和一个周期里输出高的时间(占空比)。PWM 的频率取决于时基($f_{\text{PWM}} = 1/T_{\text{Period}}$), PWM 的分辨率取决于一个时基里的计数个数(N 位分辨率, $2^N \times T_{\text{clock}} = T_{\text{Period}}$)。

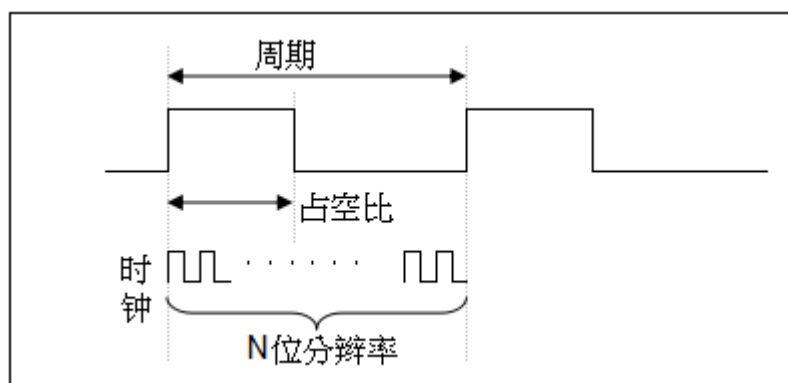


图.12: PWM 输出波形

5.8.2 硬件和时序框图

PTB0132XXS 内置三个 11 位硬件 PWM 生成器，图.13 所示是硬件框图，以 PMMG0 为例。时钟源可以是 IHRC 或者系统时钟，输出引脚可以通过 *pwmc* 寄存器来选择。PWM 的周期由 PWM 上限高和低寄存器决定，PWM 的占空比由 PWM 占空比高和低寄存器决定。

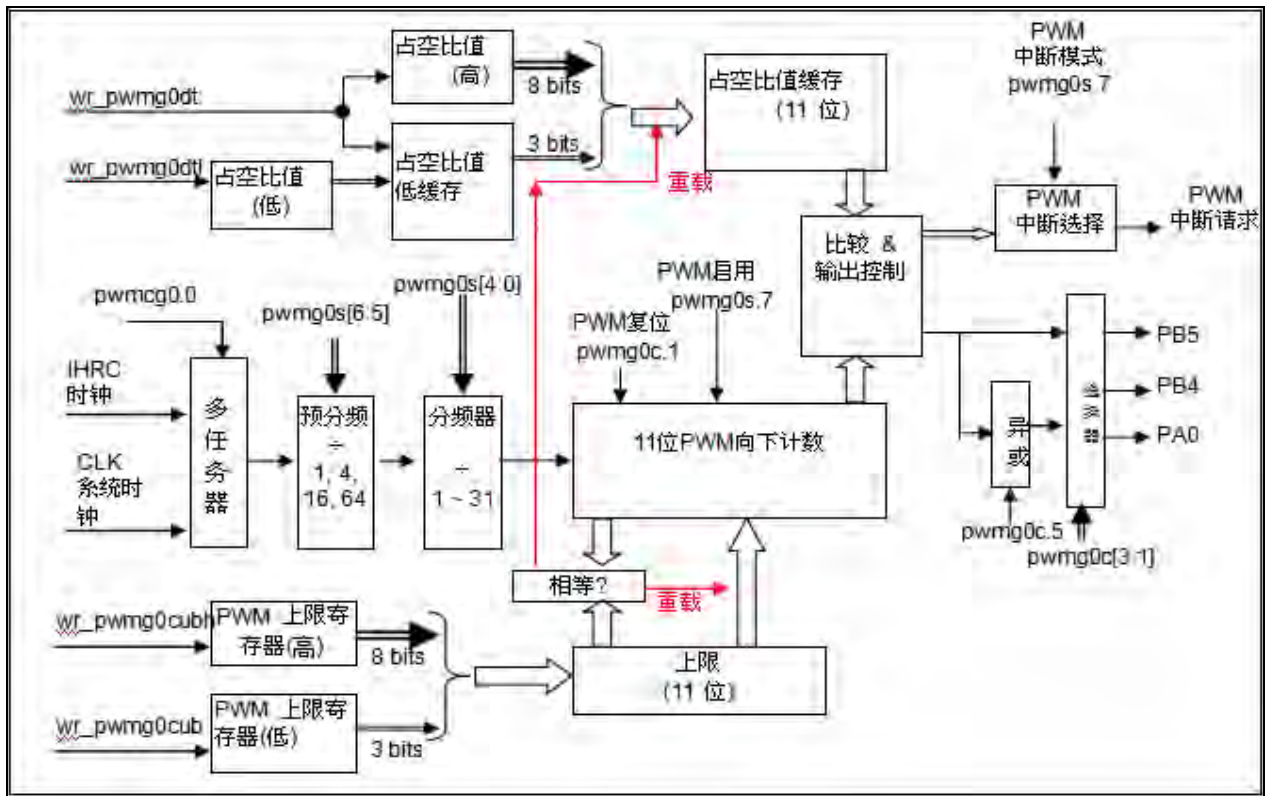
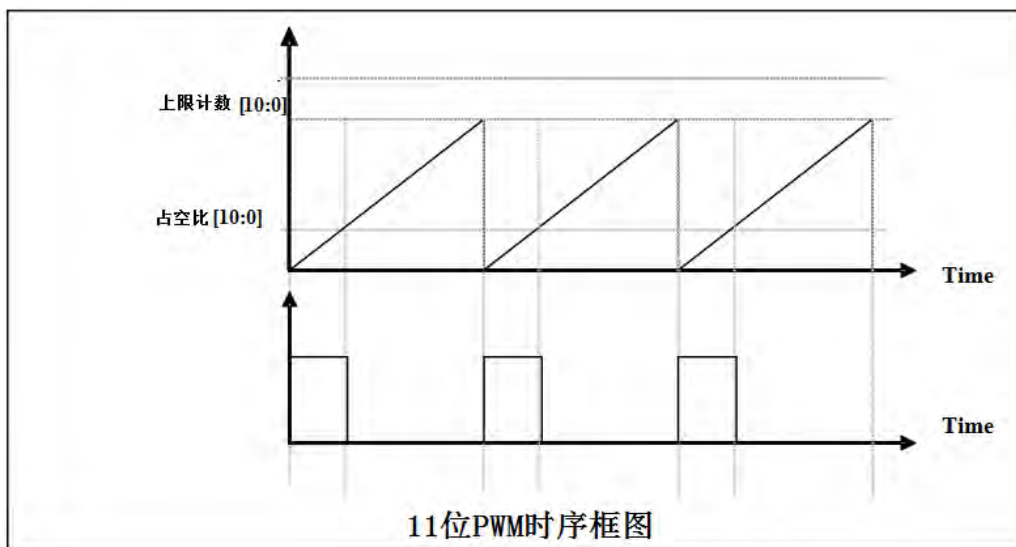


图.13: 11 位 PWM 生成器硬件框图



11位PWM时序框图

图.14: 11 位 PWM 生成器输出时序图

5.8.3 11 位 PWM 生成器计算公式

如果 11 位 PWM 生成器选择的时钟源是 IHRC，PWM 的频率和占空比可由下公式得出：

$$\text{PWM 输出频率} = F_{\text{IHRC}} \div [P \times K \times CB]$$

$$\text{PWM 输出占空比(实时)} = (1/F_{\text{IHRC}}) * [DB \div CB]$$

$\text{pwms}[6:5] = P$ ； 预分频

$\text{pwms}[4:0] = K$ ； 分频

$\text{Duty_Bound}[10:0] = \{\text{pwmdth}[7:0], \text{pwmdtl}[7:5]\} = DB$ ； 占空比

$\text{Counter_Bount}[10:0] = \{\text{pwmcubh}[7:0], \text{pwmcubl}[7:5]\} = CB$ ； 计数器

5.9 看门狗

看门狗是一个计数器，其时钟源来自内部低频振荡器(ILRC)，可以通过上电复位和 `wdreset` 指令随时清零看门狗计数，利用 `misc` 寄存器的选择，可以设定四种不同的看门狗超时时间，它是：

- ◆ 当 `misc[1:0]=00` (默认)时：8k ILRC 时钟周期
- ◆ 当 `misc[1:0]=01` 时：16k ILRC 时钟周期
- ◆ 当 `misc[1:0]=10` 时：64k ILRC 时钟周期
- ◆ 当 `misc[1:0]=11` 时：256k ILRC 时钟周期

ILRC 的频率有可能因为工厂制造的变化，电源电压和工作温度而漂移很多，使用者必须预留安全操作范围。由于在系统重启或者唤醒之后，看门狗计数周期会比预计要短，为防止看门狗计数溢出导致复位，建议在系统重启或唤醒之后使用立即 `wdreset` 指令清零看门狗计数。

当看门狗超时溢出时，PTB0132XXS 将复位并重新运行程序。看门狗时序图如图.15 所示。

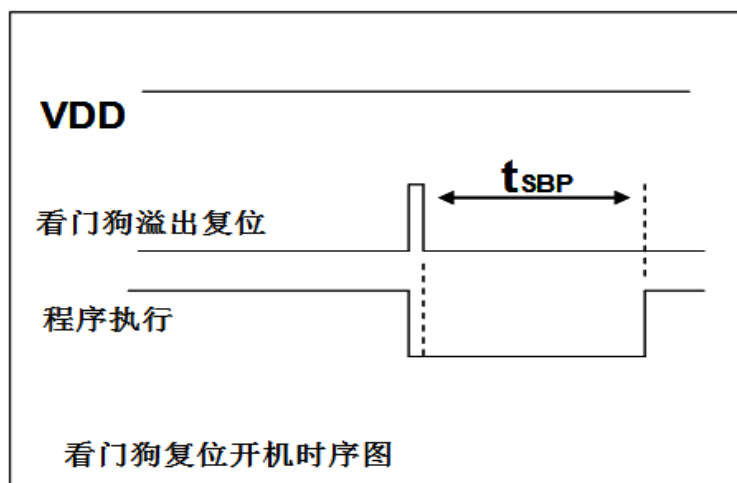


图.15: 看门狗超时溢出时序图

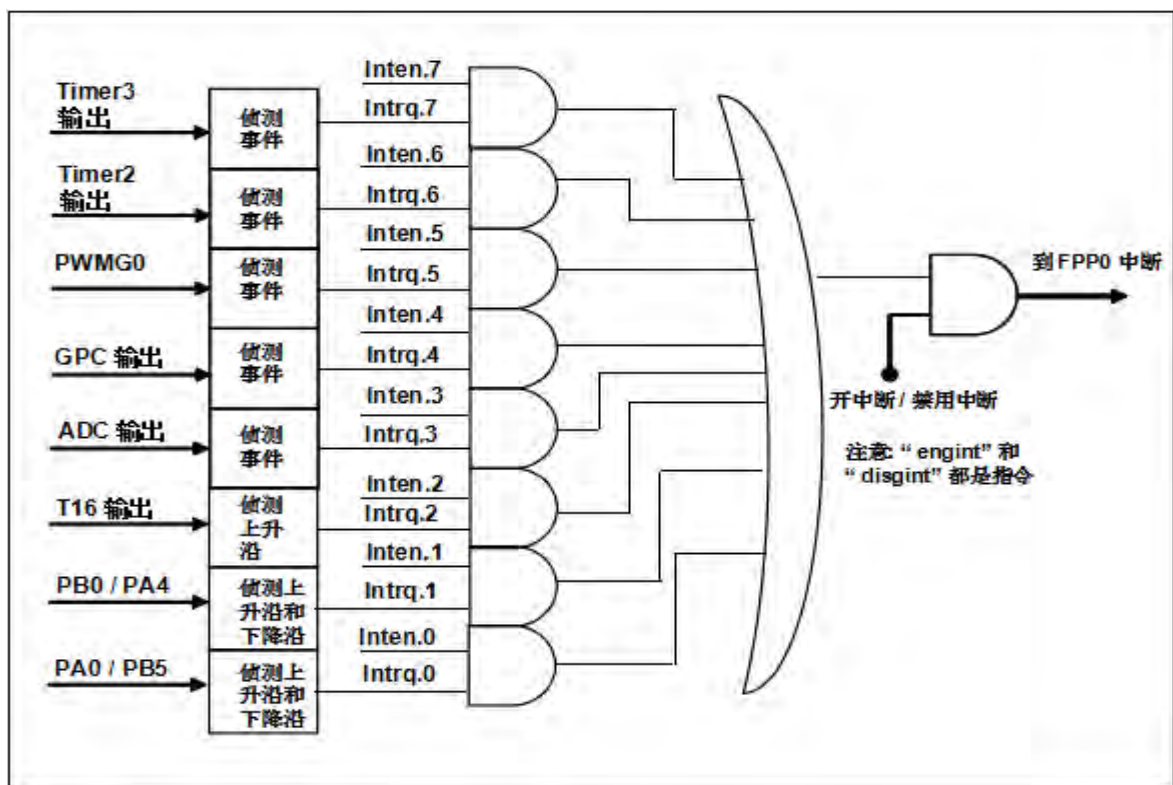
5.10 中断

PTB0132XXS 有 8 个中断源:

- ◆ 外部中断源 PA0/PB5
- ◆ 外部中断源 PB0/PA4
- ◆ ADC 中断源
- ◆ Timer16 中断源
- ◆ GPC 中断源
- ◆ PWMG0 中断源
- ◆ Timer2 中断源
- ◆ Timer3 中断源

每个中断请求源都有自己的中断控制位来启用或禁用。中断功能的硬件框图如图.16 所示。所有的中断请求标志位是由硬件置位并且并通过软件写寄存器 *intrq* 清零。中断请求标志设置点可以是上升沿或下降沿或两者兼而有之，这取决于对寄存器 *integs* 的设置。所有的中断请求源最后都需由 *engint* 指令控制（启用全局中断）使中断运行，以及使用 *disgint* 指令（禁用全局中断）停用它。

中断堆栈是共享数据存储器，其地址由堆栈寄存器 *sp* 指定。由于程序计数器是 16 位宽度，堆栈寄存器 *sp* 位 0 应保持 0。此外，用户可以使用 *pushaf* 指令存储 *ACC* 和标志寄存器的值到堆栈，以及使用 *popaf* 指令将值从堆栈恢复到 *ACC* 和标志寄存器中。由于堆栈是共享数据存储器，使用者应仔细使用，通过软件编程调整栈点在存储器的位置，每个堆栈指针的深度可以完全由用户指定，以实现最大的系统弹性。



一旦发生中断，其具体工作流程将是：

- ◆ 程序计数器将自动存储到 **sp** 寄存器指定的堆栈存储器。
- ◆ 新的 **sp** 将被更新为 **sp+2**。
- ◆ 全局中断将被自动禁用。
- ◆ 将从地址 0x010 获取下一条指令。

在中断服务程序中，可以通过读寄存器 **intrq** 知道中断发生源。

中断服务程序完成后，发出 **reti** 指令返回既有的程序，其具体工作流程将是：

- ◆ 从 **sp** 寄存器指定的堆栈存储器自动恢复程序计数器。
- ◆ 新的 **sp** 将被更新为 **sp-2**。
- ◆ 全局中断将自动启用。

下一条指令将是中断前原来的指令。

使用者必须预留足够的堆栈存储器以存中断向量，一级中断需要两个字节，两级中断需要 4 个字节。下面的示例程序演示了如何处理中断，请注意，处理中断和 **pushaf** 是需要四个字节堆栈存储器。

```

void      CPU (void)
{
    ...
    $ INTEN PA0;      // INTEN =1; 当 PA0 准位改变, 产生中断请求
    INTRQ = 0;        // 清除 INTRQ
    ENGINT            // 启用全局中断
    ...
    DISGINT           // 禁用全局中断
    ...
}

void      Interrupt (void) // 中断程序
{
    PUSHAF                // 存储 ALU 和 FLAG 寄存器
    If (INTRQ.0)
    {
        // PA0 的中断程序
        INTRQ.0 = 0;
        ...
    }
    ...
    POPAF                 // 回复 ALU 和 FLAG 寄存器
}

```

5.11 省电与掉电

PTB0132XXS 有三个由硬件定义的操作模式，分别为：正常工作模式，电源省电模式和掉电模式。正常工作模式是所有功能都正常运行的状态，省电模式 (**stopexe**) 是在降低工作电流而且 CPU 保持在随时可以继续工作的状态，掉电模式 (**stopsys**) 是用来深度的节省电力。因此，省电模式适合在偶尔需要唤醒的系统工作，掉电模式是在非常低消耗功率且很少需要唤醒的系统中使用。图17显示省电模式 (**stopexe**) 和掉电模式 (**stopsys**) 之间在振荡器模块的差异没改变就是维持原状态。

STOPSYS 和 STOPEXE 模式下在振荡器的差异			
	IHRC	ILRC	EOSC
STOPSYS	停止	停止	停止
STOPEXE	没改变	没改变	没改变

图.17: 省电模式和掉电模式在振荡器模块的差异

5.11.1 省电模式(“stopexe”)

使用 **stopexe** 指令进入省电模式，只有系统时钟被禁用，其余所有的振荡器模块都仍继续工作。所以只有 CPU 是停止执行指令，然而，对 Timer16 计数器而言，如果它的时钟源不是系统时钟，那 Timer16 仍然会保持计数。**stopexe** 的省电模式下，唤醒源可以是 IO 的切换，或者 Timer16 计数到设定值时(假如 Timer16 的时钟源是 IHRC 或者 ILRC)。假如系统唤醒是因输入引脚切换，那可以视为系统继续正常运行。省电模式的详细信息如下所示：

- IHRC, ILRC 和 EOSC 振荡器模块: 没改变, 如果被启用, 则仍然保持运行状态。
- 系统时钟: 禁用, 因此 CPU 停止运行。
- OTP 存储器关闭。
- Timer16: 停止计数, 如果选择系统时钟或相应的振荡器模块被禁止, 否则, 仍然保持计数。
- 唤醒源: IO 唤醒或者 Timer16。

以下例子是利用 Timer16 来唤醒系统因 **stopexe** 的省电模式:

```

$ T16M    IHRC, /1, BIT8           // Timer16 设置
...
WORD     count = 0;
STT16    count;
stopexe;
...

```

Timer16 的初始值为 0，在 Timer16 计数了 256 个 IHRC 时钟后，系统将被唤醒。

5.11.2 掉电模式(“stopsys”)

掉电模式是深度省电的状态，所有的振荡器模块都会被关闭。通过使用“**stopsys**”指令,芯片会直接进入掉电模式。下面显示发出 **stopsys** 命令后，PTB0132XXS 内部详细的状态：

- 所有的振荡器模块被关闭。
- OTP 存储器被关闭。
- SRAM 和寄存器内容保持不变。
- 唤醒源：任何 IO 切换。
- 如果 PA 或 PB 是输入模式，并由 **padier** 寄存器设置为模拟输入，那该引脚是不能被用来唤醒系统。

输入引脚的唤醒可以被视为正常运行的延续，为了降低功耗，进入掉电模式之前，所有的 I/O 引脚应仔细检查，避免悬空而漏电。断电参考示例程序如下所示：

```

CLKMD    =    0xF4;    //    系统时钟从 IHRC 变为 ILRC, 关闭看门狗时钟
CLKMD.4  =    0;      //    IHRC 禁用
...
while (1)
{
    STOPSYS;    //    进入断电模式
    if (...) break; //    假如发生唤醒而且检查 OK, 就返回正常工作
                    //    否则, 停留在断电模式。
}
CLKMD =    0x34;    //    系统时钟从 ILRC 变为 IHRC/2

```

5.11.3 唤醒

进入掉电或省电模式后,PTB0132XXS可以通过切换IO引脚恢复正常工作；而Timer16中断的唤醒只适用于省电模式。图.18 显示 **stopsys** 掉电模式和 **stopexe** 省电模式在唤醒源的差异。

掉电模式 (stopsys) 和省电模式 (stopexe) 在唤醒源的差异		
	IO 引脚切换	T16 中断
STOPSYS	是	否
STOPEXE	是	是

图.18: 掉电模式和省电模式在唤醒源的差异

当使用 IO 引脚来唤醒 PTB0132XXS, **padier** 寄存器应对每一个相应的引脚正确设置“使能唤醒功能”。从唤醒事件发生后开始计数，正常的唤醒时间大约是 3000 个 ILRC 时钟周期，另外，PTB0132XXS 提供快速唤醒功能，透过 **misc** 寄存器选择快速唤醒大约 45 个 ILRC 时钟周期。

模式	唤醒模式	切换 IO 引脚的唤醒时间(t_{WUP})
STOPEXE 省电模式 STOPSYS 掉电模式	快速唤醒	$45 * T_{ILRC}$, 这里的 T_{ILRC} 是指 ILRC 时钟周期
STOPEXE 省电模式 STOPSYS 掉电模式	正常唤醒	$3000 * T_{ILRC}$, 这里的 T_{ILRC} 是指 ILRC 时钟周期

请注意：当使用快速开机模式时，不管寄存器 *misc.5* 是否选择了唤醒模式，都会强制使用快速唤醒模式。如果选择正常开机模式，即由寄存器 *misc.5* 来选择唤醒模式。

5.12 IO 引脚

除了 PA5，PTB0132XXS 所有 IO 引脚都可以设定成输入或输出，透过数据寄存器 (*pa, pb*)，控制寄存器 (*pac, pbc*) 和弱上拉电阻 (*paph, pbph*) 设定，每一 IO 引脚都可以独立配置成不同的功能；所有这些引脚设置有施密特触发输入缓冲器和 CMOS 输出驱动电位水平。当这些引脚为输出低电位时，弱上拉电阻会自动关闭。如果要读取端口上的电位状态，一定要先设置成输入模式；在输出模式下，读取到的数据是数据寄存器的值。表 5 为端口 PA0 位的设定配置表。图.19 显示了 IO 缓冲区硬件图。

<i>pa.0</i>	<i>pac.0</i>	<i>paph.0</i>	描述
X	0	0	输入，没有弱上拉电阻
X	0	1	输入，有弱上拉电阻
0	1	X	输出低电位，没有弱上拉电阻（弱上拉电阻自动关闭）
1	1	0	输出高电位，没有弱上拉电阻
1	1	1	输出高电位，有弱上拉电阻

表 5: PA0 设定配置表

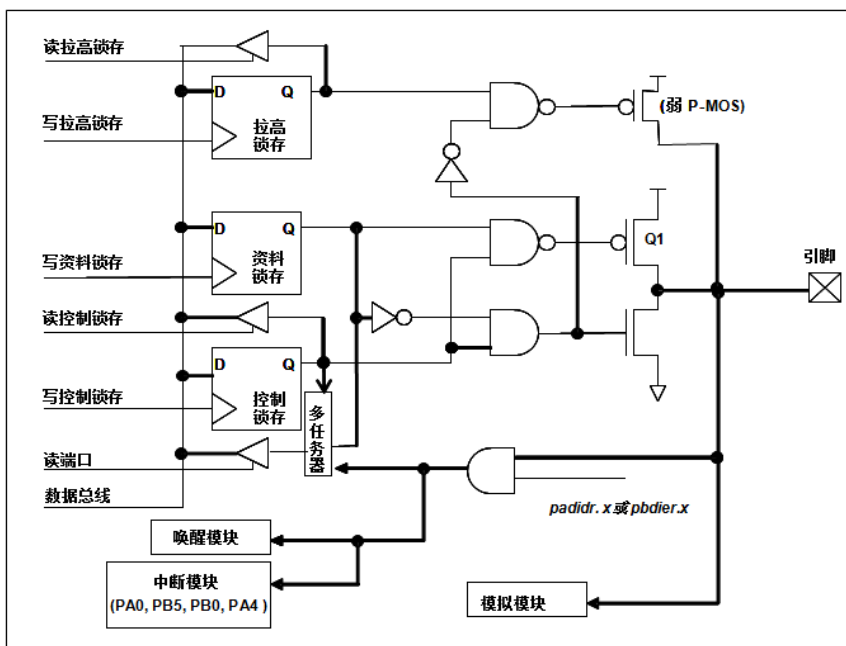


图.19: IO 引脚缓冲区硬件图

除了 PA5 外，所有的 IO 引脚具有相同的结构；PA5 的输出只能是漏极开路模式(没有 Q1)。对于被选择为模拟功能的引脚，必须在寄存器 *padier* 相应位设置为低，以防止漏电流。当 PTB0132XXS 在掉电或省电模式，每一个引脚都可以切换其状态来唤醒系统。对于需用来唤醒系统的引脚，必须设置为输入模式以及寄存器 *padier* 相应为高。同样的原因，当 PA0 用作外部中断引脚时，*padier.0* 应设置为高，诸如 *pbdier.0* 对于 PB0，*padier.4* 对于 PA4 和 *pbdier.5* 对于 PB5，都是同样的用法。

5.13 复位和 LVR

5.13.1 复位

引起 PTB0132XXS 复位的原因很多，一旦复位发生，PTB0132XXS 的所有寄存器将被设置为默认值，系统会重新启动，程序计数器会跳跃地址 0x0。当发生上电复位或 LVR 复位，数据存储器的值是在不确定的状态，然而，若是复位是因为 PRSTB 引脚或 WDT 超时溢位，数据存储器的值将被保留。

5.13.2 LVR 复位

程序编译时，用户可以选择 8 个不同级别的 LVR ~ 4.0V, 3.5V, 3.0V, 2.75V, 2.5V, 2.2V, 2.0V and 1.8V。通常情况下，使用者在选择 LVR 复位水平时，必须结合单片机工作频率和电源电压，以便让单片机稳定工作。

5.14 模拟-数字转换器(ADC) 模块

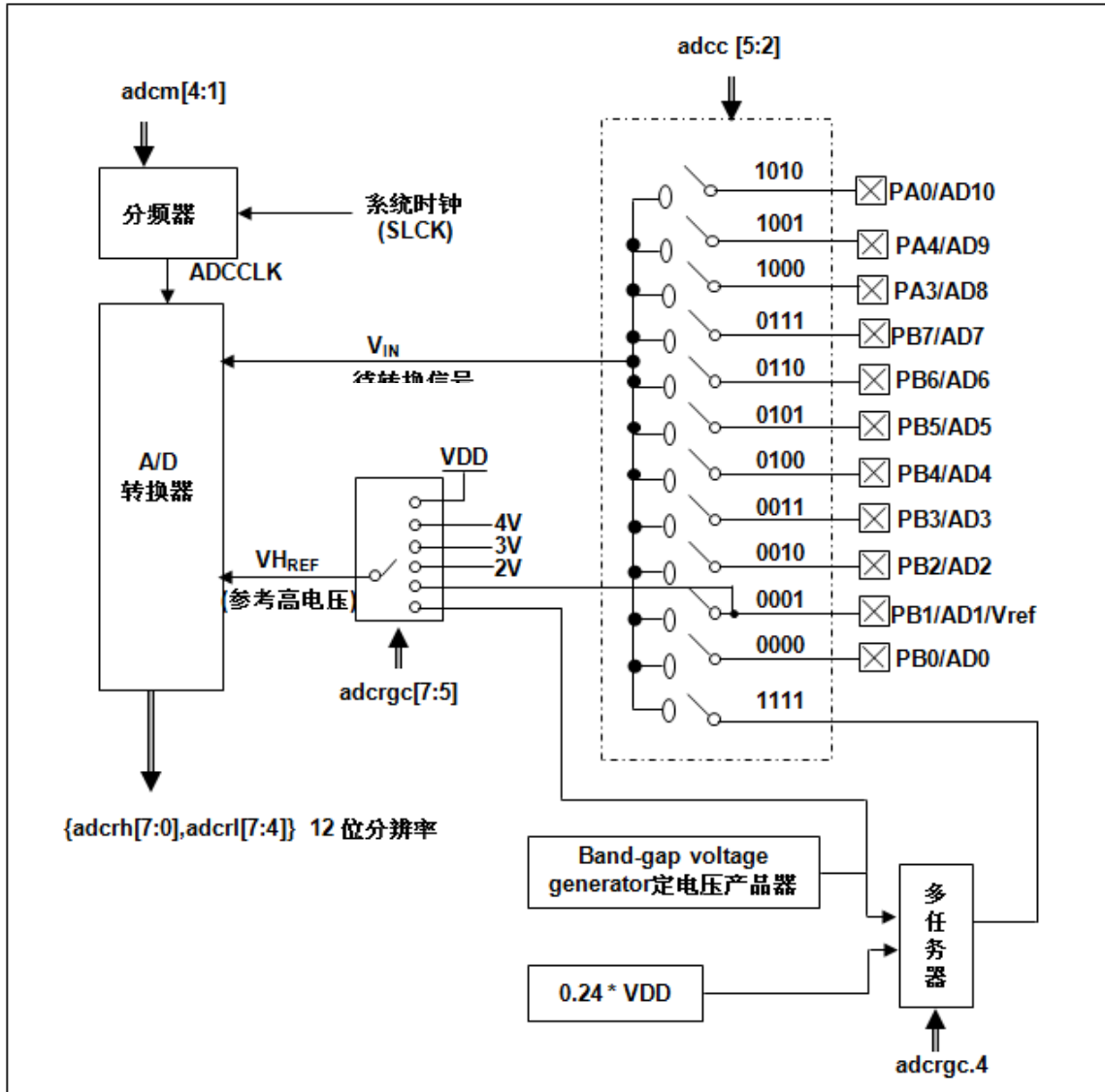


图.20: ADC 模块框图

当使用 ADC 模块时有 7 个寄存器需要配置，它们是：

- ◆ ADC 控制寄存器(*adcc*)
- ◆ ADC 调节控制寄存器(*adcrgc*)
- ◆ ADC 模式寄存器(*adcm*)
- ◆ ADC 数据高位/低位寄存器(*adcrh*, *adcrl*)
- ◆ 端口 A/B 数字输入启用寄存器(*padier*, *pbdier*)

如下是 ADC 装进程的步骤：

- (1) 通过寄存器 *adcrgc* 配置参考高电压
- (2) 通过 *adcm* 寄存器配置 AD 转换时钟信号

- (3) 通过 *padier*, *pbdir* 寄存器配置模拟输入引脚
- (4) 通过 *adcc* 寄存器选择 ADC 输入通道
- (5) 通过 *adcc* 寄存器启用 ADC 模块
- (6) 启用 ADC 模块之后, 延迟一段时间

条件 1: 使用内部参考高电压如 2V, 3V, 4V 或者输入通道是 band-gap 时, 并且当 200 个 AD 时钟仍小于 1ms 时, 所需的延迟时间必须超过 1ms; 如果 200 个 AD 时钟已经超过 1ms, 那么延迟时间只需要 200 个 AD 时钟即可。

条件 2: 没有使用任何内部参考电压如 2V, 3V, 4V, band-gap 时, 延迟时间仅需 200 个 AD 时钟。

- (7) 执行 AD 转换并检查 ADC 转换数据是否已经完成
adcc.6 设置 1 开启 AD 转换并且检测 *adcc.6* 是否是 '1'。
- (8) 从 ADC 寄存器读取转换结果:
 先读取 *adcrh* 寄存器的值然后再读取 *adcl* 寄存器的值。

应用时, 如果是关掉 ADC 模块后再重新启用 ADC 的情况下, 在进行 ADC 转换之前请重新执行如上步骤 6, 确保 ADC 模块已经准备好。

5.14.1 AD 转换的输入要求

为了满足 AD 转换的精度要求, 电容的保持电荷(C_{HOLD})必须完全充电到参考高电压的水平 and 放电到参考低电压的水平。模拟输入电路模型如图.21 所示, 信号驱动源阻抗(R_s)和内部采样开关阻抗(R_{ss})会直接影响到电容 C_{HOLD} 充电所需求的时间。内部采样开关的阻抗可能会因 ADC 充电电压而产生变化; 信号驱动源阻抗会影响模拟输入信号的精度。使用者必须确保在采样前, 被测信号的稳定, 因此, 信号驱动源阻抗的最大值与被测信号的频率高度相关。建议, 在输入频率为 500kHz 下, 模拟信号源的最大阻抗值不要超过 10K Ω 。

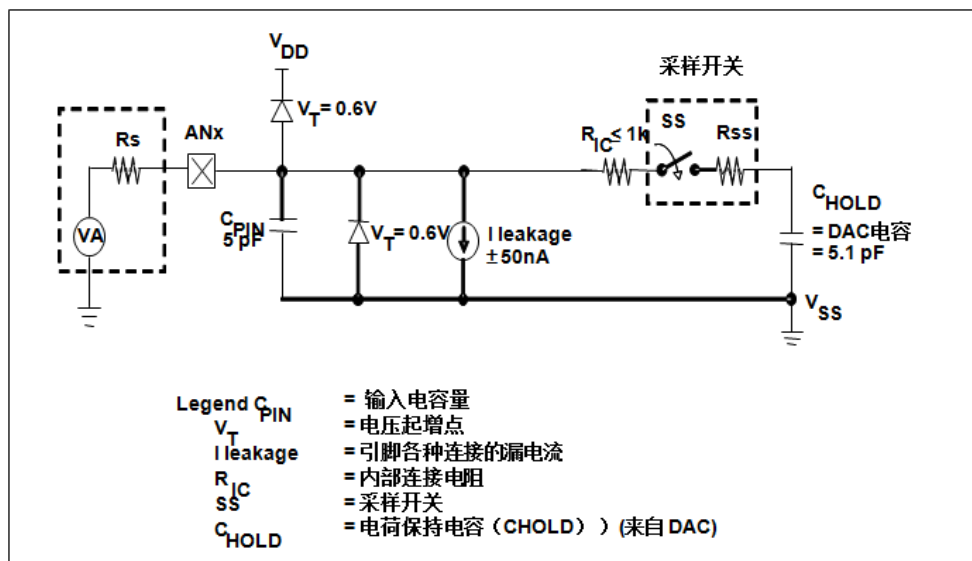


图.21: 模拟输入模型

在使用 AD 转换之前, 必须确认所选的模拟输入信号的采集时间应符合要求, ADCLK 的选择必须满足最短信号采集时间。

5.14.2 选择参考高电压

ADC 参考高电压能够通过寄存器 **adcrhc** 的位[7:5]来选择，并且它的选择有 VDD, 4V, 3V, 2V, 1.20V band-gap 参考电压或者来自 PB1 外部引脚。

5.14.3 ADC 时钟选择

ADC 模块的时钟(ADCLK)能够通过 **adcm** 寄存器来选择，ADCLK 从 CLK÷1 到 CLK÷128 一共有 8 个选项可被选择(CLK 是系统时钟)。由于信号采集时间 T_{ACQ} ADCLK 的一个时钟周期，所以 ADCLK 必须满足这已要求，建议 ADC 时钟周期是 2us。

5.14.4 配置模拟引脚

有 12 模拟信号可以被 AD 转换选择：11 来自外部引脚的模拟输入信号和一个 band-gap 参考电压或者 $0.24 \times VDD$ 。Band-gap 有 4 级电压可供选择，分别是：1.2V, 2V, 3V 和 4V。以外部引脚而言，12 个模拟信号与 Port A[0], Port A[3], Port A[4], 和 Port B[7:0]共享引脚。为了避免漏电，这些引脚在使用时定义为模拟输入并应禁用数字输入功能(设置 **padier / pbdier** 寄存器的相应位为 0)。

ADC 的测量信号属于小信号，为避免测量信号在测量期间被干扰，被选定的引脚应：(1) 设为输入模式，(2) 关闭弱上拉电阻，(3) 通过端口 A/B 寄存器(**padier / pbdier**)设置模拟输入并关闭数字输入。

5.14.5 使用 ADC

下面的示例演示使用 PB0~PB3 来当 ADC 输入引脚。

首先，定义所选择的引脚：

```
PBC      = 0B_XXXX_0000; // PB0 ~ PB3 作为输入
PBPH     = 0B_XXXX_0000; // PB0 ~ PB3 没有弱上拉电阻
PBDIER   = 0B_XXXX_0000; // PB0 ~ PB3 禁用数字输入
```

下一步，设定 **ADCC** 寄存器，示例如下：

```
$ ADCC Enable, PB3; // 设置 PB3 作为 ADC 输入
$ ADCC Enable, PB2; // 设置 PB2 作为 ADC 输入
$ ADCC Enable, PB0; // 设置 PB0 作为 ADC 输入
```

下一步，设定 **ADCM** 寄存器，示例如下：

```
$ ADCM 12BIT, /16; // 建议 /16 @系统时钟=8MHz
$ ADCM 12BIT, /8;  // 建议 /8 @系统时钟=4MHz
```

下一步，延迟 400us，示例如下：

```
.Delay 8*2*200; // 系统时钟=8MHz
.Delay 4*2*200; // 系统时钟=4MHz
```

接着, 开始 ADC 转换:

```

AD_START = 1; // 开始 ADC 转换
do
{ nop; }while(!AD_DONE); // 等待 ADC 转换结果

```

最后, 当 **AD_DONE** 高电位时读取 ADC 结果:

```

WORD = Data; // 两字节结果: 放在 ADCRH 和 ADCRL
Data$1 = ADCRH
Data$0 = ADCRL;
Data = Data >> 4;

```

ADC 也可以利用下面方法禁用:

```
$ ADCC Disable;
```

或

```
ADCC = 0;
```

5.15 乘法器

芯片内置一 8x8 乘法器以加强硬件的运算功能。这个乘法运算方式是 8x8 的无符号运算并且在一个时钟周期内完成运算。在下达指令之前, 乘数与被乘数都要放在 **ACC** 累加器和 **mulop(0x08)** 寄存器上, 在下达 **mul** 指令之后, 运算结果的高位字节会放在寄存器 **mulrh(0x09)** 上, 运算结果的低位字节会放在 **ACC** 累加器上。乘法器的硬件框图如图 22 所示。

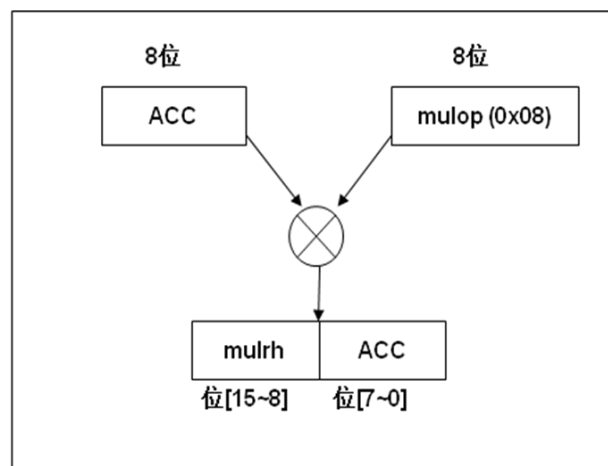


图.22: 硬件乘法器框图

6. IO 寄存器

6.1. ACC 状态标志寄存器(flag), IO 地址 = 0x00

位	初始值	读/写	描述
7-4	-	-	保留。
3	0	读/写	OV(溢出标志)。溢出时置 1。
2	0	读/写	AC(辅助进位标志)。两个条件下, 此位设置为 1: (1)是进行低半字节加法运算产生进位, (2)减法运算时, 低半字节向高半字节借位。
1	0	读/写	C(进位标志)。有两个条件下, 此位设置为 1: (1)加法运算产生进位, (2)减法运算有借位。进位标志还受带进位标志的 shift 指令影响。
0	0	读/写	Z(零)。此位将被设置为 1, 当算术或逻辑运算的结果是 0; 否则将被清零。

6.2. 堆栈指针寄存器(sp), IO 地址 = 0x02

位	初始值	读/写	描述
7-0	-	读/写	堆栈指针寄存器。读出当前堆栈指针, 或写入以改变堆栈指针。请注意 0 位必须维持为 0 因程序计数器是 16 位。

6.3. 时钟模式寄存器(clkmd), IO 地址 = 0x03

位	初始值	读/写	描述															
7-5	111	读/写	系统时钟(CLK)选择:															
			<table border="1"> <thead> <tr> <th>类型 0, clkmd[3]=0</th> <th>类型 1, clkmd[3]=1</th> </tr> </thead> <tbody> <tr> <td>000: IHRC÷4</td> <td>000: IHRC÷16</td> </tr> <tr> <td>001: IHRC÷2</td> <td>001: IHRC÷8</td> </tr> <tr> <td>010: IHRC</td> <td>010: ILRC÷16</td> </tr> <tr> <td>011: EOSC÷4</td> <td>011: IHRC÷32</td> </tr> <tr> <td>100: EOSC÷2</td> <td>100: IHRC÷64</td> </tr> <tr> <td>101: EOSC</td> <td>101: EOSC÷8</td> </tr> <tr> <td>110: ILRC÷4</td> <td>11x: 保留。</td> </tr> <tr> <td>111: ILRC (默认值)</td> <td></td> </tr> </tbody> </table>	类型 0, clkmd[3]=0	类型 1, clkmd[3]=1	000: IHRC÷4	000: IHRC÷16	001: IHRC÷2	001: IHRC÷8	010: IHRC	010: ILRC÷16	011: EOSC÷4	011: IHRC÷32	100: EOSC÷2	100: IHRC÷64	101: EOSC	101: EOSC÷8	110: ILRC÷4
类型 0, clkmd[3]=0	类型 1, clkmd[3]=1																	
000: IHRC÷4	000: IHRC÷16																	
001: IHRC÷2	001: IHRC÷8																	
010: IHRC	010: ILRC÷16																	
011: EOSC÷4	011: IHRC÷32																	
100: EOSC÷2	100: IHRC÷64																	
101: EOSC	101: EOSC÷8																	
110: ILRC÷4	11x: 保留。																	
111: ILRC (默认值)																		
4	1	读/写	内部高频 RC 振荡器功能。 0/1: 禁用/启用															
3	0	读/写	时钟类型选择。这个位是用来选择位 7~位 5 的时钟类型。 0 / 1: 类型 0 / 类型 1															
2	1	读/写	内部低频 RC 振荡器功能。0/1: 禁用/启用 当内部低频 RC 振荡器功能禁用时, 看门狗功能同时被关闭。															
1	1	读/写	看门狗功能。 0/1: 禁用/启用															
0	0	读/写	引脚 PA5/PRSTB 功能。 0 / 1: PA5 / PRSTB.															

6.4. 中断允许寄存器(inten), IO 地址 = 0x04

位	初始值	读/写	描述
7	0	读/写	启用从 Timer3 或 PWMG2 的溢出中断。0/1: 禁用/启用
6	0	读/写	启用从 Timer2 的溢出中断。0/1: 禁用/启用
5	0	读/写	启用从 PWMG0 的溢出中断。0/1: 禁用/启用
4	0	读/写	启用从比较器或 PWMG1 的溢出中断。0/1: 禁用/启用
3	0	读/写	启用从 ADC 的溢出中断。0/1: 禁用/启用
2	0	读/写	启用从 Timer16 的溢出中断。0/1: 禁用/启用
1	0	读/写	启用从 PB0/PA4 的溢出中断。0/1: 禁用/启用
0	0	读/写	启用从 PA0/PB5 的溢出中断。0/1: 禁用/启用

6.5. 中断请求寄存器(intrq), IO 地址 = 0x05

位	初始值	读/写	描述
7	-	读/写	Timer3 或 PWMG2 的中断请求, 此位是由硬件置位并由软件清零。 0/1: 不要求/请求。
6	-	读/写	Timer2 的中断请求, 此位是由硬件置位并由软件清零。 0/1: 不要求/请求。
5	-	读/写	PWMG0 的中断请求, 此位是由硬件置位并由软件清零。 0/1: 不要求/请求。
4	-	读/写	比较器或 PWMG1 的中断请求, 此位是由硬件置位并由软件清零。 0/1: 不要求/请求。
3	-	读/写	ADC 的中断请求,此位是由硬件置位并由软件清零。 0/1: 不要求/请求。
2	-	读/写	Timer16 的中断请求, 此位是由硬件置位并由软件清零。 0/1: 不要求/请求。
1	-	读/写	PB0/PA4 的中断请求, 此位是由硬件置位并由软件清零。 0/1: 不要求/请求。
0	-	读/写	PA0/PB5 的中断请求, 此位是由硬件置位并由软件清零。 0/1: 不要求/请求。

6.6. Timer16 控制寄存器 (t16m), IO 地址 = 0x06

位	初始值	读/写	描述
7-5	000	读/写	Timer16 时钟选择: 000: 禁用 001: CLK (系统时钟) 010: 保留 011: PA4 下降沿(从外部引脚) 100: IHRC 101: EOSC 110: ILRC 111: PA0 下降沿(从外部引脚)
4-3	00	读/写	Timer16 时钟分频: 00: ÷1 01: ÷4 10: ÷16 11: ÷64

位	初始值	读/写	描述
2-0	000	读/写	中断源选择。当所选择的状态位变化时，中断事件发生。 0 : bit 8 of Timer16 1 : bit 9 of Timer16 2 : bit 10 of Timer16 3 : bit 11 of Timer16 4 : bit 12 of Timer16 5 : bit 13 of Timer16 6 : bit 14 of Timer16 7 : bit 15 of Timer16

6.7. 中断边缘选择寄存器(*integs*), IO 地址 = 0x0c

位	初始值	读/写	描述
7-5	-	-	保留。
4	0	只读	Timer16 中断边缘选择: 0 : 上升缘请求中断。 1 : 下降缘请求中断。
3-2	00	只读	PB0/PA4 中断边缘选择: 00 : 上升缘和下降缘都请求中断。 01 : 上升缘请求中断。 10 : 下降缘请求中断。 11 : 保留。
1-0	00	只读	PA0/PB5 中断边缘选择: 00 : 上升缘和下降缘都请求中断。 01 : 上升缘请求中断。 10 : 下降缘请求中断。 11 : 保留。

6.8. 乘法器运算对象寄存器(*mulop*), IO 地址 = 0x08

位	初始值	读/写	描述
7-0	-	读/写	硬件乘法运算的运算对象。

6.9. 乘法器结果高字节寄存器(*mulrh*), IO 地址 = 0x09

位	初始值	读/写	描述
7-0	-	只读	乘法运算的高字节结果(只读)

6.10. 外部晶体振荡器控制寄存器(eoscr), IO 地址 = 0x0a

位	初始值	读/写	描述
7	0	只写	使能外部晶体振荡器。0 / 1: 禁用/使能。
6-5	00	只写	晶体振荡器的选择。 00: 保留 01: 保留 10: 中驱动电流。适用于中等频率晶体, 例如: 1MHz 11: 高驱动电流。适用于较高频率晶体, 例如: 4MHz
4-1	-	-	保留。请设为 0。
0	0	只写	将 Band-gap 和 LVR 硬件模块断电。0 / 1: 正常/ 断电。

6.11. 端口 A 数字输入使能寄存器(padier), IO 地址 = 0x0d

位	初始值	读/写	描述
7	1	只读	使能 PA7 数字输入和唤醒事件。1 / 0: 启用/ 禁用。 当使用外部晶体振荡器的时候, 该位设为 0 防止耗电。如果这个位设为 0, PA7 则不能用来唤醒系统。 注意: 使用仿真器时, 当此位为 1 时, 功能是被禁用的; 0 才是启用。
6	1	只读	使能 PA6 数字输入和唤醒事件。1 / 0: 启用/ 禁用。 当使用外部晶体振荡器的时候, 该位设为 0 防止耗电。如果这个位设为 0, PA6 则不能用来唤醒系统。 注意: 使用仿真器时, 当此位为 1 时, 功能是被禁用的; 0 才是启用。
5	1	只读	使能 PA5 数字输入和唤醒事件。1 / 0: 启用/ 禁用。 该位设为 0, PA5 无法唤醒系统。 注意: 使用仿真器时, 当此位为 1 时, 功能是被禁用的; 0 才是启用。
4	1	只读	使能 PA4 数字输入和唤醒事件。1 / 0: 启用/ 禁用。 当 PA4 作为 AD 输入时, 该位设为 0 可以防止耗电。如果这个位设为 0, PA4 则不能用来唤醒系统。 注意: 使用仿真器时, 当此位为 1 时, 功能是被禁用的; 0 才是启用。
3	1	只读	使能 PA3 数字输入和唤醒事件。1 / 0: 启用/ 禁用。 当 PA4 作为 AD 输入时, 该位设为 0 可以防止耗电。如果这个位设为 0, PA3 则不能用来唤醒系统。 注意: 使用仿真器时, 当此位为 1 时, 功能是被禁用的; 0 才是启用。
2-1	1	只读	保留。
0	1	只读	使能 PA0 数字输入和唤醒和中断请求。1 / 0: 启用/ 禁用。 当 PA0 作为 AD 模拟输入时, 该位设为 0 可以防止耗电。如果这个位设为 0, PA0 则不能用来唤醒系统, 并且禁用中断请求。 注意: 使用仿真器时, 当此位为 1 时, 功能是被禁用的; 0 才是启用。

请注意: 在仿真器模拟时和实际芯片, 这个寄存器的控制正好相反, 为了在仿真器模拟和实际芯片能是相同的一个程序, 请使用下面的命令来写入这个寄存器:

```
“$ PADIER      0xhh” ;
```

例如: \$ PADIER 0xF0;

上面命令用来在仿真器模拟和实际芯片时, 都能自动且正确开启端口 A 数字输入启用寄存器位[7:4]的数字输入和唤醒功能。

6.12. 端口 B 数字输入使能寄存器(*pbdier*), IO 地址 = 0x0e

位	初始值	读/写	描述
7-0	0xFF	只读	使能 PB7~PB0 数字输入防止当引脚用作模拟输入时漏电，当选择禁用时，这个引脚的唤醒功能也被禁用。0/1：禁用/启用。 注意：使用仿真器时，当此位为 1 时，功能是被禁用的；0 才是启用。

请注意：在仿真器模拟时和实际芯片，这个寄存器的控制正好相反，为了在仿真器模拟和实际芯片能是相同的程序，请使用下面的命令来写入这个寄存器：

```
"$ PBDIER      0xhh" ;
```

例如：\$ PBDIER 0xF0;

上面命令用来在仿真器模拟和实际芯片时，都能自动且正确开启端口 A 数字输入启用寄存器位[7:4]的数字输入和唤醒功能。

6.13. 端口 A 数据寄存器(*pa*), IO 地址 = 0x10

位	初始值	读/写	描述
7-0	0x00	读/写	数据寄存器的端口 A。

6.14. 端口 A 控制寄存器(*pac*), IO 地址 = 0x11

位	初始值	读/写	描述
7-0	0x00	读/写	端口 A 控制寄存器。这些寄存器是用来定义端口 A 每个相应的引脚的输入模式或输出模式。 0/1：输入/输出。 请注意：PA5 当输入或输出低，当 PA5 设为输出高时，为 OC/OD 输出。

6.15. 端口 A 上拉控制寄存器(*paph*), IO 地址 = 0x12

位	初始值	读/写	描述
7-0	0x00	读/写	端口 A 上拉控制寄存器。这些寄存器是用来控制上拉高端口 A 每个相应的引脚。 0/1：禁用/启用 请注意：端口 A 位 5 (PA5) 没有上拉电阻。

6.16. 端口 B 数据寄存器(*pb*), IO 地址 = 0x14

位	初始值	读/写	描述
7-0	0x00	读/写	数据寄存器的端口 B。

6.17. 端口 B 控制寄存器(*pbc*), IO 地址 = 0x15

位	初始值	读/写	描述
7-0	0x00	读/写	端口 B 控制寄存器。这些寄存器是用来定义端口 B 每个相应的引脚的输入模式或输出模式。 0/1：输入/输出。

6.18. 端口 B 上拉控制寄存器(*pbph*), IO 地址 = 0x16

位	初始值	读/写	描述
7-0	0x00	读/写	端口 B 上拉控制寄存器。这些寄存器是用来控制上拉高端口 B 每个相应的引脚。 0/1：禁用/启用。

6.19. 杂项寄存器(misc), IO 地址 = 0x17

位	初始值	读/写	描述
7-6	-	-	保留(写 0)。
5	0	只写	快唤醒功能。快速唤醒功能 EOSC 模式下不支持 0: 正常唤醒。 唤醒时间是 3000 个 ILRC 时钟(不适用快速开机)。 1: 快速唤醒。 唤醒时间为 45 个 ILRC 时钟+ 振荡稳定时间。 如果从 STOPEXE 唤醒, 振荡稳定时间为 0 如果从 STOPSYS 唤醒, 振荡稳定时间为 IHRC 或者 ILRC 的上电振荡稳定时间。
4-3	-	-	保留(写 0)。
2	0	只写	禁用 LVR 功能: 0/1: 启用 / 禁用
1-0	00	只写	看门狗时钟超时时间设定: 00: 8k ILRC 时钟周期 01: 16k ILRC 时钟周期 10: 64k ILRC 时钟周期 11: 256k ILRC 时钟周期

6.20. MISC2 寄存器(misc2), IO 地址 = 0x0f

位	初始值	读/写	描述
7	-	-	保留。
6-5	00	WO	比较器中断边缘选择: 00: 上升缘和下降缘都触发中断。 01: 上升缘触发中断。 10: 下降缘触发中断。 11: 保留。
4-0	-	-	保留。

6.21. 比较器控制寄存器(gpcc), IO 地址 = 0x18

位	初始值	读/写	描述
7	0	读/写	启用比较器。 0 / 1 : 禁用/启用。 当此位被设置为启用, 请同时设置相应的模拟输入引脚是数字禁用, 以防止漏电。
6	-	只读	比较器结果。 0: 正输入 < 负输入 1: 正输入 > 负输入
5	0	读/写	选择比较器的结果是否由 TM2_CLK 采样输出。 0: 比较器的结果没有 TM2_CLK 采样输出 1: 比较器的结果是由 TM2_CLK 采样输出
4	0	读/写	选择比较器输出的结果是否反极性。 0: 比较器输出的结果没有反极性 1: 比较器输出的结果是反极性
3-1	000	读/写	选择比较器负输入的来源。 000 : PA3 001 : PA4 010 : 内部 1.20 V band-gap 参考电压 011 : $V_{\text{internal R}}$ 100 : PB6 (不适用 EV5) 101 : PB7 (不适用 EV5) 11X: 保留
0	0	读/写	选择比较器正输入的来源。 0 : $V_{\text{internal R}}$ 1 : PA4

6.22. 比较器选择寄存器(gpcs), IO 地址 = 0x19

位	初始值	读/写	描述
7	0	只写	比较器输出启用 (到 PA0)。 0 / 1 : 禁用/启用。
6	0	--	保留。
5	0	只写	选择比较器参考电压 $V_{\text{internal R}}$ 最高的范围
4	0	只写	选择比较器参考电压 $V_{\text{internal R}}$ 最低的范围
3-0	0000	只写	选择比较器参考电压 $V_{\text{internal R}}$ 。 0000 (最低) ~ 1111 (最高)

6.23. 状态复位寄存器(*rstst*), IO 地址 = 0x1b

位	初始值(只有 POR)	读/写	描述
7	0	读/写	MCU 是否从看门狗复位? 如果是, 则此位设为高。并且在只有该位写入 0, 或者上电复位时才发生复位动作。 0/1: 否 / 是。
6	0	读/写	MCU 是否从无效代码复位? 如果是, 则此位设为高。并且在只有该位写入 0, 或者上电复位时才发生复位动作。 0/1: 否 / 是。
5	0	-	保留(写 0)。
4	-	-	保留(写 1)。
3	-	读/写	MCU 是否从(PA5)引脚复位? 如果是, 则此位设为高。并且在只有该位写入 0, 或者上电复位时才发生复位动作。 0/1: 否 / 是。
2	-	读/写	VDD 是否低于 4V 复位? 如果是, 则此位设为高。并且在只有该位写入 0, 或者上电复位时才发生复位动作。 0/1: 否 / 是。
1	-	读/写	VDD 是否低于 3V 复位? 如果是, 则此位设为高。并且在只有该位写入 0, 或者上电复位时才发生复位动作。 0/1: 否 / 是。
0	-	读/写	VDD 是否低于 2V 复位? 如果是, 则此位设为高。并且在只有该位写入 0, 或者上电复位时才发生复位动作。 0/1: 否 / 是。

6.24. Timer2 控制寄存器(*tm2c*), IO 地址 = 0x1c

位	初始值	读/写	描述
7-4	0000	读/写	Timer2 时钟源选择: 0000: 禁用 0001: CLK (系统时钟) 0010: IHRC 0011: EOSC 0100: ILRC 0101: 比较器输出 011x: 保留 1000: PA0 (上升沿) 1001: ~PA0 (下降沿) 1010: PB0 (上升沿) 1011: ~PB0 (下降沿) 1100: PA4 (上升沿) 1101: ~PA4 (下降沿) 注意: 在 ICE 模式且 IHRC 被选为 Timer2 定时器时钟, 当 ICE 停下时, 发送到定时器的时钟是不停止, 定时器仍然继续计数。
3-2	00	读/写	Timer2 输出选择: 00: 禁用 01: PB2 10: PA3 11: PB4
1	0	读/写	Timer2 模式选择: 0/1: 定周期模式 / PWM 模式。
0	0	读/写	启用 Timer2 反极性输出: 0/1: 禁用/启用。

6.25.Timer2 计数寄存器(tm2ct), IO 地址 = 0x1d

位	初始值	读/写	描述
7-0	0x00	读/写	Timer2 定时器位[7:0]。

6.26.Timer2 分频寄存器(tm2s), IO 地址 = 0x1e

位	初始值	读/写	描述
7	0	只写	PWM 分辨率选择: 0 : 8-位 1 : 6-位
6-5	00	只写	Timer2 时钟预分频器: 00 : ÷ 1 01 : ÷ 4 10 : ÷ 16 11 : ÷ 64
4-0	00000	只写	Timer2 时钟分频器。

6.27.Timer2 上限寄存器(tm2b), IO 地址 = 0x09

位	初始值	读/写	描述
7-0	0x00	只写	Timer2 上限寄存器。

6.28.Timer3 控制寄存器(tm3c), IO 地址 = 0x32

位	初始值	读/写	描述
7-4	0000	读/写	Timer3 时钟选择。 0000 : disable 0001 : CLK (系统时钟) 0010 : IHRC 0011 : EOSC 0100 : ILRC 0101 : 比较器输出 011x : 保留 1000 : PA0 (上升沿) 1001 : ~PA0 (下降沿) 1010 : PB0 (上升沿) 1011 : ~PB0 (下降沿) 1100 : PA4 (上升沿) 1101 : ~PA4 (下降沿) 注意: 在 ICE 模式且 IHRC 被选为 Timer3 定时器时钟, 当 ICE 停下时, 发送到定时器的时钟是不停止, 定时器仍然继续计数。
3-2	00	读/写	Timer3 输出选择。 00 : 禁用 01 : PB5 10 : PB6 11 : PB7

位	初始值	读/写	描述
1	0	读/写	Timer3 模式选择。 0: 周期模式 1: PWM 模式
0	0	读/写	启用 Timer3 反极性输出。 0/1: 禁用/启用。

6.29.Timer3 计数寄存器(*tm3ct*), IO 地址 = 0x33

位	初始值	读/写	描述
7-0	0x00	读/写	Timer3 定时器位[7:0]。

6.30.Timer3 分频寄存器(*tm3s*), IO 地址 = 0x34

位	初始值	读/写	描述
7	0	只写	PWM 分辨率选择。 0: 8-位 1: 6-位
6-5	00	只写	Timer3 时钟预分频器。 00: ÷ 1 01: ÷ 4 10: ÷ 16 11: ÷ 64
4-0	00000	只写	Timer3 时钟分频器。

6.31.Timer3 上限寄存器(*tm3b*), IO 地址 = 0x3f

位	初始值	读/写	描述
7-0	0x00	WO	Timer3 上限寄存器。

6.32.PWMG0 控制寄存器(pwmg0c), IO 地址 = 0x20

位	初始值	读/写	描述
7	0	读/写	启用 PWMG0: 0/1:禁用/启用。
6	-	只读	PWMG0 生成器输出状态。
5	0	读/写	选择 PWMG0 的输出的结果是否反极性: 0/1: 禁用/启用。
4	0	读/写	PWMG0 计数器清零。 写“1”清零 PWMG0 计数, 清零 PWMG0 计数后, 这个位会自动归 0。
3-1	0	读/写	选择 PWMG0 输出: 000: 不输出 001: PB5 011: PA0 100: PB4 其它: 保留
0	0	读/写	PWMG0 时钟源。 0/1: CLK*2 / IHRC*2

6.33.PWMG0 分频寄存器 (pwmg0s), IO 地址 = 0x21

位	初始值	读/写	描述
7	0	读/写	PWMG0 中断模式. 0: 当计数为 0 产生中断. 1: 当计数为设定的占空比时产生中断
6-5	0	读/写	PWMG0 预分频 00 : ÷1 01 : ÷4 10 : ÷16 11 : ÷64
4-0	0	读/写	PWMG0 时钟分频

6.34.PWMG0 计数上限高位寄存器(pwmg0cubh), IO 地址 = 0x22

位	初始值	读/写	描述
7-0	-	只写	PWMG0 上限寄存器 Bit[10:3]。

6.35.PWMG0 计数上限高位寄存器(*pwmg0cubl*), IO 地址 = 0x23

位	初始值	读/写	描述
7-5	-	只写	PWMG0 上限寄存器 Bit[2:0]。
4-0	-	-	保留

6.36.PWMG0 占空比高位寄存器(*pwmg0dth*), IO 地址 = 0x24

位	初始值	读/写	描述
7-0	-	只写	PWMG0 占空比值 bit[10:3]。

6.37.PWMG0 占空比低位寄存器(*pwmg0dtl*), IO 地址 = 0x25

位	初始值	读/写	描述
7-5	-	只写	PWMG0 占空比值 bit [2:0]。
4-0	-	-	保留

注意: PWMG0 占空比低位寄存器的值必须写在 PWMG0 占空比高位寄存器之前。

6.38.ADC 控制寄存器(*adcc*), IO 地址 = 0x3b

位	初始值	读/写	描述
7	0	读/写	启用 ADC 功能. 0/1: 禁用/启用.
6	0	读/写	ADC 转换进程控制位: 读到“1”表明 ADC 已经准备好, 或已转换完成。
5-2	0000	读/写	通道选择。以下 4 位用来选择 AD 转换的输入信号: 0000: PB0/AD0, 0001: PB1/AD1, 0010: PB2/AD2, 0011: PB3/AD3, 0100: PB4/AD4, 0101: PB5/AD5, 0110: PB6/AD6, 0111: PB7/AD7, 1000: PA3/AD8, 1001: PA4/AD9, 1010: PA0/AD10, 1111: (通道 F) Band-gap 参考电压或者 0.24*VDD 其他: 保留。
0-1	-	-	保留(写 0)。

6.39.ADC 模式寄存器(adcm), IO 地址 = 0x3c

位	初始值	读/写	描述
7-4	-	-	保留(写 0)。
3-1	000	只写	ADC 时钟源选择: 000: CLK (系统时钟) ÷ 1, 001: CLK (系统时钟) ÷ 2, 010: CLK (系统时钟) ÷ 4, 011: CLK (系统时钟) ÷ 8, 100: CLK (系统时钟) ÷ 16, 101: CLK (系统时钟) ÷ 32, 110: CLK (系统时钟) ÷ 64, 111: CLK (系统时钟) ÷ 128,
0	-	-	保留。

6.40.ADC 调节控制寄存器(adcr gc), IO 地址 = 0x3d

位	初始值	读/写	描述
7-5	000	WO	以下 3 位用来选择 ADC 输入信号的参考电压: 000: VDD, 001: 2V, 010: 3V, 011: 4V, 100: PB1, 101: Band-gap 1.20v 参考电压, 其他: 保留。
4	0	WO	ADC 通道 F 选择器: 0: Band-gap 参考电压, 1: 0.24*VDD (电压偏移±0.01*VDD)。
3-2	00	WO	ADC 通道 F 的 Band-gap 参考电压选择: 00: 1.2V 01: 2V 10: 3V 11: 4V
1-0	-	-	保留(写 0)。

6.41.ADC 数据高位寄存器(adcrh), IO 地址 = 0x3e

位	初始值	读/写	描述
7-0	-	只读	这 8 个只读位是 ADC 转换结果的位[11:4], 寄存器的位 7 是 ADC 转换结果的最高位。

6.42.ADC 数据低位寄存器(adcrl), IO 地址 = 0x3f

位	初始值	读/写	描述
7-4	-	只读	这 4 个只读位是 ADC 转换结果的位 [3:0]。
3-0	-	-	保留。

6.43.PWMG1 控制寄存器(pwmg1c), IO 地址 = 0x26

位	初始值	读/写	描述
7	0	读/写	启用 PWMG1: 0/1:禁用/启用。
6	-	只读	PWMG1 生成器输出状态。
5	0	读/写	选择 PWMG1 的输出的结果是否反极性: 0/1: 禁用/启用。
4	0	读/写	PWMG1 计数器清零。 写“1”清零 PWMG1 计数, 清零 PWMG1 计数后, 这个位会自动归 0。
3-1	0	读/写	选择 PWMG1 输出: 000: 不输出 001: PB6 011: PA4 100: PB7 其它: 保留
0	0	读/写	PWMG1 时钟源。 0: CLK, 1: IHRC

6.44.PWMG1 分频寄存器(pwmg1s), IO 地址 = 0x27

位	初始值	读/写	描述
7	0	读/写	PWMG1 中断模式。 0: 当计数为设定的占空比时产生中断 1: 当计数为 0 产生中断。
6-5	0	读/写	PWMG1 预分频 00 : ÷1 01 : ÷4 10 : ÷16 11 : ÷64
4-0	0	读/写	PWMG1 时钟分频

6.45.PWMG1 计数上限高位寄存器(pwmg1cubh), IO 地址 = 0x2A

位	初始值	读/写	描述
7-0	8'h00	只写	PWMG1 上限寄存器 Bit[10:3]。

6.46.PWMG1 计数上限高位寄存器(pwmg1cubl), IO 地址 = 0x02B

位	初始值	读/写	描述
7-5	000	只写	PWMG1 上限寄存器 Bit[2:0]。
4-0	-	-	保留

6.47.PWMG1 占空比高位寄存器(*pwmg1dth*), IO 地址 = 0x28

位	初始值	读/写	描述
7-0	8'h00	只写	PWMG1 占空比值 bit[10:3]。

6.48.PWMG1 占空比低位寄存器(*pwmg1dtl*), IO 地址 = 0x29

位	初始值	读/写	描述
7-5	000	只写	PWMG1 占空比值 bit [2:0]。
4-0	-	-	保留

注意: PWMG1 占空比低位寄存器的值必须写在 PWMG1 占空比高位寄存器之前。

6.49.PWMG2 控制寄存器(*pwmg2c*), IO 地址 = 0x2C

位	初始值	读/写	描述
7	0	读/写	启用 PWMG2: 0/1:禁用/启用。
6	-	只读	PWMG2 生成器输出状态。
5	0	读/写	选择 PWMG2 的输出的结果是否反极性: 0/1: 禁用/启用。
4	0	读/写	PWMG2 计数器清零。 写“1”清零 PWMG2 计数, 清零 PWMG2 计数后, 这个位会自动归 0。
3-1	0	读/写	选择 PWMG2 输出: 000: 不输出 001: PB3 011: PA3 100: PB2 101: PA5 其它: 保留
0	0	读/写	PWMG2 时钟源。 0: CLK, 1: IHRC

6.50.PWMG2 分频寄存器(pwmg2s), IO 地址 = 0x2D

位	初始值	读/写	描述
7	0	读/写	PWMG2 中断模式. 0: 当计数为设定的占空比时产生中断 1: 当计数为 0 产生中断.
6-5	0	读/写	PWMG2 预分频 00 : ÷1 01 : ÷4 10 : ÷16 11 : ÷64
4-0	0	读/写	PWMG2 时钟分频

6.51.PWMG2 计数上限高位寄存器(pwmg2cubh), IO 地址 = 0x30

位	初始值	读/写	描述
7-0	8'h00	只写	PWMG2 上限寄存器 Bit[10:3]。

6.52.PWMG2 计数上限高位寄存器(pwmg2cubl), IO 地址 = 0x31

位	初始值	读/写	描述
7-5	000	只写	PWMG2 上限寄存器 Bit[2:0]。
4-0	-	-	保留

6.53.PWMG2 占空比高位寄存器(pwmg2dth), IO 地址 = 0x2E

位	初始值	读/写	描述
7-0	8'h00	只写	PWMG2 占空比值 bit[10:3]。

6.54.PWMG2 占空比低位寄存器(pwmg2dtl), IO 地址 = 0x2F

位	初始值	读/写	描述
7-5	000	只写	PWMG2 占空比值 bit [2:0]。
4-0	-	-	保留

注意: PWMG2 占空比低位寄存器的值必须写在 PWMG2 占空比高位寄存器之前。

7. 指令

符号	描述
ACC	累加器 (Accumulator 的缩写)
a	累加器 (Accumulator 在程序里的代表符号)
sp	堆栈指针
flag	ACC 标志寄存器
l	立即数据
&	逻辑与
 	逻辑或
←	移动
^	异或
+	加
-	减
~	按位取反(逻辑补数, 1 补数)
¯	负数(2 补码)
OV	溢出(2 补数系统的运算结果超出范围)
Z	零(如果零运算单元操作的结果是 0, 这位设置为 1)
C	进位(Carry)
AC	辅助进位标志(Auxiliary Carry)
pc0	CPU 的程序计数器
word	只允许寻址在地址 0~0x1F (0~31) 的位置
M.n	只允许寻址在地址 0~0x3F (0~63) 的位置
IO.n	只允许寻址在地址 0~0x3F (0~63) 的位置

7.1. 数据传输类指令

<i>mov</i> a, l	<p>移动即时数据到累加器 例如: <i>mov</i> a, 0x0f; 结果: a ← 0fh; 受影响标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>mov</i> M, a	<p>移动数据由累加器到存储器 例如: <i>mov</i> MEM, a; 结果: MEM ← a 受影响标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>mov</i> a, M	<p>移动数据由存储器到累加器 例如: <i>mov</i> a, MEM; 结果: a ← MEM; 当 MEM 为零时, 标志位 Z 会被置位。 受影响标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>mov</i> a, IO	<p>移动数据由 IO 到累加器 例如: <i>mov</i> a, pa; 结果: a ← pa; 当 pa 为零时, 标志位 Z 会被置位。 受影响标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>mov</i> IO, a	<p>移动数据由累加器到 IO 例如: <i>mov</i> pb, a; 结果: pb ← a 受影响标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>ldt16</i> word	<p>将 Timer16 的 16 位计算值复制到 RAM。 例如: <i>ldt16</i> word; 结果: word ← 16-bit timer 受影响标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』 应用范例:</p> <pre> ----- word T16val; // 定义一个 RAM word ... clear lb@T16val; // 清零 T16val (LSB) clear hb@T16val; // 清零 T16val (MSB) stt16 T16val; // 设定 Timer16 的起始值为 0 ... set1 t16m.5; // 启用 Timer16 ... set0 t16m.5; // 禁用 Timer16 ldt16 T16val; // 将 Timer16 的 16 位计算值复制到 RAM T16val ----- </pre>

<p><i>stt16</i> word</p>	<p>将放在 word 的 16 位 RAM 复制到 Timer16。 例如: <i>stt16</i> word; 结果: 16-bit timer ← word 受影响标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』 应用范例:</p> <hr/> <pre> word T16val; // 定义一个 RAM word ... mov a, 0x34; mov lb@T16val, a; // 将 0x34 搬到 T16val (LSB) mov a, 0x12; mov hb@T16val, a; // 将 0x12 搬到 T16val (MSB) stt16 T16val; // Timer16 初始化 0x1234 ... </pre> <hr/>
<p><i>idxm</i> a, index</p>	<p>使用索引作为 RAM 的地址并将 RAM 的数据读取并载入到累加器。它需要 2T 时间执行这一指令。 例如: <i>idxm</i> a, index; 结果: a ← [index], index 是用 word 定义。 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』 应用范例:</p> <hr/> <pre> word RAMIndex; // 定义一个 RAM 指针 ... mov a, 0x5B; // 指定指针地址 (LSB) mov lb@RAMIndex, a; // 将指针存到 RAM (LSB) mov a, 0x00; // 指定指针地址为 0x00(MSB), 在 PTB0132XXS 要为 0 mov hb@RAMIndex, a; // 将指针存到 RAM (MSB) ... idxm a, RAMIndex; // 将 RAM 地址为 0x5B 的数据读取并载入累加器 </pre> <hr/>
<p><i>ldxm</i> index, a</p>	<p>使用索引作为 RAM 的地址并将累加器的数据读取并载入到 RAM。它需要 2T 时间执行这一指令。 例如: <i>ldxm</i> index, a; 结果: [index] ← a; index 是以 word 定义。 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』 应用范例:</p> <hr/> <pre> word RAMIndex; // 定义一个 RAM 指针 ... mov a, 0x5B; // 指定指针地址 (LSB) mov lb@RAMIndex, a; // 将指针存到 RAM (LSB) mov a, 0x00; // 指定指针地址为 0x00(MSB), 在 PTB0132XXS 要为 0 mov hb@RAMIndex, a; // 将指针存到 RAM (MSB) ... mov a, 0Xa5; ldxm RAMIndex, a; // 将累加器数据读取并载入地址为 0x5B 的 RAM </pre> <hr/>

<i>xch</i> M	累加器与 RAM 之间交换数据 例如: <i>xch</i> MEM ; 结果: MEM \leftarrow a , a \leftarrow MEM 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>pushaf</i>	将累加器和算术逻辑状态寄存器的数据存到堆栈指针指定的堆栈存储器 例如: <i>pushaf</i> ; 结果: [sp] \leftarrow {flag, ACC}; sp \leftarrow sp + 2 ; 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』 应用范例: ----- .romadr 0x10 ; // 中断服务程序入口地址 <i>pushaf</i> ; // 将累加器和算术逻辑状态寄存器的资料存到堆栈存储器 ... // 中断服务程序 ... // 中断服务程序 <i>popaf</i> ; // 将堆栈存储器的资料回存到累加器和算术逻辑状态寄存器 <i>reti</i> ; -----
<i>popaf</i>	将堆栈指针指定的堆栈存储器的数据回传到累加器和算术逻辑状态寄存器 例如: <i>popaf</i> ; 结果: sp \leftarrow sp - 2 ; {Flag, ACC} \leftarrow [sp] ; 受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』

7.2. 算数运算类指令

<i>add</i> a, l	将立即数据与累加器相加, 然后把结果放入累加器 例如: <i>add</i> a, 0x0f ; 结果: a \leftarrow a + 0fh 受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』
<i>add</i> a, M	将 RAM 与累加器相加, 然后把结果放入累加器 例如: <i>add</i> a, MEM ; 结果: a \leftarrow a + MEM 受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』
<i>add</i> M, a	将 RAM 与累加器相加, 然后把结果放入 RAM 例如: <i>add</i> MEM, a ; 结果: MEM \leftarrow a + MEM 受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』
<i>addc</i> a, M	将 RAM、累加器以及进位相加, 然后把结果放入累加器 例如: <i>addc</i> a, MEM ; 结果: a \leftarrow a + MEM + C 受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』
<i>addc</i> M, a	将 RAM、累加器以及进位相加, 然后把结果放入 RAM 例如: <i>addc</i> MEM, a ; 结果: MEM \leftarrow a + MEM + C 受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』

<i>addc</i> a	<p>将累加器与进位相加，然后把结果放入累加器</p> <p>例如: <i>addc</i> a;</p> <p>结果: $a \leftarrow a + C$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>addc</i> M	<p>将 RAM 与进位相加，然后把结果放入 RAM</p> <p>例如: <i>addc</i> MEM;</p> <p>结果: $MEM \leftarrow MEM + C$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>nadd</i> a, M	<p>将累加器的负逻辑(2补码)与RAM相加，然后把结果放入累加器</p> <p>例如: <i>nadd</i> a, MEM;</p> <p>结果: $a \leftarrow \bar{a} + MEM$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>nadd</i> M, a	<p>将RAM的负逻辑(2补码)与累加器相加，然后把结果放入RAM</p> <p>例如: <i>nadd</i> MEM, a;</p> <p>结果: $MEM \leftarrow \bar{MEM} + a$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>sub</i> a, I	<p>累加器减立即数据，然后把结果放入累加器</p> <p>例如: <i>sub</i> a, 0x0f;</p> <p>结果: $a \leftarrow a - 0fh$ ($a + [2's \text{ complement of } 0fh]$)</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>sub</i> a, M	<p>累加器减 RAM，然后把结果放入累加器</p> <p>例如: <i>sub</i> a, MEM;</p> <p>结果: $a \leftarrow a - MEM$ ($a + [2's \text{ complement of } M]$)</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>sub</i> M, a	<p>RAM 减累加器，然后把结果放入 RAM</p> <p>例如: <i>sub</i> MEM, a;</p> <p>结果: $MEM \leftarrow MEM - a$ ($MEM + [2's \text{ complement of } a]$)</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>subc</i> a, M	<p>累加器减 RAM，再减进位，然后把结果放入累加器</p> <p>例如: <i>subc</i> a, MEM;</p> <p>结果: $a \leftarrow a - MEM - C$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>subc</i> M, a	<p>RAM 减累加器，再减进位，然后把结果放入 RAM</p> <p>例如: <i>subc</i> MEM, a;</p> <p>结果: $MEM \leftarrow MEM - a - C$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>subc</i> a	<p>累加器减进位，然后把结果放入累加器</p> <p>例如: <i>subc</i> a;</p> <p>结果: $a \leftarrow a - C$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>subc</i> M	<p>RAM 减进位，然后把结果放入 RAM</p> <p>例如: <i>subc</i> MEM;</p> <p>结果: $MEM \leftarrow MEM - C$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>inc</i> M	<p>RAM 加 1</p> <p>例如: <i>inc</i> MEM;</p> <p>结果: $MEM \leftarrow MEM + 1$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>

<i>dec</i> M	<p>RAM 減 1</p> <p>例如: <i>dec</i> MEM;</p> <p>结果: $MEM \leftarrow MEM - 1$</p> <p>受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>clear</i> M	<p>清除 RAM 为 0</p> <p>例如: <i>clear</i> MEM ;</p> <p>结果: $MEM \leftarrow 0$</p> <p>受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>mul</i>	<p>加法运算, 8x8 无符号加法执行指令.</p> <p>例如: <i>mul</i> ;</p> <p>结果: $\{MulRH, ACC\} \leftarrow ACC * MulOp$</p> <p>受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p> <p>应用范例 :</p> <p>-----</p> <pre> ... mov a, 0x5a ; mov mulop, a ; mov a, 0xa5 ; mul // 0x5A * 0xA5 = 3A02 (mulrh + ACC) mov ram0, a ; // LSB, ram0=0x02 mov a, mulrh ; // MSB, ACC=0X3A ... </pre> <p>-----</p>

7.3. 移位运算类指令

<i>sr a</i>	累加器的位右移，位 7 移入值为 0 例如： <i>sr a</i> ； 结果： $a(0,b7,b6,b5,b4,b3,b2,b1) \leftarrow a(b7,b6,b5,b4,b3,b2,b1,b0)$, $C \leftarrow a(b0)$ 受影响的标志位：Z: 『不变』, C: 『受影响』, AC: 『不变』, OV: 『不变』
<i>src a</i>	累加器的位右移，位 7 移入进位标志位 例如： <i>src a</i> ； 结果： $a(c,b7,b6,b5,b4,b3,b2,b1) \leftarrow a(b7,b6,b5,b4,b3,b2,b1,b0)$, $C \leftarrow a(b0)$ 受影响的标志位：Z: 『不变』, C: 『受影响』, AC: 『不变』, OV: 『不变』
<i>sr M</i>	RAM 的位右移，位 7 移入值为 0 例如： <i>sr MEM</i> ； 结果： $MEM(0,b7,b6,b5,b4,b3,b2,b1) \leftarrow MEM(b7,b6,b5,b4,b3,b2,b1,b0)$, $C \leftarrow MEM(b0)$ 受影响的标志位：Z: 『不变』, C: 『受影响』, AC: 『不变』, OV: 『不变』
<i>src M</i>	RAM 的位右移，位 7 移入进位标志位 例如： <i>src MEM</i> ； 结果： $MEM(c,b7,b6,b5,b4,b3,b2,b1) \leftarrow MEM(b7,b6,b5,b4,b3,b2,b1,b0)$, $C \leftarrow MEM(b0)$ 受影响的标志位：Z: 『不变』, C: 『受影响』, AC: 『不变』, OV: 『不变』
<i>sl a</i>	累加器的位左移，位 0 移入值为 0 例如： <i>sl a</i> ； 结果： $a(b6,b5,b4,b3,b2,b1,b0,0) \leftarrow a(b7,b6,b5,b4,b3,b2,b1,b0)$, $C \leftarrow a(b7)$ 受影响的标志位：Z: 『不变』, C: 『受影响』, AC: 『不变』, OV: 『不变』
<i>slc a</i>	累加器的位左移，位 0 移入进位标志位 例如： <i>slc a</i> ； 结果： $a(b6,b5,b4,b3,b2,b1,b0,c) \leftarrow a(b7,b6,b5,b4,b3,b2,b1,b0)$, $C \leftarrow a(b7)$ 受影响的标志位：Z: 『不变』, C: 『受影响』, AC: 『不变』, OV: 『不变』
<i>sl M</i>	RAM 的位左移，位 0 移入值为 0 例如： <i>sl MEM</i> ； 结果： $MEM(b6,b5,b4,b3,b2,b1,b0,0) \leftarrow MEM(b7,b6,b5,b4,b3,b2,b1,b0)$, $C \leftarrow MEM(b7)$ 受影响的标志位：Z: 『不变』, C: 『受影响』, AC: 『不变』, OV: 『不变』
<i>slc M</i>	RAM 的位左移，位 0 移入进位标志位 例如： <i>slc MEM</i> ； 结果： $MEM(b6,b5,b4,b3,b2,b1,b0,C) \leftarrow MEM(b7,b6,b5,b4,b3,b2,b1,b0)$, $C \leftarrow MEM(b7)$ 受影响的标志位：Z: 『不变』, C: 『受影响』, AC: 『不变』, OV: 『不变』
<i>swap a</i>	累加器的高 4 位与低 4 位互换 例如： <i>swap a</i> ； 结果： $a(b3,b2,b1,b0,b7,b6,b5,b4) \leftarrow a(b7,b6,b5,b4,b3,b2,b1,b0)$ 受影响的标志位：Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』

7.4. 逻辑运算类指令

<i>and</i> a, l	累加器和立即数据执行逻辑 AND，然后把结果保存到累加器 例如: <i>and</i> a, 0x0f ; 结果: $a \leftarrow a \& 0fh$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>and</i> a, M	累加器和 RAM 执行逻辑 AND，然后把结果保存到累加器 例如: <i>and</i> a, RAM10 ; 结果: $a \leftarrow a \& RAM10$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>and</i> M, a	累加器和 RAM 执行逻辑 AND，然后把结果保存到 RAM 例如: <i>and</i> MEM, a ; 结果: $MEM \leftarrow a \& MEM$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>or</i> a, l	累加器和立即数据执行逻辑 OR，然后把结果保存到累加器 例如: <i>or</i> a, 0x0f ; 结果: $a \leftarrow a 0fh$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>or</i> a, M	累加器和 RAM 执行逻辑 OR，然后把结果保存到累加器 例如: <i>or</i> a, MEM ; 结果: $a \leftarrow a MEM$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>or</i> M, a	累加器和 RAM 执行逻辑 OR，然后把结果保存到 RAM 例如: <i>or</i> MEM, a ; 结果: $MEM \leftarrow a MEM$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>xor</i> a, l	累加器和立即数据执行逻辑 XOR，然后把结果保存到累加器 例如: <i>xor</i> a, 0x0f ; 结果: $a \leftarrow a \wedge 0fh$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>xor</i> IO, a	累加器和 IO 寄存器执行逻辑 XOR，然后把结果存到 IO 寄存器 例如: <i>xor</i> pa, a ; 结果: $pa \leftarrow a \wedge pa$; // pa 是 port A 资料寄存器 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>xor</i> a, M	累加器和 RAM 执行逻辑 XOR，然后把结果保存到累加器 Example: <i>xor</i> a, MEM ; 结果: $a \leftarrow a \wedge RAM10$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』
<i>xor</i> M, a	累加器和 RAM 执行逻辑 XOR，然后把结果保存到 RAM 例如: <i>xor</i> MEM, a ; 结果: $MEM \leftarrow a \wedge MEM$ 受影响的标志位: Z: 『受影响』, C: 『不变』, AC: 『不变』, OV: 『不变』

<i>not</i> a	<p>累加器执行 1 补码运算，结果放在累加器 例如：<i>not</i> a； 结果：$a \leftarrow \sim a$ 受影响的标志位：Z: 『受影响』， C: 『不变』， AC: 『不变』， OV: 『不变』 应用范例：</p> <hr/> <pre> mov a, 0x38 ; // ACC=0X38 not a ; // ACC=0XC7 </pre> <hr/>
<i>not</i> M	<p>RAM 执行 1 补码运算，结果放在 RAM 例如：<i>not</i> MEM； 结果：$MEM \leftarrow \sim MEM$ 受影响的标志位：Z: 『受影响』， C: 『不变』， AC: 『不变』， OV: 『不变』 应用范例：</p> <hr/> <pre> mov a, 0x38 ; mov mem, a ; // mem = 0x38 not mem ; // mem = 0xC7 </pre> <hr/>
<i>neg</i> a	<p>累加器执行 2 补码运算，结果放在累加器 例如：<i>neg</i> a； 结果：$a \leftarrow a$ 的 2 补码 受影响的标志位：Z: 『受影响』， C: 『不变』， AC: 『不变』， OV: 『不变』 应用范例：</p> <hr/> <pre> mov a, 0x38 ; // ACC=0X38 neg a ; // ACC=0XC8 </pre> <hr/>
<i>neg</i> M	<p>RAM 执行 2 补码运算，结果放在 RAM 例如：<i>neg</i> MEM； 结果：$MEM \leftarrow MEM$ 的 2 补码 受影响的标志位：Z: 『受影响』， C: 『不变』， AC: 『不变』， OV: 『不变』 应用范例：</p> <hr/> <pre> mov a, 0x38 ; mov mem, a ; // mem = 0x38 not mem ; // mem = 0xC8 </pre> <hr/>

<p><i>comp</i> a, M</p>	<p>比较累加器和 RAM 的内容 例如: <i>comp</i> a, MEM; 结果: 等效于(a - MEM), 并改变标志位 Flag。 受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』 应用范例:</p> <hr/> <pre> mov a, 0x38 ; mov mem, a ; comp a, mem ; //Z 标志被设为 1 mov a, 0x42 ; mov mem, a ; mov a, 0x38 ; comp a, mem ; //C 标志被设为 1 </pre> <hr/>
<p><i>comp</i> M, a</p>	<p>比较累加器和 RAM 的内容 例如: <i>comp</i> MEM, a; 结果: 等效于(MEM - a), 并改变标志位 Flag。 受影响的标志位: Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>

7.5. 位运算类指令

<code>set0 IO.n</code>	IO 口的位 N 拉低电位 例如: <code>set0 pa.5;</code> 结果: PA5=0 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』
<code>set1 IO.n</code>	IO 口的位 N 拉高电位 例如: <code>set1 pb.5;</code> 结果: PB5=1 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』
<code>swapc IO.n</code>	受影响的标志位: 『不变』 Z 『受影响』 C 『不变』 AC 『不变』 OV 应用范例 1 (连续输出): ... <code>set1 pac.0; // 设置 PA.0 作为输出</code> ... <code>set0 flag.1; // C=0</code> <code>swapc pa.0; // 送 C 给 PA.0 (位操作), PA.0=0</code> <code>set1 flag.1; // C=1</code> <code>swapc pa.0; // 送 C 给 PA.0 (位操作), PA.0=1</code> ... 应用范例 2 (连续输入): ... <code>set0 pac.0; // 设置 PA.0 作为输入</code> ... <code>swapc pa.0; // 读 PA.0 的值给 C (位操作)</code> <code>src a; // 把 C 移位给 ACC 的位 7</code> <code>swapc pa.0; // 读 PA.0 的值给 C (位操作)</code> <code>src a; // 把新进 C 移位给 ACC 的位 7, 上一个 PA.0 的值给 ACC 的位 6</code> ... -----
<code>set0 M.n</code>	RAM 的位 N 设为 0 例如: <code>set0 MEM.5;</code> 结果: MEM 位 5 为 0 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』
<code>set1 M.n</code>	RAM 的位 N 设为 1 例如: <code>set1 MEM.5;</code> 结果: MEM 位 5 为 1 受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』

7.6. 条件运算类指令

<i>ceqsn</i> a, l	<p>比较累加器与立即数据，如果是相同的，即跳过下一指令。标志位的改变与 $(a \leftarrow a - l)$ 相同</p> <p>例如： <code>ceqsn a, 0x55;</code> <code>inc MEM;</code> <code>goto error;</code></p> <p>结果：假如 $a=0x55$, then “goto error”; 否则, “inc MEM”.</p> <p>受影响的标志位： Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>ceqsn</i> a, M	<p>比较累加器与 RAM，如果是相同的，即跳过下一指令。标志位改变与 $(a \leftarrow a - M)$ 相同</p> <p>例如：<code>ceqsn a, MEM;</code></p> <p>结果：假如 $a=MEM$, 跳过下一个指令</p> <p>受影响的标志位： Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>cneqsn</i> a, M	<p>比较累加器和 RAM 的值，如果不相等就跳到下一条指令。标志改变与 $(a \leftarrow a - M)$ 相同</p> <p>例如：<code>cneqsn a, MEM;</code></p> <p>结果：如果 $a \neq MEM$, 跳到下一条指令</p> <p>受影响的标志位： Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>cneqsn</i> a, l	<p>比较累加器和立即数的值，如果不相等就跳到下一条指令。标志改变与 $(a \leftarrow a - l)$</p> <p>例如： <code>cneqsn a, 0x55;</code> <code>inc MEM;</code> <code>goto error;</code></p> <p>结果：如果 $a \neq 0x55$, 然后 “goto error”; 否则, “inc MEM”.</p> <p>受影响的标志位： Z: 『受影响』, C: 『受影响』, AC: 『受影响』, OV: 『受影响』</p>
<i>t0sn</i> IO.n	<p>如果 IO 的指定位是 0，跳过下一个指令。</p> <p>例如：<code>t0sn pa.5;</code></p> <p>结果：如果 PA5 是 0，跳过下一个指令。</p> <p>受影响的标志位： Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>t1sn</i> IO.n	<p>如果 IO 的指定位是 1，跳过下一个指令。</p> <p>Example: <code>t1sn pa.5;</code></p> <p>结果：如果 PA5 是 1，跳过下一个指令。</p> <p>受影响的标志位： Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>t0sn</i> M.n	<p>如果 RAM 的指定位是 0，跳过下一个指令。</p> <p>例如：<code>t0sn MEM.5;</code></p> <p>结果：如果 MEM 的位 5 是 0，跳过下一个指令。</p> <p>受影响的标志位： Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>t1sn</i> M.n	<p>如果 RAM 的指定位是 1，跳过下一个指令。</p> <p>例如：<code>t1sn MEM.5;</code></p> <p>结果：如果 MEM 的位 5 是 1，跳过下一个指令。</p> <p>受影响的标志位： Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>

<i>izsn a</i>	累加器加 1，若累加器新值是 0，跳过下一个指令。 例如： <i>izsn a</i> ; 结果： $a \leftarrow a + 1$ ，若 $a=0$ ，跳过下一个指令。 受影响的标志位：Z:『受影响』， C:『受影响』， AC:『受影响』， OV:『受影响』
<i>dzsn a</i>	累加器减 1，若累加器新值是 0，跳过下一个指令。 例如： <i>dzsn a</i> ; 结果： $a \leftarrow a - 1$ ，若 $a=0$ ，跳过下一个指令。 受影响的标志位：Z:『受影响』， C:『受影响』， AC:『受影响』， OV:『受影响』
<i>izsn M</i>	RAM 加 1，若 RAM 新值是 0，跳过下一个指令。 例如： <i>izsn MEM</i> ; 结果： $MEM \leftarrow MEM + 1$ ，若 $MEM=0$ ，跳过下一个指令。 受影响的标志位：Z:『受影响』， C:『受影响』， AC:『受影响』， OV:『受影响』
<i>dzsn M</i>	RAM 减 1，若 RAM 新值是 0，跳过下一个指令。 例如： <i>dzsn MEM</i> ; 结果： $MEM \leftarrow MEM - 1$ ，若 $MEM=0$ ，跳过下一个指令。 受影响的标志位：Z:『受影响』， C:『受影响』， AC:『受影响』， OV:『受影响』

7.7. 系统控制类指令

<i>call</i> label	<p>函数调用，地址可以是全部空间的任一地址</p> <p>例如：<code>call function1;</code></p> <p>结果：<code>[sp] ← pc + 1</code> <code>pc ← function1</code> <code>sp ← sp + 2</code></p> <p>受影响的标志位：Z:『不变』， C:『不变』， AC:『不变』， OV:『不变』</p>
<i>goto</i> label	<p>转到指定的地址，地址可以是全部空间的任一地址</p> <p>例如：<code>goto error;</code></p> <p>结果：跳到 <code>error</code> 并继续执行程序</p> <p>受影响的标志位：Z:『不变』， C:『不变』， AC:『不变』， OV:『不变』</p>
<i>ret</i> l	<p>将立即数据复制到累加器，然后返回</p> <p>例如：<code>ret 0x55;</code></p> <p>结果：<code>A ← 55h</code> <code>ret;</code></p> <p>受影响的标志位：Z:『不变』， C:『不变』， AC:『不变』， OV:『不变』</p>
<i>ret</i>	<p>从函数调用中返回原程序</p> <p>例如：<code>ret;</code></p> <p>结果：<code>sp ← sp - 2</code> <code>pc ← [sp]</code></p> <p>受影响的标志位：Z:『不变』， C:『不变』， AC:『不变』， OV:『不变』</p>
<i>reti</i>	<p>从中断服务程序返回到原程序。在这指令执行之后，全部中断将自动启用。</p> <p>例如：<code>reti;</code></p> <p>受影响的标志位：Z:『不变』， C:『不变』， AC:『不变』， OV:『不变』</p>
<i>nop</i>	<p>没有任何动作</p> <p>例如：<code>nop;</code></p> <p>结果：没有任何改变</p> <p>受影响的标志位：Z:『不变』， C:『不变』， AC:『不变』， OV:『不变』</p>
<i>pcadd</i> a	<p>目前的程序计数器加累加器是下一个程序计数器。</p> <p>例如：<code>pcadd a;</code></p> <p>结果：<code>pc ← pc + a</code></p> <p>受影响的标志位：Z:『不变』， C:『不变』， AC:『不变』， OV:『不变』</p> <p>应用范例：</p> <pre> mov a, 0x02 ; pcadd a ; // PC <- PC+2 goto err1 ; goto correct ; // 跳到这里 goto err2 ; goto err3 ; ... correct: // 跳到这里 </pre>

<i>engint</i>	<p>允许全部中断。</p> <p>例如: <i>engint</i>;</p> <p>结果: 中断要求可送到 FPP0, 以便进行中断服务</p> <p>受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>disgint</i>	<p>禁止全部中断。</p> <p>例如: <i>disgint</i>;</p> <p>结果: 送到 FPP0 的中断要求全部被挡住, 无法进行中断服务</p> <p>受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>stopsys</i>	<p>系统停止。</p> <p>例如: <i>stopsys</i>;</p> <p>结果: 停止系统时钟和关闭系统</p> <p>受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>stopexe</i>	<p>CPU 停止。所有震荡器模块仍然继续工作并输出: 但是系统时钟是被禁用以节省功耗。</p> <p>例如: <i>stopexe</i>;</p> <p>结果: 停住系统时钟, 但是仍保持震荡器模块工作</p> <p>受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>reset</i>	<p>复位整个单片机, 其运行将与硬件复位相同。</p> <p>例如: <i>reset</i>;</p> <p>结果: 复位整个单片机</p> <p>受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>
<i>wdreset</i>	<p>复位看门狗</p> <p>例如: <i>wdreset</i>;</p> <p>结果: 复位看门狗</p> <p>受影响的标志位: Z: 『不变』, C: 『不变』, AC: 『不变』, OV: 『不变』</p>

7.8. 指令执行周期综述

2 个周期	<i>goto, call, , idxm</i>
1 个周期/2 个周期	<i>ceqsn, t0sn, t1sn, dzsn, izsn</i>
1 个周期	其它

7.9. 指令影响标志综述

指令	Z	C	AC	OV	指令	Z	C	AC	OV	指令	Z	C	AC	OV
<i>mov a, l</i>	-	-	-	-	<i>mov M, a</i>	-	-	-	-	<i>mov a, M</i>	Y	-	-	-
<i>mov a, IO</i>	Y	-	-	-	<i>mov IO, a</i>	-	-	-	-	<i>ldt16 word</i>	-	-	-	-
<i>stt16 word</i>	-	-	-	-	<i>idxm a, index</i>	-	-	-	-	<i>idxm index, a</i>	-	-	-	-
<i>xch M</i>	-	-	-	-	<i>pushaf</i>	-	-	-	-	<i>popaf</i>	Y	Y	Y	Y
<i>add a, l</i>	Y	Y	Y	Y	<i>add a, M</i>	Y	Y	Y	Y	<i>add M, a</i>	Y	Y	Y	Y
<i>addc a, M</i>	Y	Y	Y	Y	<i>addc M, a</i>	Y	Y	Y	Y	<i>addc a</i>	Y	Y	Y	Y
<i>addc M</i>	Y	Y	Y	Y	<i>nadd a, M</i>	Y	Y	Y	Y	<i>nadd M, a</i>	Y	Y	Y	Y
<i>sub a, l</i>	Y	Y	Y	Y	<i>sub a, M</i>	Y	Y	Y	Y	<i>sub M, a</i>	Y	Y	Y	Y
<i>subc a, M</i>	Y	Y	Y	Y	<i>subc M, a</i>	Y	Y	Y	Y	<i>subc a</i>	Y	Y	Y	Y
<i>subc M</i>	Y	Y	Y	Y	<i>inc M</i>	Y	Y	Y	Y	<i>dec M</i>	Y	Y	Y	Y
<i>clear M</i>	-	-	-	-	<i>mul</i>	-	-	-	-	<i>sr a</i>	-	Y	-	-
<i>src a</i>	-	Y	-	-	<i>sr M</i>	-	Y	-	-	<i>src M</i>	-	Y	-	-
<i>sl a</i>	-	Y	-	-	<i>slc a</i>	-	Y	-	-	<i>sl M</i>	-	Y	-	-
<i>slc M</i>	-	Y	-	-	<i>swap a</i>	-	-	-	-	<i>and a, l</i>	Y	-	-	-
<i>and a, M</i>	Y	-	-	-	<i>and M, a</i>	Y	-	-	-	<i>or a, l</i>	Y	-	-	-
<i>or a, M</i>	Y	-	-	-	<i>or M, a</i>	Y	-	-	-	<i>xor a, l</i>	Y	-	-	-
<i>xor IO, a</i>	-	-	-	-	<i>xor a, M</i>	Y	-	-	-	<i>xor M, a</i>	Y	-	-	-
<i>not a</i>	Y	-	-	-	<i>not M</i>	Y	-	-	-	<i>neg a</i>	Y	-	-	-
<i>neg M</i>	Y	-	-	-	<i>comp a, M</i>	Y	Y	Y	Y	<i>comp M, a</i>	Y	Y	Y	Y
<i>set0 IO.n</i>	-	-	-	-	<i>set1 IO.n</i>	-	-	-	-	<i>set0 M.n</i>	-	-	-	-
<i>set1 M.n</i>	-	-	-	-	<i>swapc IO.n</i>		Y			<i>ceqsn a, l</i>	Y	Y	Y	Y
<i>ceqsn a, M</i>	Y	Y	Y	Y	<i>cneqsn a, M</i>	Y	Y	Y	Y	<i>cneqsn a, l</i>	Y	Y	Y	Y
<i>t0sn IO.n</i>	-	-	-	-	<i>t1sn IO.n</i>	-	-	-	-	<i>t0sn M.n</i>	-	-	-	-
<i>t1sn M.n</i>	-	-	-	-	<i>izsn a</i>	Y	Y	Y	Y	<i>dzsn a</i>	Y	Y	Y	Y
<i>izsn M</i>	Y	Y	Y	Y	<i>dzsn M</i>	Y	Y	Y	Y	<i>call label</i>	-	-	-	-
<i>goto label</i>	-	-	-	-	<i>ret l</i>	-	-	-		<i>ret</i>	-	-	-	-
<i>reti</i>	-	-	-	-	<i>nop</i>	-	-	-	-	<i>pcadd a</i>	-	-	-	-
<i>engint</i>	-	-	-	-	<i>disgint</i>	-	-	-	-	<i>stopsys</i>	-	-	-	-
<i>stopexe</i>	-	-	-	-	<i>reset</i>	-	-	-		<i>wdreset</i>	-	-	-	-

8. 特别注意事项

此章节提醒使用者在使用 PTB0132XXS 系列 IC 时避免常犯的一些错误。

8.1. 警告

用户必须仔细阅读所有与此 IC 有关的 APN，才能使用此 IC。有关此 IC 的 APN 请于以下网站查阅：

<http://www.puolop.com>

8.2. 使用 IC

8.2.1 IO 引脚的使用和设定

(1) IO 作为数字输入和打开唤醒功能

- ◆ 设置 IO 为输入。
- ◆ 用 PADIER 和 PBDIER 寄存器，将对应的位设为 1。
- ◆ PTB0132XXS 系列 IC 的 PADIER 与 PBDIER 寄存器，与 ICE 的功能极性是相反的，为了 ICE 仿真和 PTB0132XXS 芯片的程序一致，请用下列方式来编写程序：

```
$ PADIER 0xF0;
```

```
$ PBDIER 0x0F;
```

(2) PA5 设置为输出引脚。

- ◆ PA5 只能做 Open Drain 输出，输出高需要外加上拉电阻。

(3) PA5 设置为 PRSTB 输入引脚。

- ◆ 设定 PA5 作输入。
- ◆ 设定 CLKMD.0=1 来启用 PA5 作为 PRSTB 输入引脚。

(4) PA5 作为输入并通过长导线连接至按键或者开关。

- ◆ 必需在 PA5 与长导线中间串接 $>33\Omega$ 。
- ◆ 应尽量避免使用 PA5 作为输入。

(5) PA7 和 PA6 作为外部晶体振荡器

- ◆ PA7 和 PA6 设定为输入。
- ◆ PA7 和 PA6 内部上拉电阻设为关闭。
- ◆ 用 PADIER 寄存器将 PA6 和 PA7 设为模拟输入。
- ◆ EOSCR 寄存器位[6:5]选择对应的晶体振荡器频率：
 - ✧ 01：保留
 - ✧ 10：中频，例如：1MHz
 - ✧ 11：高频，例如：4MHz
- ◆ 设置 EOSCR.7 =1 启用晶体振荡器。
- ◆ 从 IHRC 或 ILRC 切换到 EOSC，要先确认 EOSC 已经稳定振荡，参考 8.1.3.(2)

8.2.2 中断

(1) 使用中断功能的一般步骤如下:

步骤 1: 设定 INTEN 寄存器, 开启需要的中断的控制位

步骤 2: 清除 INTRQ 寄存器

步骤 3: 主程序中, 使用 ENGINT 指令允许 CPU 的中断功能

步骤 4: 等待中断。中断发生后, 跳入中断子程序

步骤 5: 当中断子程序执行完毕, 返回主程序

*在主程序中, 可使用 DISGINT 指令关闭所有中断

* 跳入中断子程序处理时, 可使用 PUSHAF 指令来保存 ALU 和 FLAG 寄存器数据, 并在 RETI 之前, 使用 POPAF 指令复原, 步骤如下:

```
void Interrupt (void) // 中断发生后, 跳入中断子程序
{
    // 自动进入 DISGINT 的状态, CPU 不会再接受中断
    PUSHAF;
    ...
    POPAF;
} // 系统自动填入 RETI, 直到执行 RETI 完毕才自动恢复到 ENGINT 的状态。
```

(2) INTEN, INTRQ 没有初始值, 所以要使用中断前, 一定要根据需要设定数值。

(3) 外部中断源新增 PA4 及 PB5。使用 PA4 当外部中断源, 在 inten/intrq/integs 寄存器的设定与 PB0 相同, 唯一不同的是 PB0 或者 PA4 在 PADAUK_CODE_OPTION 里面作为中断源的选择。同样, 当使用 PB5 作为外部中断源时, 寄存器 inten/intrq/integs 的设置与 PA0 一样, 唯一不同的是 PA0 或者 PB5 在 PADAUK_CODE_OPTION 里面作为中断源的选择。

8.2.3 系统时钟选择

(1) 利用 CLKMD 寄存器可切换系统时钟源。**请注意, 不可在切换系统时钟源的同时把原时钟源关闭。**例如: 从 A 时钟源切换到 B 时钟源时, 应该先用 CLKMD 寄存器切换系统时钟源, 然后再通过 CLKMD 寄存器关闭 A 时钟振荡源。

◆ 例一: 系统时钟从 ILRC 切换到 IHRC/2

```
CLKMD = 0x36; // 切到 IHRC, 但 ILRC 不要 disable
```

```
CLKMD.2 = 0; // 此时才可关闭 ILRC
```

◆ 例二: 系统时钟从 ILRC 切换到 EOSC

```
CLKMD = 0xA6; // 切到 EOSC, 但 ILRC 不要 disable
```

```
CLKMD.2 = 0; // 此时才可关闭 ILRC
```

◆ 错误的写法: ILRC 切换到 IHRC, 同时关闭 ILRC

```
CLKMD = 0x50; // MCU 会死机
```


- (2) 要确认系统时钟从 ILRC 或 IHRC 切换到 EOSC 时，EOSC 已经稳定振荡，因为 MCU 并不会检查这个状态。所以在启用 EOSC 后请等待一段时间，EOSC 稳定振荡之后才可以将系统时钟切换到 EOSC，否则，MCU 会死机。举个例子，开机后系统时钟从 ILRC 切换到 4MHz EOSC，如下：

```
.ADJUST_IC    DISABLE
CLKMD.1 = 0;           // 关闭 WDT，让后面 delay 指令不会超时溢出
$ EOSCR      Enable, 4MHz;      // 4MHz EOSC 开始振荡.
// 延迟 (Delay)一段时间等待 EOSC 稳定
$ T16M EOSC, /1, BIT10
Word Count = 0;
Stt16 Count;
Intrq.T16 = 0;
do
{ nop; }while(!Intrq.T16);
CLKMD      = 0xA4;           // ILRC -> EOSC;
CLKMD.2 = 0;           // 关闭 ILRC，但不一定需要
```

延迟(Delay)等待时间需依照晶体振荡器以及板子的特性调整。如使用示波器测量晶体振荡器信号，请把示波器探头调到 x10 档，并从 PA6(X2)测量，避免影响振荡器。

8.2.4 掉电模式，唤醒和看门狗

当 ILRC 关闭时，看门狗也会失效。

8.2.5 TIMER 溢出

当设定 T16M 计数器 BIT8 为 1 时产生中断，则第一次中断是在计数到 0x100 时发生(BIT8 从 0 到 1)，第二次中断在计数到 0x300 时发生(BIT8 从 0 到 1)。因此，设定 BIT8 是计数 512 次才中断。请注意，如果在中断中重新给 T16M 计数器赋值，则下一次中断也将在 BIT8 从 0 变 1 时发生。

8.2.6 LVR

- (1) Power On 时，VDD 需要到达或超过 2.0V 左右，IC 才能成功起动，否则 IC 不能工作。
- (2) 只有当 IC 正常起动后，设定 LVR=1.8V, 2.0V, 2.2V 才有作用。
- (3) 可以设定寄存器 EOSCR.0 为 1 将 LVR 关闭，但此时应确保 VDD 在 IC 的最低工作电压以上，否则 IC 不能工作。

8.2.7 比较器控制 PWM 引脚输出的结果

PADAUK_CODE_OPTION 里面的特殊功能 GPC_PWM 是根据 gpcc.6 的状态用来控制包括 TM2, TM3 和 PWMG0 的 PWM 模块输出引脚，当 gpcc.6 是 1 时，这些 PWM 模块的任何输出引脚会变成 0，并且当 gpcc.6 是 0 时回返回正常 PWM 功能。

8.2.8 指令

- (1) PTB0132XXS 支持 87 指令。
- (2) PTB0132XXS 的指令周期如下表所示:

指令	条件	指令周期
goto, call, pcadd, ret, reti		2T
ceqsn, cneqsn, t0sn, t1sn, dzsn, izsn	条件满足	2T
	条件不满足	1T
idxm		2T
Others		1T

8.2.9 RAM 定义

位寻址只能定义在 RAM 区地址的 0x00 to 0x3F。

8.2.10 PTB0132XXS的烧录方法

烧录器背后 Jumper 插在 CN38 的位置。

8.3 使用 ICE

- (1) PDK3S-I-001/002/003 仿真器被设计成仿真 2-FPPA 模式。他们不能仿真1-FPPA模式，即便 PTB0132XXS IC 型号(1-FPPA) 被选择，仿真器仍然按照 2-FPPA 模式运行，并且在相同的系统时钟设定下，仿真速度会比 RealChip 大约慢了一倍，所以建议在仿真时把系统时钟调快一倍，才比较接近 RealChip 的情况。然而，由于一些指令在 1-FPPA 和2-FPPA 模式下的执行周期是不同的，会导致仿真器与RealChip 执行程序的时序不一致。请务必烧录 RealChip 以确认功能是否符合要求。

指令	条件	1-FPPA	2-FPPA
goto, call		2T	1T
ceqsn, cneqsn, t0sn, t1sn, dzsn, izsn	条件满足	2T	1T
	条件不满足	1T	1T
idxm		2T	2T
Others		1T	1T

- (2) PTB0132XXS 的下列功能无法在 PDK3S-I-001/002/003 上仿真:

- (a) PA0 口的 ADC(AD10)功能无法仿真。
- (b) 以 Band-gap 电压, 2V, 3V, 4V, PB1 当 ADC Vhref(参考高电压)的功能无法仿真。
- (c) ADC 通道选择 $0.24 \times VDD$ 功能无法仿真。
- (d) PB5/INT0A 和 PA4/INT1A 作为外部中断引脚无法仿真。
- (e) LVR 复位恢复时间选择功能无法仿真。
- (f) 关闭 LVR 功能无法仿真。
- (g) 看门狗溢出时间选择功能无法仿真。
- (h) 以 PB0 当 Timer2/Timer3 时钟源的选择功能无法仿真。
- (i) 以 PB2/PB4 当 Timer2 输出口的选择功能无法仿真。
- (j) 以 PB5/PB6/PB7 当 Timer3 输出口的选择功能无法仿真。
- (k) **rstst** 寄存器的功能无法仿真。
- (l) 以 PA4 当 T16 时钟源的选择功能无法仿真。

- (3) 用户请自行在仿真器上找到对应的 PTB0132XXS 的引脚并自行用排线或杜邦线正确地连接到目标板上。

X-ON Electronics

Largest Supplier of Electrical and Electronic Components

Click to view similar products for [EEPROM](#) category:

Click to view products by [PUOLOP](#) manufacturer:

Other Similar products are found below :

[M29F040-70K6](#) [718278CB](#) [718620G](#) [AT28C256-15PU-ND](#) [444358RB](#) [444362FB](#) [BR93C46-WMN7TP](#) [442652G](#) [701986CB](#)
[TC58NVG0S3HBAI4](#) [5962-8751413XA](#) [TC58BVG0S3HBAI4](#) [TH58NYG3S0HBAI6](#) [CAT25320YIGT-KK](#) [CAT25320DWF](#) [LE24C162-R-](#)
[E](#) [5962-8751417YA](#) [5962-8751409YA](#) [CAT25M01LI-G](#) [DS28E11P+](#) [BR9016AF-WE2](#) [LE2464DXATBG](#) [CAS93C66VP2I-GT3](#)
[DS28E25+T](#) [DS28EL15Q+T](#) [M95320-DFDW6TP](#) [DS28E05GB+T](#) [AT25320B-SSPDGV-T](#) [HE24C64WLCSPD](#) [BL24SA128B-CSRC](#)
[24FC16T-I/OT](#) [24FC08T-I/OT](#) [M24128-BFMN6TP](#) [S-24CS04AFM-TFH-U](#) [M24C04-FMC5TG](#) [M24C16-DRMN3TPK](#) [M24C64-DFMN6TP](#)
[34AA02-EMS](#) [M95080-RMC6TG](#) [M95128-DFCS6TP/K](#) [M95128-DFDW6TP](#) [M95256-DFMN6TP](#) [M95320-RDW6TP](#) [M95640-RDW6TP](#)
[AT17LV010-10CU](#) [AT24C01C-SSHM-B](#) [AT24C01D-MAHM-T](#) [AT24C04D-MAHM-T](#) [AT24C04D-SSHM-T](#) [AT24C08C-SSHM-B](#)