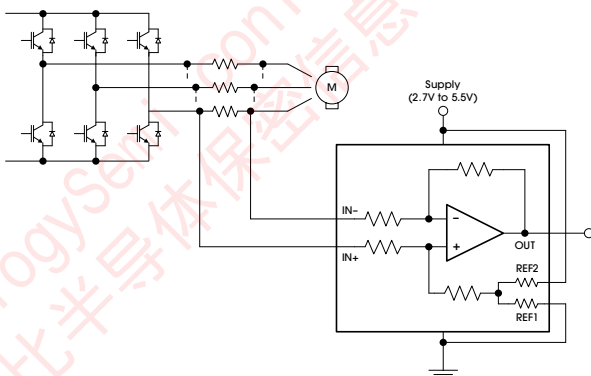


1. 特性

- AEC-Q100 认证
- 增强型 PWM 抑制
- 出色的 CMRR:
 - 160dB DC CMRR (typ)
 - 106dB AC CMRR at 50kHz (typ)
- 宽共模电压范围: -6V 至 80V
- 精度:
 - Gain:
 - Gain error: 0.10% (max)
 - Gain drift: 6ppm/°C (typ)
 - Offset:
 - Offset voltage: $\pm 15\mu\text{V}$ (max)
 - Offset drift: 600nV/°C (max)
- 可供选择的增益:
 - CSA240LQ: 20V/V
 - CSA240MQ: 50V/V
 - CSA240NQ: 100V/V
- 静态电流: 1.4mA (typ)

2. 应用

- 电机控制
- 螺线管和阀门控制
- 执行器控制
- 通信设备
- BMS 系统

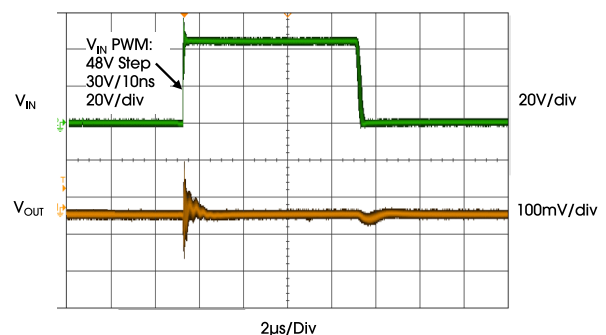


Typical Application

3. 说明

CSA240xQ 器件是一款电压输出的电流检测放大器。它具有增强型 PWM 抑制功能, 可在 -6V 至 80V 的宽共模电压范围内检测分流电阻器上的压降。CSA240 的 -6V 共模电压允许器件在地电压以下工作, 典型应用场景例如检测螺线管的反激周期时: 在使用脉宽调制(PWM)信号进行控制的系统中, 增强型 PWM 抑制可以针对大共模瞬变提供高水平抑制。此功能允许进行精确的电流测量的同时不会在输出电压上出现大的瞬变和相关的恢复纹波。

该器件采用 2.7V 至 5.5V 单电源供电, 典型电源电流为 1.4mA, 带宽典型值为 550kHz。CSA240 提供三种固定增益: 20V/V、50V/V 和 100V/V。其零漂移架构可在分流器上实现低至 10mV 满量程电流检测(典型值)。所有版本均可满足在 -40°C 至 125°C 的扩展温度范围内工作, 并提供 SOIC-8 和 TSSOP-8 封装选择。有关订购信息, 请参见 Table 1。



Enhanced PWM Rejection

Table 1 lists the order information.

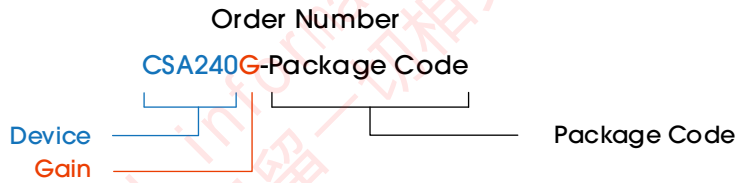
Table 1. Order Information

ORDER NUMBER ⁽¹⁾	PART NUMBER	CH (#)	PACKAGE	V _{CC} (V)	I _Q (TYP) (mA)	GBW (kHz)	GAIN (TYP) (V/V)	OP. TEMP (°C)	RATING	PACKAGE OPTION
CSA240LQC8	CSA240LQ	1	SOIC-8	-6-80V	1.4	550	20	-40-125	Auto	TBD
CSA240MQC8	CSA240MQ	1	SOIC-8	-6-80V	1.4	550	50	-40-125	Auto	TBD
CSA240NQC8	CSA240NQ	1	SOIC-8	-6-80V	1.4	550	100	-40-125	Auto	TBD
CSA240LQCTSSOP8	CSA240LQ	1	TSSOP-8	-6-80V	1.4	550	20	-40-125	Auto	TBD
CSA240MQCTSSOP8	CSA240MQ	1	TSSOP-8	-6-80V	1.4	550	50	-40-125	Auto	TBD
CSA240NQCTSSOP8	CSA240NQ	1	TSSOP-8	-6-80V	1.4	550	100	-40-125	Auto	TBD

Devices can be ordered via the following two ways:

1. Place orders directly on our website (www.analogsemi.com), or;
2. Contact our sales team by mailing to sales@analogsemi.com.

Note:



4. PIN CONFIGURATION AND FUNCTIONS

Figure 1 illustrates the pin configuration.

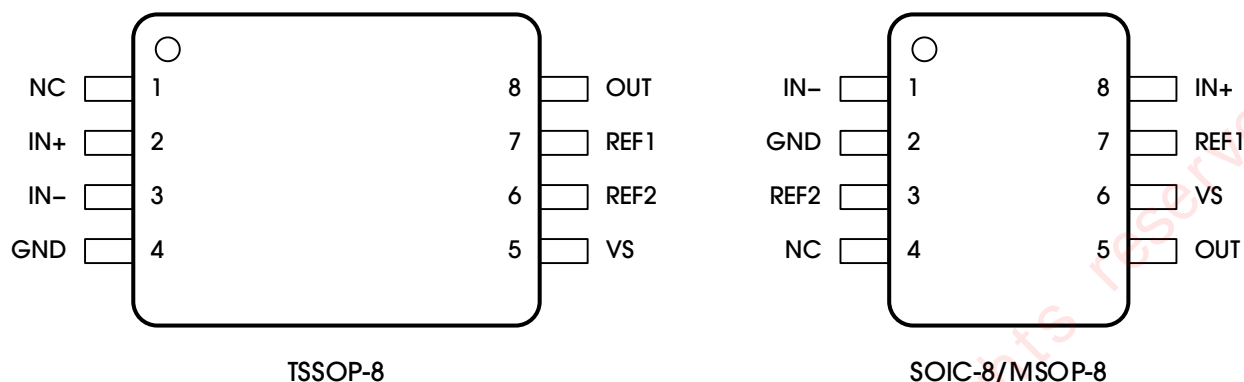


Figure 1. Pin Configuration

Table 2 lists the pin functions.

Table 2. Pin Functions

POSITION		NAME	TYPE	DESCRIPTION
TSSOP-8	SOIC-8			
1	4	NC	—	Reserved. Connect to ground or leave floating.
2	8	IN+	Analog input	Connect to supply side of shunt resistor.
3	1	IN-	Analog input	Connect to load side of shunt resistor.
4	2	GND	Analog	Ground
5	6	VS	—	Power supply, 2.7V to 5.5V
6	3	REF2	Analog input	Reference 2 voltage. Connect to 0V to VS.
7	7	REF1	Analog input	Reference 1 voltage. Connect to 0V to VS.
8	5	OUT	Analog output	Output voltage

5. SPECIFICATIONS

5.1 ABSOLUTE MAXIMUM RATINGS

Table 3 lists the absolute maximum ratings of the CSA240. Over operating free-air temperature range, unless otherwise noted.

Table 3. Absolute Maximum Ratings

PARAMETER	DESCRIPTION	MIN	MAX	UNITS	
Voltage	Supply		6	V	
	Analog inputs, V_{IN+} , V_{IN-} ⁽²⁾	Differential (V_{IN+}) - (V_{IN-}), 1s maximum duration due to package thermal dissipation	-80	80	V
		Common-mode	-6	82	
	REF1, REF2, NC inputs	GND - 0.3	$V_S + 0.3$	V	
	Output	GND - 0.3	$V_S + 0.3$	V	
Temperature	Operating free-air, T_A	-40	125	°C	
	Junction, T_J		150	°C	
	Storage, T_{stg}	-65	150	°C	

Note 1: Stresses beyond those listed under Table 3 may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under Table 5. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

Note 2: V_{IN+} and V_{IN-} are the voltages at the IN+ and IN- pins, respectively.

5.2 ESD RATINGS

Table 4 lists the ESD ratings of the CSA240.

Table 4. ESD Ratings

PARAMETER	SYMBOL	DESCRIPTION	VALUE	UNITS
Electrostatic Discharge	$V_{(ESD)}$	Human-body model (HBM), per per AEC-Q100-002 ⁽¹⁾	TBD	V
		Charged-device model (CDM), per AEC-Q100-002 ⁽¹⁾	TBD	

Note 1: AEC Q100-002 indicates that HBM stressing shall be in accordance with the ANSI/ESDA/JEDEC JS-001 specification.

5.3 RECOMMENDED OPERATING CONDITIONS

Table 5 lists the recommended operating conditions for the CSA240.

Table 5. Recommended Operating Conditions

PARAMETER	SYMBOL	MIN	NOM	MAX	UNITS
Common-Mode Input Voltage	V_{CM}	-6		80	V
Operating Supply Voltage	V_S	2.7		5.5	V
Operating Free-Air Temperature	T_A	-40		125	°C

5.4 THERMAL INFORMATION

Table 6 lists the thermal information for the CSA240.

Table 6. Thermal Information

PARAMETER	SYMBOL	TSSOP-8	SOIC-8	UNITS
Junction-to-Ambient Thermal Resistance	$R_{\theta JA}$	187	90.6	°C/W
Junction-to-Case (Top) Thermal Resistance	$R_{\theta JC(top)}$	46	35	°C/W
Junction-to-Board Thermal Resistance	$R_{\theta JB}$	120	47.6	°C/W
Junction-to-Top Characterization Parameter	ψ_{JT}	1	3.6	°C/W
Junction-to-Board Characterization Parameter	ψ_{JB}	118	47	°C/W

5.5 ELECTRICAL CHARACTERISTICS

Table 7 lists the electrical characteristics of the CSA240. $T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, $V_{\text{SENSE}} = V_{\text{IN}+} - V_{\text{IN}-}$, $V_{\text{CM}} = 12\text{V}$, and $V_{\text{REF1}} = V_{\text{REF2}} = V_S / 2$, unless otherwise noted.

Table 7. Electrical Characteristics

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT						
Common-Mode Input Range	V_{CM}	$V_{\text{IN}+} = -6\text{V to } 80\text{V}$, $V_{\text{SENSE}} = 0\text{mV}$, $T_A = -40^\circ\text{C to } 125^\circ\text{C}$	-6		80	V
Common-Mode Rejection Ratio	CMRR	$V_{\text{IN}+} = -6\text{V to } 80\text{V}$, $V_{\text{SENSE}} = 0\text{mV}$, $T_A = -40^\circ\text{C to } 125^\circ\text{C}$	135	160		dB
		$f = 50\text{kHz}$		106		
Offset Voltage, Input-Referred	VOS	$V_{\text{SENSE}} = 0\text{mV}$		± 3	± 18	μV
Offset Voltage Drift	dV_{OS}/dT	$V_{\text{SENSE}} = 0\text{mV}$, $T_A = -40^\circ\text{C to } 125^\circ\text{C}$		± 185		$\text{nV}/^\circ\text{C}$
Power-Supply Rejection Ratio	PSRR	$V_S = 2.7\text{V to } 5.5\text{V}$, $V_{\text{SENSE}} = 0\text{mV}$, $T_A = -40^\circ\text{C to } 125^\circ\text{C}$		± 0.2		$\mu\text{V}/\text{V}$
Input Bias Current	I_B	I_{B+} , I_{B-} , $V_{\text{SENSE}} = 0\text{mV}$		10		nA
Reference Input Range			0		V_S	V
OUTPUT						
Gain	G	CSA240LQ		20		V/V
		CSA240MQ		50		
		CSA240NQ		100		
Gain Error		$\text{GND} + 50\text{mV} \leq V_{\text{OUT}} \leq V_S - 200\text{mV}$		$\pm 0.05\%$		ppm/ $^\circ\text{C}$
		$T_A = -40^\circ\text{C to } 125^\circ\text{C}$		± 6		
Non-Linearity Error		$\text{GND} + 10\text{mV} \leq V_{\text{OUT}} \leq V_S - 200\text{mV}$		$\pm 0.01\%$		
Reference Divider Accuracy		$V_{\text{OUT}} = (V_{\text{REF1}} - V_{\text{REF2}}) / 2$ at $V_{\text{SENSE}} = 0\text{mV}$, $T_A = -40^\circ\text{C to } 125^\circ\text{C}$		0.01%		
Reference Voltage Rejection Ratio (Input-Referred)	RVRR	CSA240LQ		10		$\mu\text{V}/\text{V}$
		CSA240NQ		5		
		CSA240MQ		2		
Maximum Capacitive Load		No sustained oscillation		2		nF
VOLTAGE OUTPUT⁽²⁾						
Swing to V_S Power-Supply Rail		$R_L = 10\text{k}\Omega$ to GND, $T_A = -40^\circ\text{C to } 125^\circ\text{C}$	$V_S - 0.015$	$V_S - 0.005$		V
Swing to GND		$R_L = 10\text{k}\Omega$ to GND, $V_{\text{SENSE}} = 0\text{mV}$, $V_{\text{REF1}} = V_{\text{REF2}} = 0\text{V}$, $T_A = -40^\circ\text{C to } 125^\circ\text{C}$		$V_{\text{GND}} + 1$	$V_{\text{GND}} + 15$	mV
FREQUENCY RESPONSE						
Bandwidth	BW	All gains, -3dB bandwidth		550		kHz
Settling Time - Output Settles to 0.5% of Final Value		CSA240LQ		5		μs
Slew Rate	SR			1.5		$\text{V}/\mu\text{s}$
NOISE (INPUT REFERRED)						
Voltage Noise Density				90		$\text{nV}/\sqrt{\text{Hz}}$
POWER SUPPLY						
Operating Voltage Range	V_S	$T_A = -40^\circ\text{C to } 125^\circ\text{C}$	2.7		5.5	V
Quiescent Current	I_Q	$V_{\text{SENSE}} = 0\text{mV}$		1.4		mA
		I_Q vs temperature, $T_A = -40^\circ\text{C to } 125^\circ\text{C}$				
TEMPERATURE RANGE						
Specified Range			-40		125	$^\circ\text{C}$

Note 1: See the **INPUT SIGNAL BANDWIDTH** section for more details.

Note 2: See **Figure 8**.

6. TYPICAL CHARACTERISTICS

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, $V_{\text{CM}} = 12\text{V}$, and $V_{\text{REF}} = V_S / 2$, unless otherwise noted.

Figure 2. Input Offset Voltage Production Distribution

Figure 3. Offset Voltage vs. Temperature

Figure 4. Common-Mode Rejection Production Distribution Figure 5. Common-Mode Rejection Ratio vs. Temperature

Figure 6. Gain Error Production Distribution

Figure 7. Gain Error vs. Temperature

Figure 8. Gain vs. Frequency

Figure 9. Power-Supply Rejection Ratio vs. Frequency

Figure 10. Common-Mode Rejection Ratio vs. Frequency

Figure 11. Input Bias Current vs. Common-Mode Voltage

Figure 12. Quiescent Current vs. Temperature

Figure 13. Input-Referred Voltage Noise vs. Frequency

AnalogySemi confidential information, all rights reserved.
类比半导体保密信息, 类比保留一切相关权利

Figure 14. 15. 0.1Hz to 10Hz Voltage Noise

Figure Step Response

Figure 16. Common-Mode Voltage Transient Response

analogsemi confidential information, all rights reserved.
类比半导体保密信息, 类比保留一切相关权利

7. 详细说明

7.1 概述

CSA240 是一款宽共模、零漂移、超高共模抑制比(CMRR)的精密电流检测放大器, 其输入端具备增强 PWM 抑制功能。这种增强的 PWM 抑制功能能有效降低共模瞬变对与 PWM 信号相关的输出信号的影响。CSA240 带宽可达 550kHz 并提供多个增益版本选择: 20V/V、50V/V 和 100V/V, 研发人员可根据应用中预期的目标电流范围优化所需的满量程输出电压。

7.2 功能模块框图

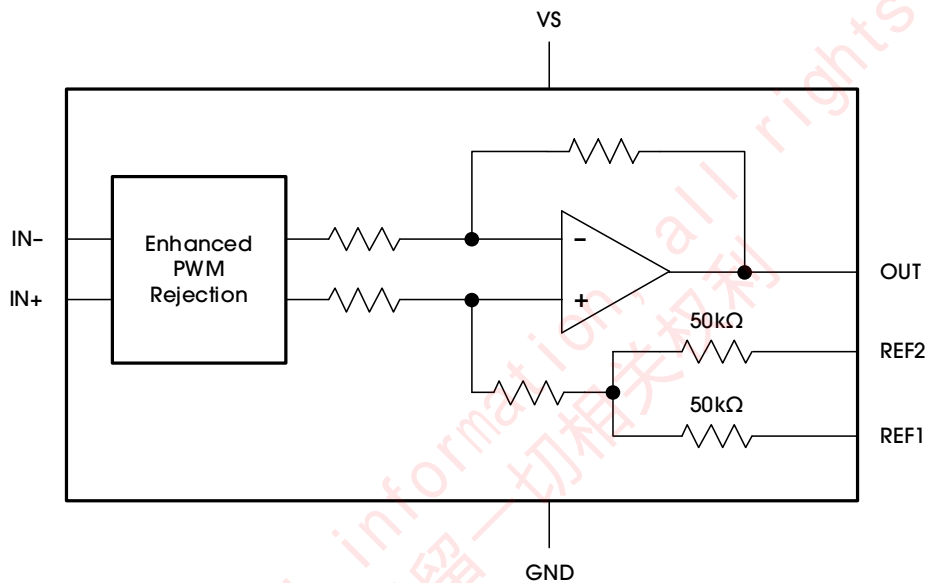


Figure 17. Functional Block Diagram

7.3 特性描述

7.3.1 增强型 PWM 抑制功能

CSA240 的增强 PWM 抑制功能可以使 CSA240 的输出在输入共模快速变化后迅速恢复, 建立时间约 1-1.2 μ s, 使其可以支持更高的 PWM 频率, 及更低的占空比。

7.3.2 输入信号

CSA240 输入共模电压支持 -6V 到 80V, 并集成了增强型 PWM 抑制功能, 因此可以广泛用于处理宽电压范围内的大共模瞬变等应用场景。面对大的共模跳变, CSA240 可以有效并且快速抑制共模跳变引起的毛刺, 提供高精度的测量输出。在电机、螺线管和其他开关应用中, 被监测的电流信号变化速度往往低于共模跳变的速度, 该共模信号可能以 PWM 形式高速跳变, CSA240 能够有效抑制 PWM 跳变在输出端引起的毛刺, 更好的提取出被检测的电流信号。

CSA240 带宽由器件内部电流检测放大器的 -3dB 带宽定义: 典型值 550kHz, 请参见 [ELECTRICAL CHARACTERISTICS](#) 表。器件带宽提供快速检测和处理过流事件所需的快速吞吐量和快速响应。在缺乏足够带宽的情况下, 保护电路可能没有足够的响应时间, 并且可能会对受监控的应用程序或电路造成损坏。

某些应用可能需要对 CSA240 额外增加滤波器, 以此进一步滤除干扰或者降低噪声。理论上可以在 CSA240 的输入或者输出端加滤波器, 放在输出端滤波会导致 CSA240 的输出阻抗变化, 而放在输入端的差分 RC 滤波器会带来两个主要问题: 一是引入额外误差, 降低测量精度; 二是如果输入端串接的电阻阻值过大, 可能导致运放的增益发生变化。针对第一种情况, 虽然 CSA240 输入偏置电流很小, 但为了应对串联电阻引入的差分输入端输入误差, 依然建议尽量将滤波电阻阻值控制在 10 Ω 以内, 这也有助于减小运放增益误差。如果特殊应用必须选择大输入滤波电阻, CSA240 内部差分反馈电阻阻值大概 17k Ω , 设计者可以利用这个参数进行增益误差计算和校正。

7.4 芯片功能模式

7.4.1 利用参考管脚调整输出中点

Figure 18 显示了分压器精度的参考测试电路。CSA240 输出可配置为允许单向或双向工作。

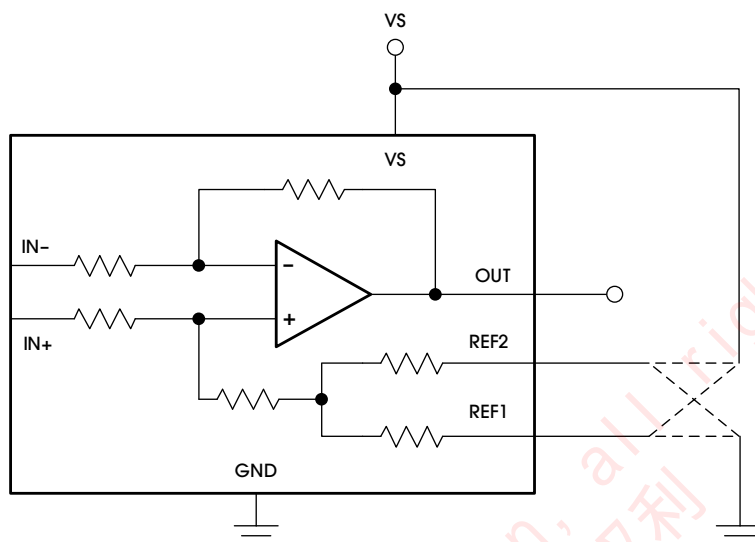


Figure 18. Test Circuit for Reference Divider Accuracy

注

不要将 REF1 引脚或 REF2 引脚连接到任何低于 GND 或高于 V_s 的电压源。

通过向参考电压输入端 REF1 和 REF2 施加一个或多个电压来设置输出电压。参考输入会连接到内部增益网络。两个参考引脚之间没有操作差异。

7.4.2 单向电流测量的参考引脚连接

顾名思义, 单向工作就是允许测量在单一方向上通过电阻分流器的电流。对于单向工作, 将器件参考引脚连接在一起, 然后连接到负轨(参见 [GROUND REFERENCED OUTPUT](#) 部分)或正轨(参见 [VS REFERENCED OUTPUT](#) 部分)。所需的差分输入极性取决于输出电压设置。放大器输出偏离参考轨的距离与通过外部分流电阻器的电流成正比。如果放大器参考引脚连接到正轨, 则输入极性必须为负才能将放大器输出向下移动(朝向地)。如果放大器参考引脚接地, 则输入极性必须为正, 以便将放大器输出向上移动(朝向电源)。以下部分描述了如何为单向操作情况配置输出。

7.4.2.1 参考接地

当 CSA240 以单向模式使用接地参考输出时, 两个参考输入都接地; 当输入端存在 0V 差分电压时, 此配置将输出为地电压(如 [Figure 19](#) 所示)。

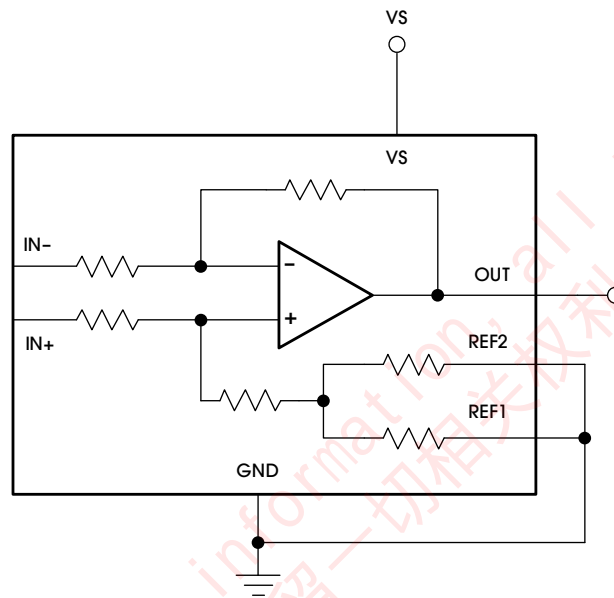


Figure 19. Ground Referenced Output

7.4.2.2 VS 参考输出

通过将两个参考引脚连接到正电源来配置具有 V_s 参考输出的单向模式。该配置适用于对需要在负载上电之前对放大器输出和其他控制电路进行稳定供电的应用(如 [Figure 20](#) 所示)。

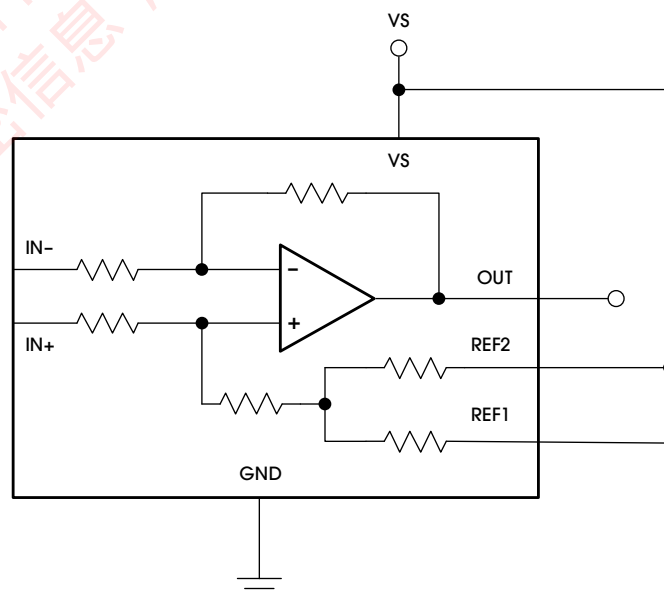


Figure 20. VS Referenced Output

7.4.3 双向电流测量的参考引脚连接

双向工作允许 CSA240 在两个方向上测量通过电阻分流器的电流。对于这种应用，输出电压可以设置在参考输入限制范围内的任何位置。一种常见的配置是将参考输入设置为半量程，以在两个方向上实现相等的范围。但是，当双向电流不对称时，可以将参考输入设置为半刻度以外的电压。

7.4.3.1 输出设置为外部参考电压

将两个引脚连接在一起然后连接到参考电压会导致输出电压等于输入引脚短路或 0V 差分输入条件下的参考电压；这种配置如 Figure 21 所示。当 IN+ 引脚相对于 IN- 引脚为负时，输出电压降至参考电压以下，当 IN+ 引脚相对于 IN- 引脚为正时，输出电压升高。这种技术是将输出偏置到精确电压的最准确方法。

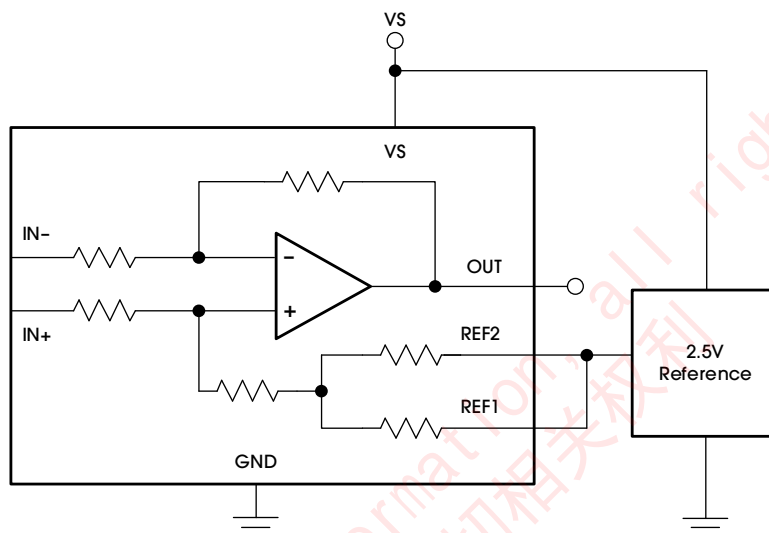


Figure 21. External Reference Output

7.4.3.2 输出设置为中间电源电压

通过将一个参考引脚连接到 V_S ，将另一个连接到 GND 引脚，当没有差分输入时，输出设置为电源电压的一半，如 Figure 22 所示。这种方法对电源电压产生比例偏移，其中对于施加到输入的 0V，输出电压保持在 $V_S / 2$ 。

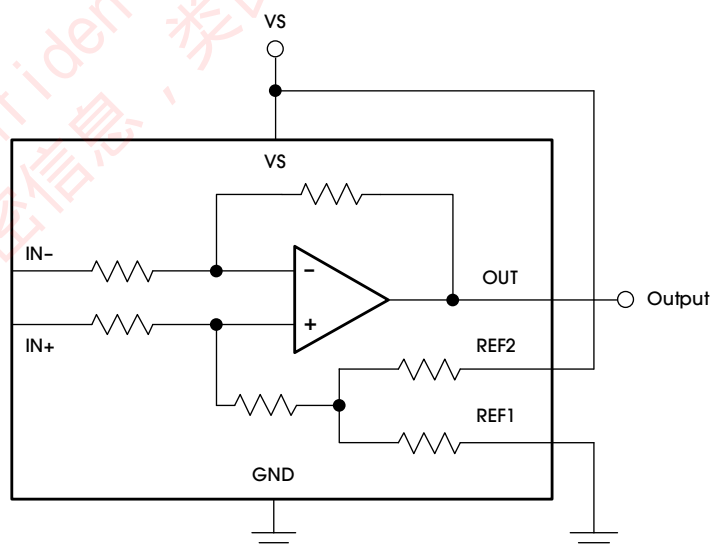


Figure 22. Midsupply Voltage Output

7.4.3.3 输出设置为中间外部参考

在这种情况下, 通过将 一个 REF 引脚接地并将另一个 REF 引脚连接到基准, 外部基准被除以 2, 如 Figure 23 所示。

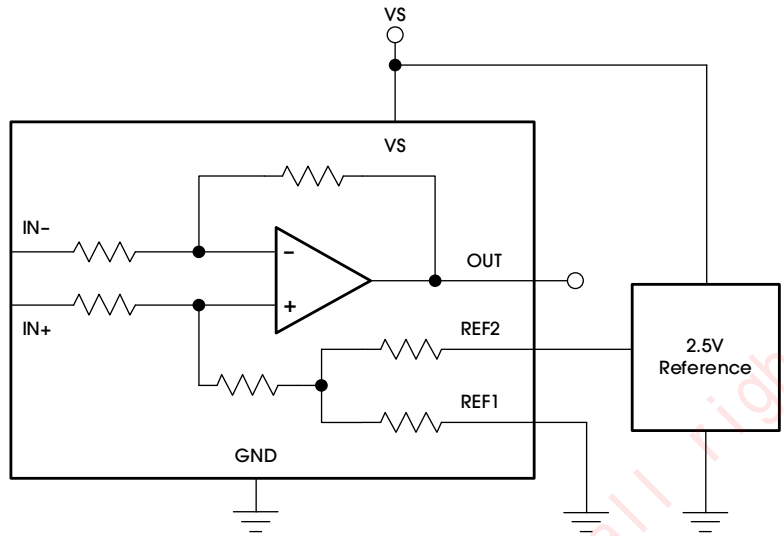


Figure 23. Mid-External Reference Output

7.4.3.4 使用电阻分压器设置输出

CSA240 REF1 和 REF2 引脚允许调整输出电压的中点, 以便系统电路连接到模数转换器(ADC)或其他放大器。REF 引脚设计为直接连接到电源、接地或低阻抗参考电压。REF 引脚可以连接在一起并使用电阻分压器进行偏置以实现自定义输出电压。如果在该配置中使用放大器, 如 Figure 24 所示, 将输出用作相对于电阻分压器电压的差分信号。不建议在此配置中将放大器输出用作单端信号, 因为内部阻抗偏移会对器件性能规格产生不利影响。

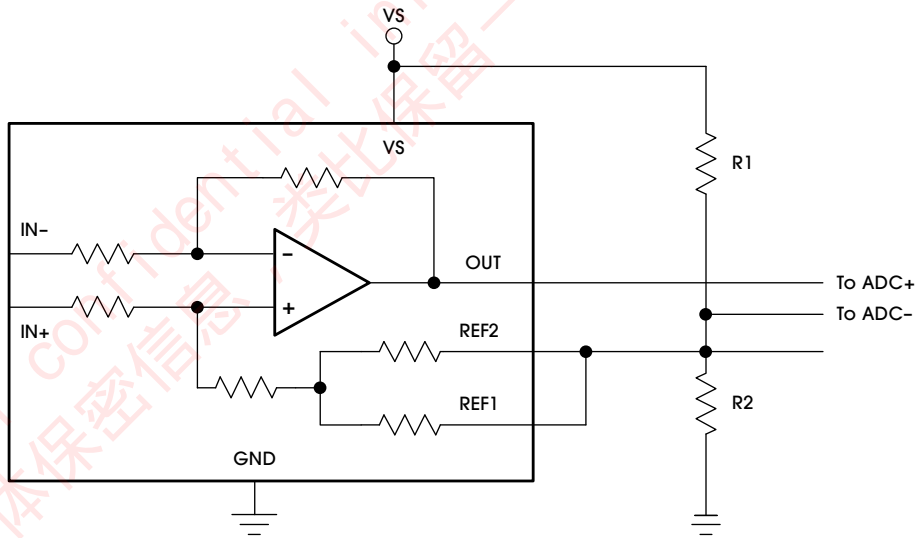


Figure 24. Setting the Reference Using a Resistor Divider

8. 应用和实现

注

以下应用部分中的信息不是 AnalogSemi 组件规范的一部分, AnalogSemi 不保证其准确性或完整性。AnalogSemi 的客户有责任确定组件是否适合他们的用途。客户应验证和测试他们的设计实施以确认系统功能。

8.1 典型应用

CSA240 在多种应用场景中的优势体现为:

- 高共模范围和出色的 CMRR 可实现直接在线感应
- 超低偏移和漂移消除了校准的必要性
- 宽电源范围可实现与大多数微处理器的直接接口

典型应用如下文所示。

8.1.1 电机相电流检测应用

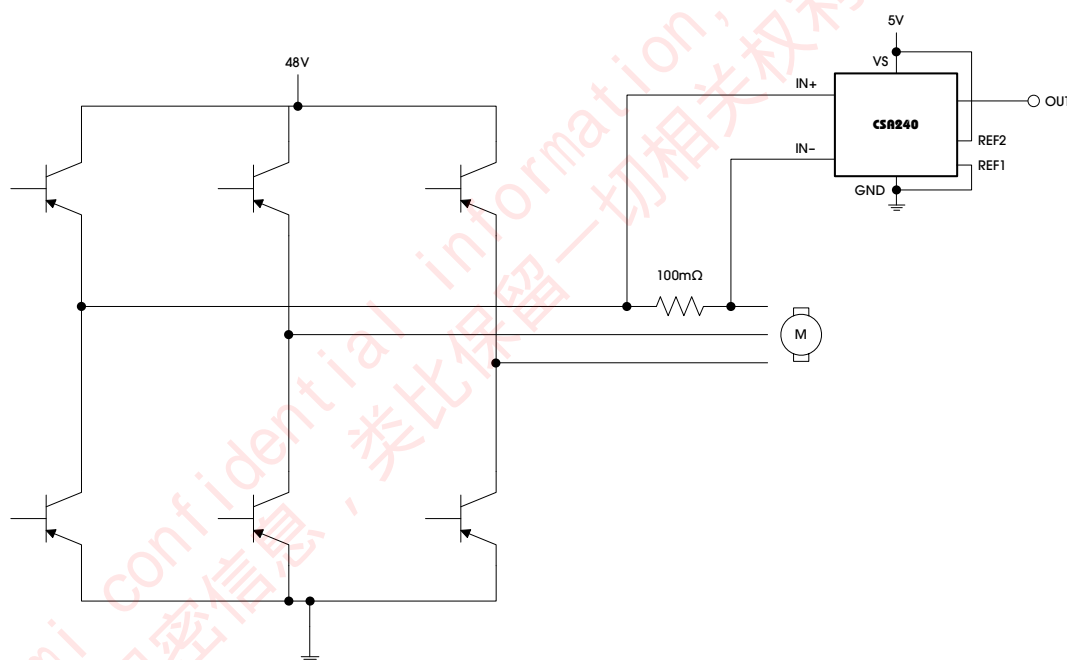


Figure 25. Inline Motor Application Circuit

8.1.1.1 设计需求

Inline 电流感测在电机控制中具有许多优势, 从减少扭矩纹波到实时电机健康监测。然而, inline 电流测量的满量程 PWM 电压要求为精确测量电流带来了挑战。50kHz 至 100kHz 范围内的开关频率会产生更高的 $\Delta V/\Delta t$ 信号转换, 必须解决这些问题才能获得准确的在线电流测量。

CSA240 具有卓越的共模抑制能力、高精度和高共模规格, 可提供宽范围共模电压的性能。

8.1.1.2 设计参考

对于此应用, CSA240 测量 48V、4000RPM 电机的驱动电路中的电流。

为了演示该器件的性能, 本设计选择增益为 20V/V 的 CSA240LQ, 并由 5V 电源供电。

使用 [ADJUSTING THE OUTPUT MIDPOINT WITH THE REFERENCE PINS](#) 部分中的信息, 通过将电源分开, REF1 接地, REF2 连接电源, 将参考点设置为中刻度。此配置允许进行双极电流测量。或者, 可以将参考引脚连接在一起并由外部精密参考驱动。

电流感测电阻器的大小可使 CSA240 的输出不饱和。选择 100mΩ 的值以将模拟输入保持在器件限制范围内。

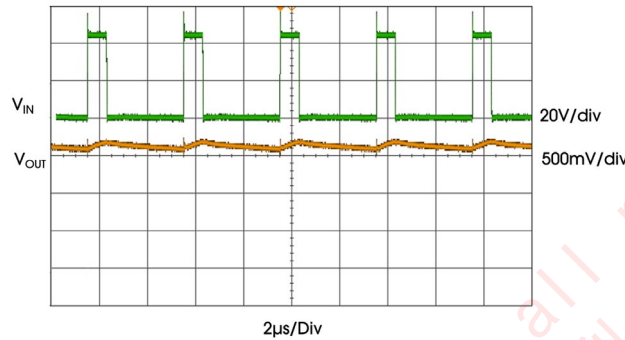


Figure 26. Inline Motor Current-Sense Input and Output Signals

8.2 设计建议

8.2.1 高精度应用

对于高精度应用, 通过以下方式验证放大器的准确性和稳定性:

- 提供连接到 REF1 和 REF2 的精密参考
- 优化感应电阻器的电源和感应路径的布局(参见 [LAYOUT](#) 部分)
- 在电源引脚上提供足够的旁路电容(参见 [POWER SUPPLY DECOUPLING](#) 部分)

8.2.2 电流检测电阻的开尔文连接

为提供准确的电流测量, 请验证电流检测电阻器和放大器之间的布线是否使用开尔文连接。在器件布局期间使用 [Figure 27](#) 和 [LAYOUT](#) 部分中提供的信息。

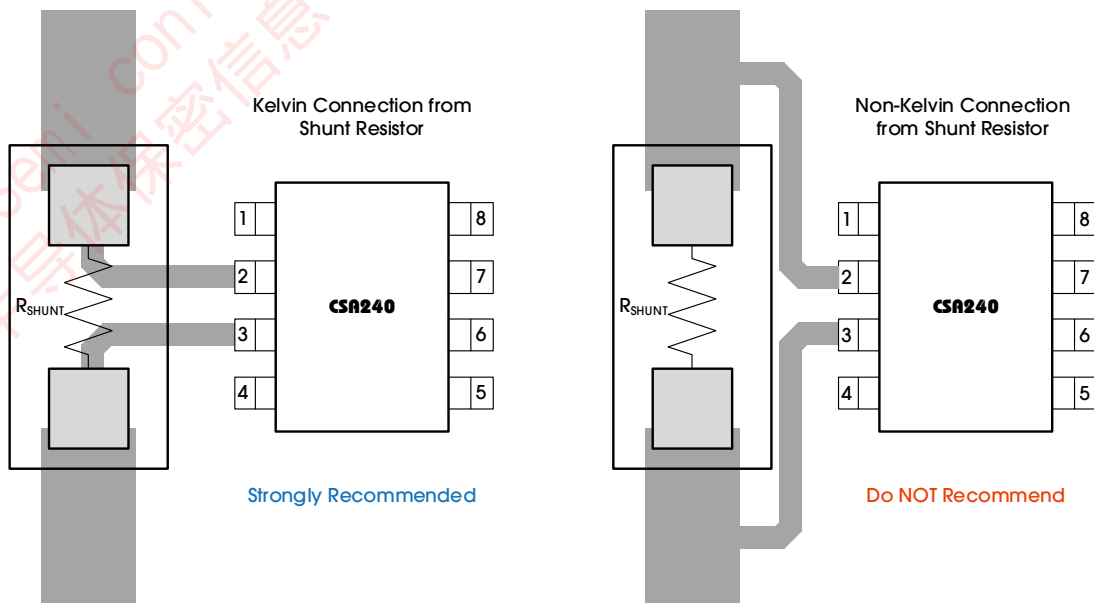


Figure 27. Shunt Connections to the CSA240

9. 电源供电推荐

CSA240 系列可在连接的电源电压(V_S)之外进行精确测量, 因为输入(IN+和IN-)可在-6V 至 80V 之间的任意电压下运行, 与 V_S 无关。例如, V_S 电源等于 5V, 被测分流器的共模电压可高达 80V。

尽管输入的共模电压可以超出电源电压, 但 CSA240 系列的输出电压范围受限于电源电压。

将电源旁路电容器放置在尽可能靠近电源和接地引脚的位置。旁路电容建议不得小于 10nF, 一般建议使用 0.1 μ F。可以添加额外的去耦电容来补偿噪声或高阻抗电源。

10. 布局

电流检测电阻布线不当会导致放大器输入引脚之间产生额外的电阻。任何额外的高电流承载阻抗都会导致严重的测量误差, 因为电流电阻器的欧姆值非常低。使用开尔文或 4 线连接连接到器件输入引脚。这种连接技术可确保仅检测输入引脚之间的电流检测电阻器阻抗。

11. PACKAGE INFORMATION

The CSA240 is available in the SOIC-8 and TSSOP-8 packages.

11.1 SOIC-8 PACKAGE

Figure 28 shows the SOIC-8 package view.

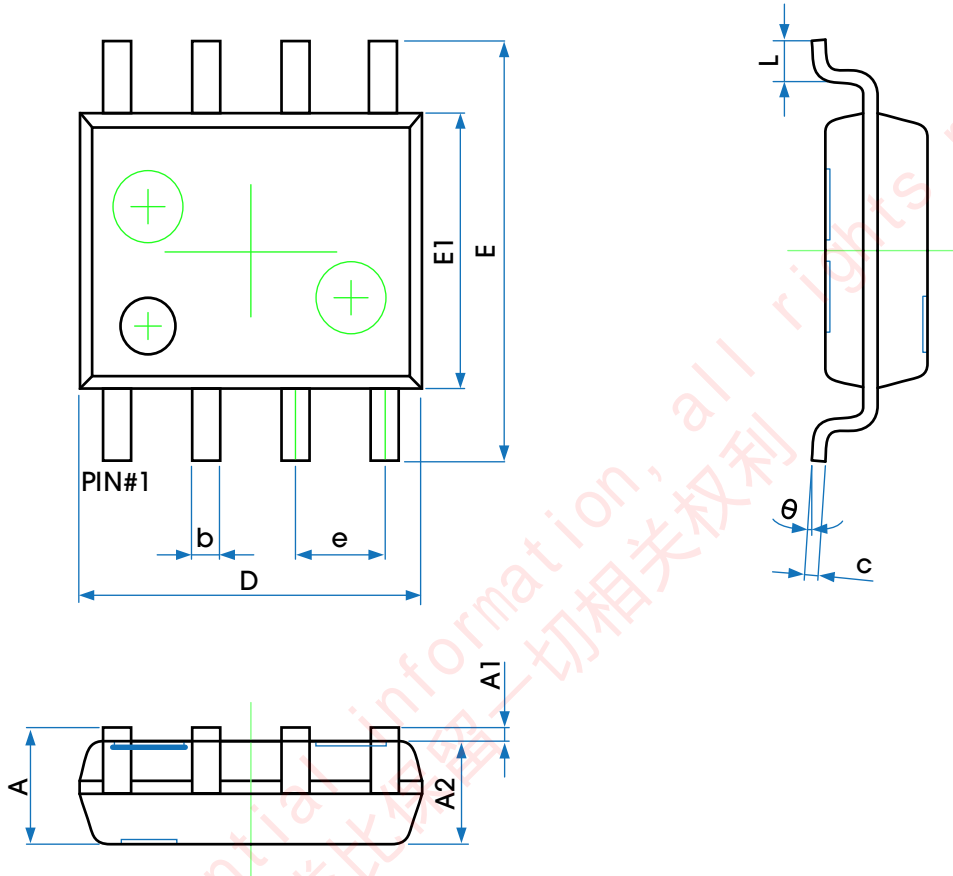


Figure 28. SOIC-8 Package View

Table 8 provides detailed information about the dimensions of the SOIC-8 package.

Table 8. Dimensions of the SOIC-8 Package

SYMBOL	DIMENSIONS IN MILLIMETERS		DIMENSIONS IN INCHES	
	MIN	MAX	MIN	MAX
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	4.700	5.100	0.185	0.201
E	5.800	6.200	0.228	0.244
E1	3.800	4.000	0.150	0.157
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

11.2 TSSOP-8 PACKAGE

Figure 29 shows the TSSOP-8 package view.

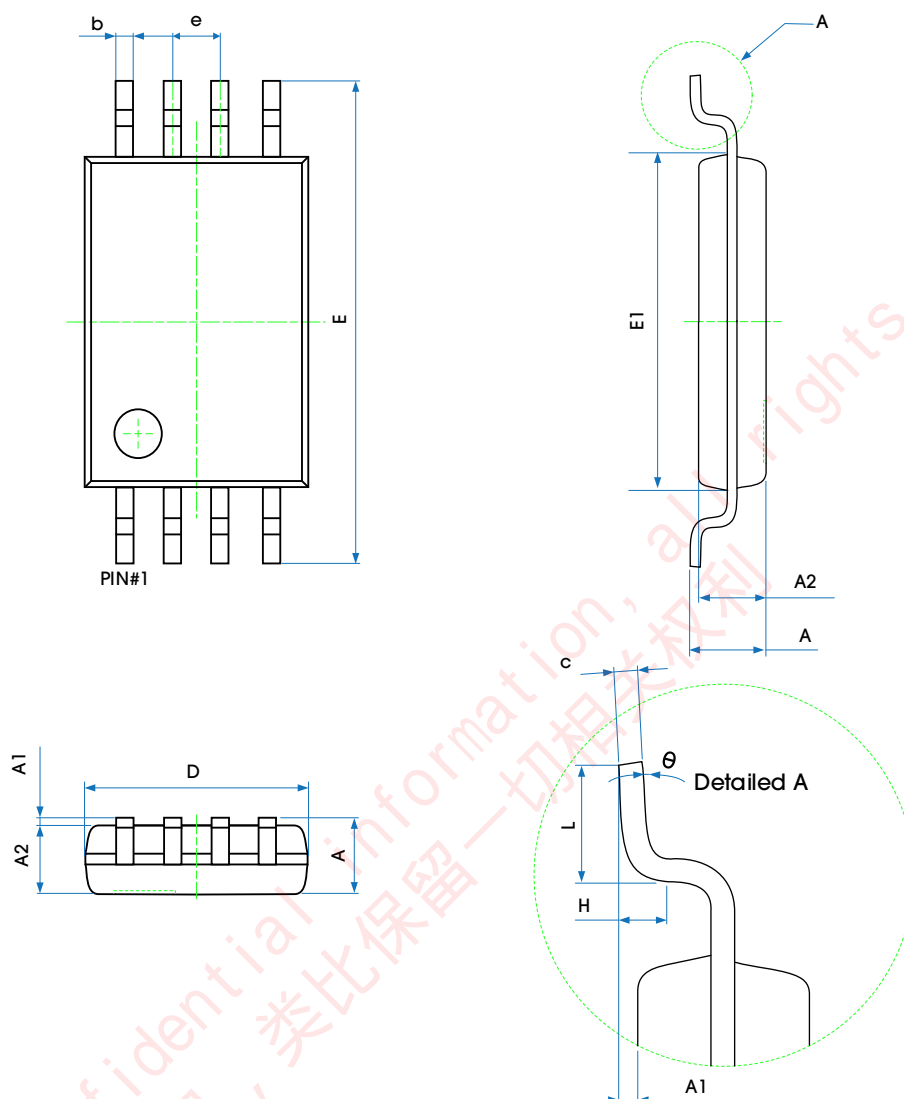


Figure 29. TSSOP-8 Package View

Table 9 provides detailed information about the dimensions of the TSSOP-8 package.

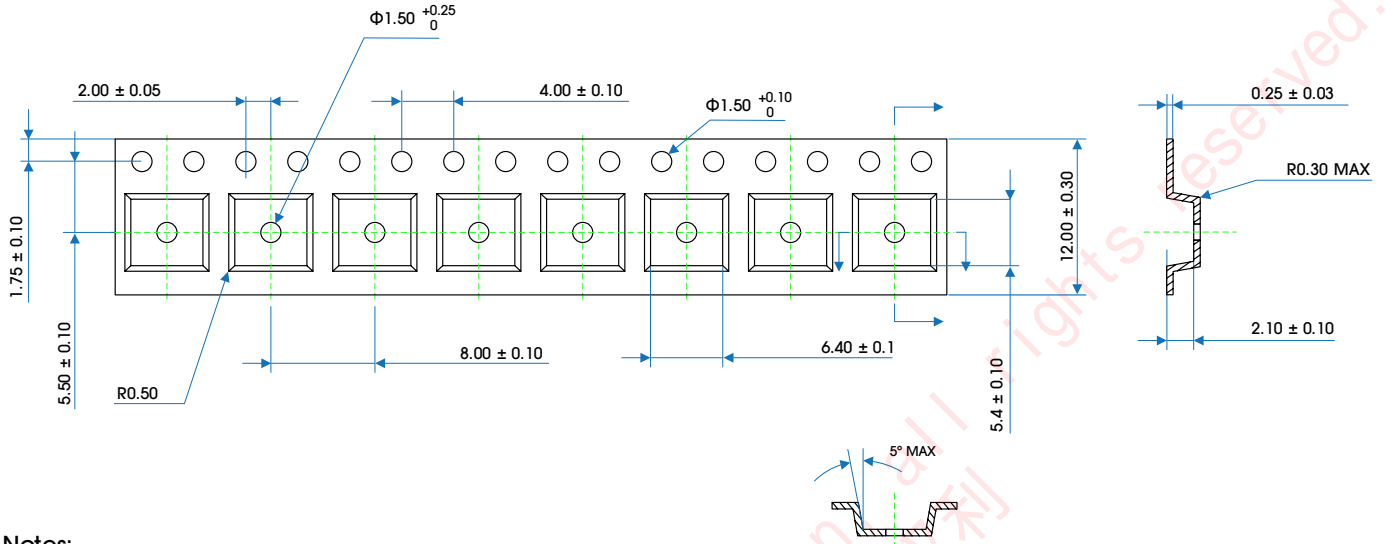
Table 9. Dimensions of the TSSOP-8 Package

SYMBOL	DIMENSIONS IN MILLIMETERS		DIMENSIONS IN INCHES	
	MIN	MAX	MIN	MAX
A	—	1.200	—	0.047
A1	0.050	0.150	0.002	0.006
A2	0.800	1.000	0.031	0.039
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
D	2.900	3.100	0.114	0.122
E	6.250	6.550	0.246	0.258
E1	4.300	4.500	0.169	0.177
e	0.650 (BSC)		0.026 (BSC)	
L	0.500	0.700	0.020	0.028
H	0.250 (TYP)		0.010 (TYP)	
θ	1°	7°	1°	7°

12. TAPE AND REEL INFORMATION

12.1 SOIC-8 PACKAGE

Figure 31 illustrates the carrier tape.



Notes:

1. Cover tape width: 9.5 ± 0.10 .
2. Cumulative tolerance of 10 sprocket hole pitch: ± 0.20 (max).
3. Camber: not to exceed 1mm in 100mm.
4. Mold#: SOIC-8.
5. All dimensions: mm.
6. Direction of view:

Figure 30. Carrier Tape Drawing

Table 11 provides information about tape and reel.

Table 10. Tape and Reel Information

PACKAGE TYPE	REEL	QTY/REEL	REEL/ INNER BOX	INNER BOX/ CARTON	QTY/CARTON	INNER BOX SIZE (mm)	CARTON SIZE (mm)
SOIC-8	13"	4000	1	8	32000	358*340*50	430*380*390

Figure 32 shows the product loading orientation—pin 1 is assigned at Q1.

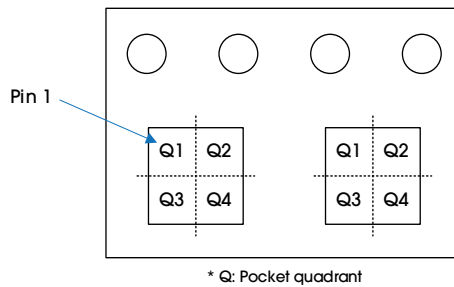
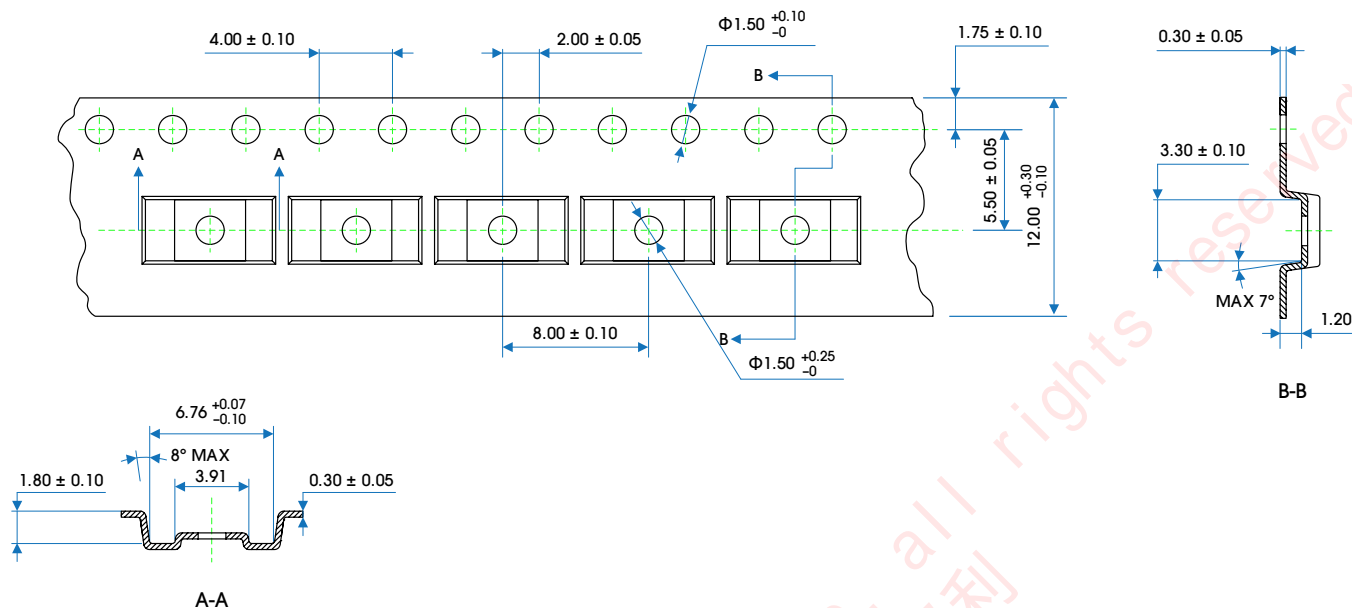


Figure 31. Product Loading Orientation

12.2 TSSOP-8 PACKAGE

Figure 33 illustrates the carrier tape.



Notes:

1. Cover tape width: 9.5 ± 0.10 .
2. Cumulative tolerance of 10 sprocket hole pitch: ± 0.20 (max).
3. Camber: not to exceed 1mm in 100mm.
4. Mold#: TSSOP-8.
5. All dimensions: mm.
6. Direction of view:

Figure 32. Carrier Tape Drawing

Table 12 provides information about tape and reel.

Table 11. Tape and Reel Information

PACKAGE TYPE	REEL	QTY/REEL	REEL/ INNER BOX	INNER BOX/ CARTON	QTY/CARTON	INNER BOX SIZE (mm)	CARTON SIZE (mm)
TSSOP-8	13"	4000	1	8	32000	358*340*50	430*380*390

Figure 34 shows the product loading orientation—pin 1 is assigned at Q1.

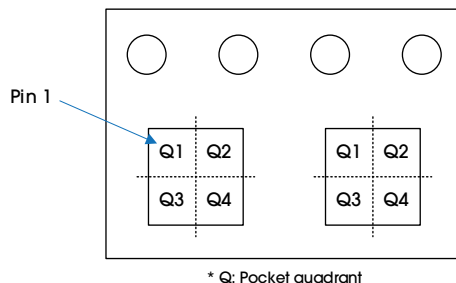


Figure 33. Product Loading Orientation

REVISION HISTORY

REVISION	DATE	DESCRIPTION
Rev 0.5	5 April	Initial create
Rev 1.0	17 May 2023	Changed table 5.5 based on test data.
Rev 1.1	18 May 2023	Changed typ errors.
Rev 1.2	24 May 2023	Added AEC-Q100 info
Rev 1.2.1	12 June 2023	Updated type error of auto ratings.
Rev 1.2.2	15 June 2023	Updated ESD notes error.

AnalogySemi confidential information, all rights reserved.
类比半导体保密信息, 类比保留一切相关权利