

具有±15kV ESD 保护功能的 3.3V 至 5V RS422 收发器

1. 产品特性

- 满足或超过 TIA/EIA-485A 标准的要求
- 数据速率：20Mbps
- 3V 至 5.5V 电源电压
- 带有限流驱动器和热关断功能
- 总线 I/O ESD 保护：±15kV HBM
- 1/8 单位负载（支持多达 256 个总线节点）
- 工作温度范围：-55° C 至 125° C
- 共模电压范围：±15V
- 故障保护范围：±30V
- 低工作电流：接收模式下最大工作电流 960μA
- 待机电流：<5μA
- 适用于热插拔功能的无干扰上电/下电
- 小尺寸 SOIC14 封装

2. 应用

- 电机驱动器
- 工厂自动化和控制
- 电网基础设施
- 楼宇自动化
- HVAC 系统
- 视频监控
- 过程控制
- 无线基础设施

3. 概述

CA-IF4220NF 是 3V 至 5.5V 供电的低功耗 RS-422 全双工收发器，能工作在 20Mbps 的传输速率。此款芯片接收器具有 1/8 单位负载，支持多达 256 个总线节点；

并且带有故障保护功能，当两个输入管脚为开路、短路、空闲时则保证输出管脚为高电平。

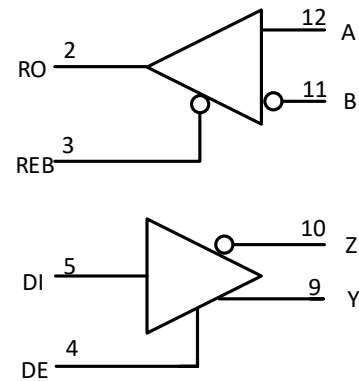
此款芯片未上电时驱动器输出管脚为高阻态，并且具有短路限流保护功能以及热关断功能，可以有效防止总线竞争或总线故障带来的过大功耗。

该系列的芯片 ESD 保护能力：±15kV HBM。CA-IF4220NF 在自然通风环境下的工作温度范围为-40°C 至 125°C。

表 1 器件信息

| 零件号 | 封装 | 封装尺寸(标称值) |
|-------------|--------|--------------|
| CA-IF4220NF | SOIC14 | 3.9mm*8.65mm |

CA-IF4220NF 简化原理图



4. 订购指南

表 2 有效订购零件编号

| 型号 | 全/半双工 | 速率 (Mbps) | 封装 |
|-------------|-------|-----------|--------|
| CA-IF4220NF | 全双工 | 20 | SOIC14 |

目录

| | | | |
|---------------------------------|---|------------------------|----|
| 1. 产品特性..... | 1 | 6.8. 典型特性 1:..... | 10 |
| 2. 应用..... | 1 | 6.9. 典型特性 2:..... | 11 |
| 3. 概述..... | 1 | 7. 参数测量信息..... | 12 |
| 4. 订购指南..... | 2 | 8. 详细说明..... | 13 |
| 5. 引脚功能描述..... | 4 | 8.1. 功能说明..... | 13 |
| 6. 产品规格..... | 5 | 8.2. 器件功能模式..... | 13 |
| 6.1. 绝对最大额定值 ¹ | 5 | 9. 应用信息..... | 14 |
| 6.2. ESD 额定值..... | 5 | 9.1. 典型应用..... | 14 |
| 6.3. 建议工作条件..... | 5 | 10. 封装信息..... | 15 |
| 6.4. 热量信息..... | 5 | 10.1. SOIC14 外形尺寸..... | 15 |
| 6.5. 电气特性..... | 6 | 11. 焊接信息..... | 16 |
| 6.6. 转换时间特性..... | 7 | 12. 编带信息..... | 17 |
| 6.7. 典型特性: 所有器件..... | 8 | 13. 重要声明..... | 17 |

| 修订版本号 | 修订内容 | 页码 |
|--------------|------|----|
| Version 1.00 | NA | NA |

5. 引脚功能描述

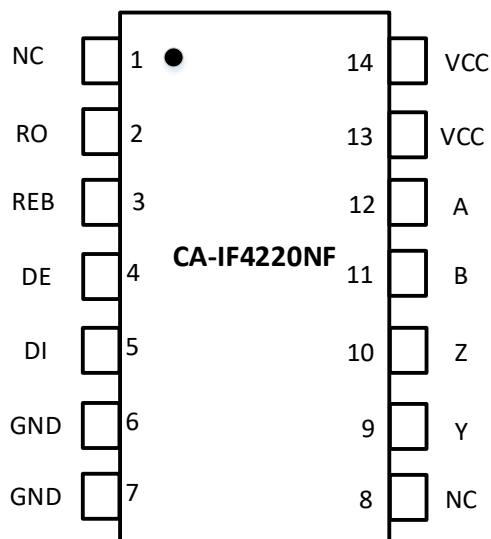


图 1 CA-IF4220NF 引脚图

表 5-2 CA-IF4220NF 引脚功能描述

| 引脚名称 | 引脚编号 | 类型 | 描述 |
|------|--------|------|----------------|
| NC | 1 | - | 该引脚悬空。 |
| RO | 2 | 数字输出 | 接收机总线输出端口。 |
| REB | 3 | 逻辑输入 | 接收机使能端口，低电平有效。 |
| DE | 4 | 逻辑输入 | 驱动器使能端口，高电平有效。 |
| DI | 5 | 数字输入 | 驱动器总线输入端口。 |
| GND | 6 | 地 | 地。 |
| NC | 8 | | 该引脚悬空。 |
| Y | 9 | 总线输出 | 驱动器正向输出端口。 |
| Z | 10 | 总线输出 | 驱动器反向输出端口。 |
| B | 11 | 总线输入 | 接收机反向输入端口。 |
| A | 12 | 总线输入 | 接收机正向输入端口。 |
| VCC | 13, 14 | 电源 | 电源。 |

6. 产品规格

6.1. 绝对最大额定值¹

| 参数 | 最小值 | 最大值 | 单位 |
|--------------------------------|------|----------------------|----|
| V _{CC} 电源电压 | -0.3 | 7.0 | V |
| V _{IO} 端口电压 A,B,Z,Y | -30 | 30 | V |
| V _{IO} 端口电压 DI,DE,REB | -0.3 | 7.0 | V |
| V _{IO} 端口电压 RO | -0.3 | V _{CC} +0.3 | V |
| T _J 结温 | | 150 | °C |
| T _{STG} 存储温度范围 | -65 | 150 | °C |

备注:

1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

6.2. ESD 额定值

| 参数 | 数值 | 单位 |
|-----------------------|--|--------|
| V _{ESD} 静电放电 | 人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001, 总线引脚 ¹ | ±15 kV |
| | 人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001, 其余引脚 ¹ | ±6 kV |
| | 器件充电模型 (CDM), 根据 JEDEC specification JESD22-C101, 所有引脚。 | ±2 kV |

备注:

1. JEDEC 文件 JEP155 规定 500V HBM 可通过标准 ESD 控制过程实现安全制造。

6.3. 建议工作条件

| 参数 | 最小值 | 典型值 | 最大值 | 单位 |
|-------------------------|-----|-----|-----------------|------|
| V _{CC} 模拟电源电压 | 3 | 5 | 5.5 | V |
| V _{IN} 总线输入电压 | -15 | | 15 | V |
| V _{IL} 低电平输入阈值 | 0 | | 0.8 | V |
| V _{IH} 高电平输入阈值 | 2 | | V _{CC} | V |
| R _L 差分负载电阻 | 54 | | | Ohm |
| 1/t _{UI} 数据速率 | | | 20 | Mbps |
| T _A 环境温度 | -40 | | 125 | °C |
| T _J 结温 | -40 | | 150 | °C |

6.4. 热量信息

| 热量表 | CA-IF4220NF SOIC14 | 单位 |
|-----------------------------|-----------------------|------|
| R _{θJA} IC 结至环境的热阻 | 120 | °C/W |

6.5. 电气特性

 在正常工作温度范围内（除非另有说明）。所有典型值均在 -40°C - 125°C 且电源电压为 $V_{CC}=5\text{V}$ 的情况下进行。

| 参数 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 | |
|-------------------------------|--|-----------------------|----------------------|-----|-----|----|
| 驱动器 | | | | | | |
| V _{OD} 差分输出电压 | R _L = 60 Ω, -15 V ≤ V _{test} ≤ 15 V (见图 23 共模负载下驱动器差分输出电压的测量图 23) ₍₁₎ | 1.5 | 3.5 | | V | |
| | R _L = 60 Ω, -15 V ≤ V _{test} ≤ 15 V, 4.5 V ≤ V _{CC} ≤ 5.5 V (见图 23) | 2.1 | | | | |
| | R _L = 100 Ω (见图 24) | 2 | 4 | | V | |
| | R _L = 54 Ω (见图 24) | 1.5 | 3.7 | | V | |
| Δ V _{OD} 差分输出电压变化 | R _L = 54 Ω (见图 24) | -200 | | 200 | mV | |
| V _{OC} 共模输出电压 | | 1 | V _{CC} /2 | 3 | V | |
| ΔV _{OC(SS)} 共模输出电压变化 | | -200 | | 200 | mV | |
| I _{OS} 短路输出电流 | -7 V ≤ V _O ≤ 12 V | -250 | | 250 | mA | |
| 接收机 | | | | | | |
| I _I 总线输入电流 | DE = 0 V, V _{CC} = 0 V or 5 V | V _I = 12V | | 75 | 125 | uA |
| | | V _I = -7V | -100 | -43 | | uA |
| | DE = 0 V, V _{CC} = 0 V or 5V | V _I = 15V | | 91 | 125 | uA |
| | | V _I = -15V | -200 | -97 | | uA |
| V _{TH+} 正向输入阈值电压 | 共模范围内 | | -100 | -20 | mV | |
| V _{TH-} 负向输入阈值电压 | | -200 | -130 | | mV | |
| V _{HYS} 输入迟滞电压 | | | 30 | | mV | |
| V _{OH} 输出高电平 | I _{OH} = -4 mA | V _{CC} -0.4 | V _{CC} -0.2 | | V | |
| V _{OL} 输出低电平 | I _{OL} = 4 mA | | 0.2 | 0.4 | V | |
| I _{OZR} 输出高阻电流 | V _O = 0 V or V _{CC} , REB = V _{CC} | -1 | | 1 | uA | |
| 输入逻辑 | | | | | | |
| V _{IH} 逻辑输入高电平 | DI, V _{CC} = 5.5 V | 2 | | | V | |
| V _{IL} 逻辑输入低电平 | DI, V _{CC} = 4.5 V | | | 0.8 | V | |
| I _{IN} 逻辑输入电流 | 3 V ≤ V _{CC} ≤ 5.5 V, 0 V ≤ V _{IN} ≤ V _{CC} | -6.2 | | 6.2 | uA | |
| 器件 | | | | | | |
| I _{CC} 工作电流（静态） | 驱动器和接收机使能, REB=0V, DE = V _{CC} , 空载 | 0.4 | 0.8 | 1.2 | mA | |
| | 驱动器使能, 接收机关闭, REB=V _{CC} , DE = V _{CC} , 空载 | | 0.8 | 1.2 | mA | |
| | 驱动器关闭, 接收机使能, REB=0V, DE = 0V, 空载 | | 700 | 960 | uA | |
| | 驱动器关闭, 接收机关闭, REB=V _{CC} , DE = 0V, D=open, 空载 | | 2.4 | 5 | uA | |
| TSD 热关断温度 | | | 180 | | °C | |

 (1) |V_{OD}| ≥ 1.4 V 当 T_A > 85 °C, V_{test} < -7 V 并且 V_{CC} < 3.135 V 时;

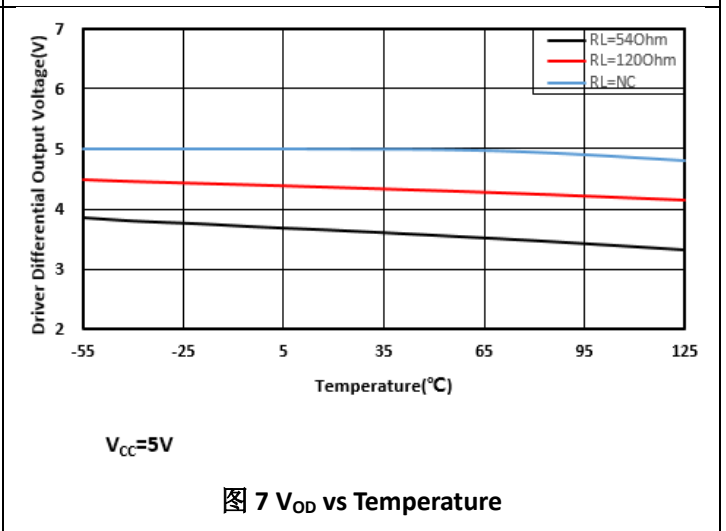
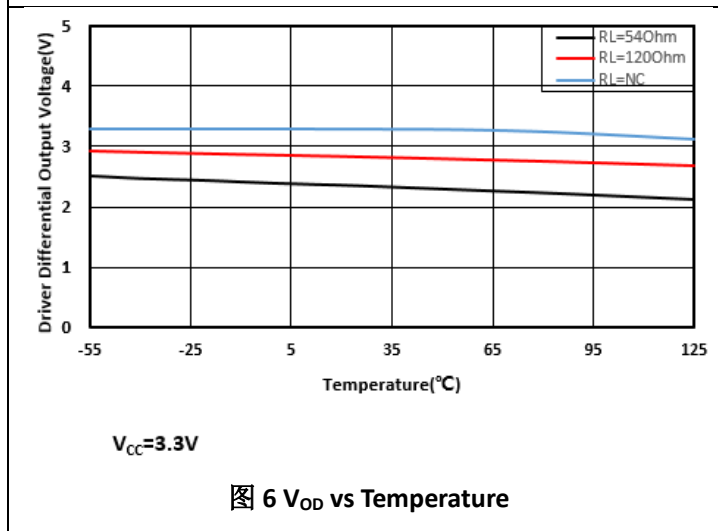
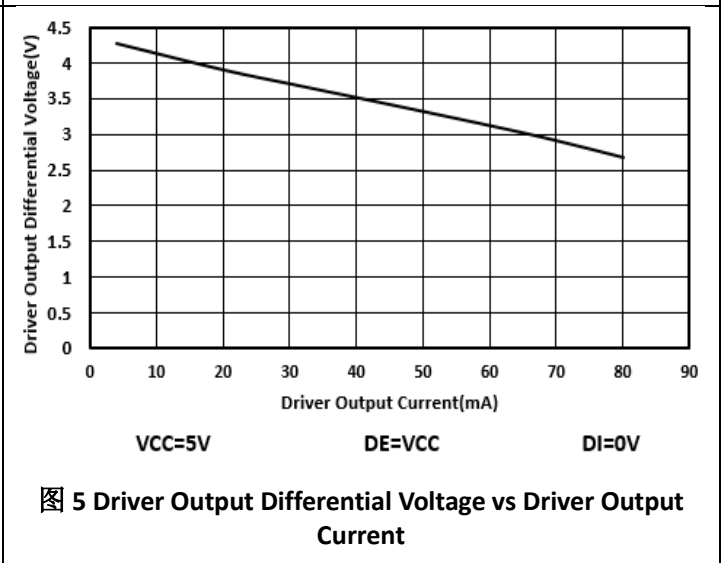
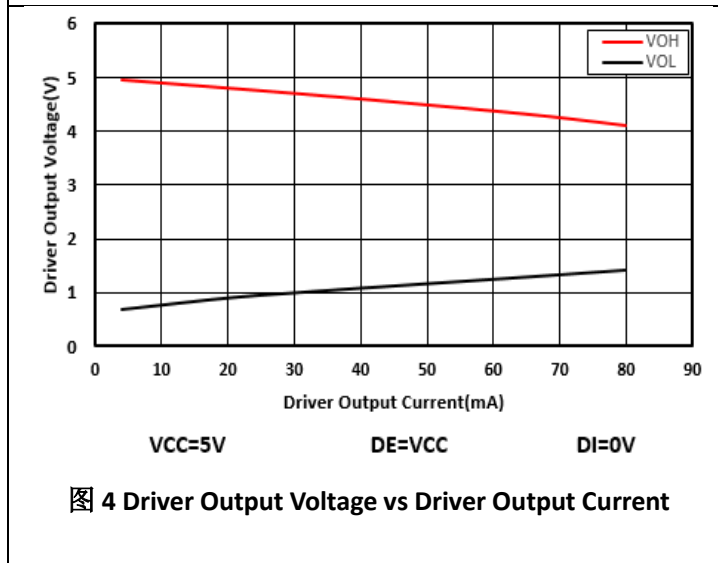
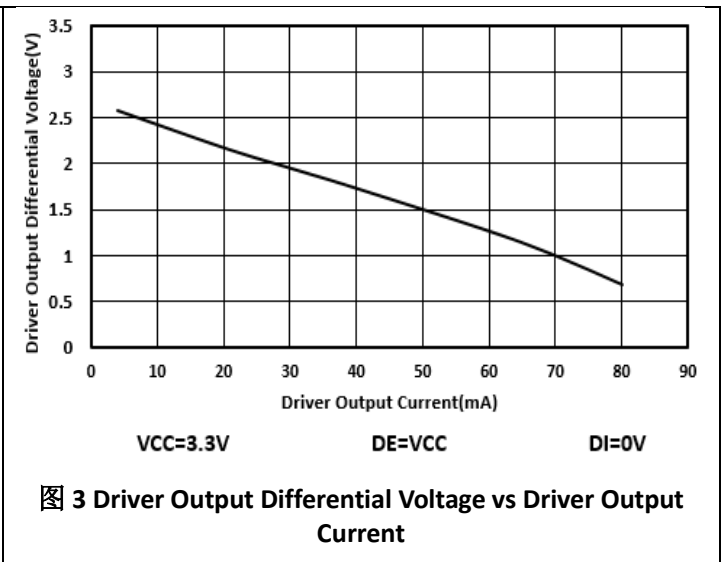
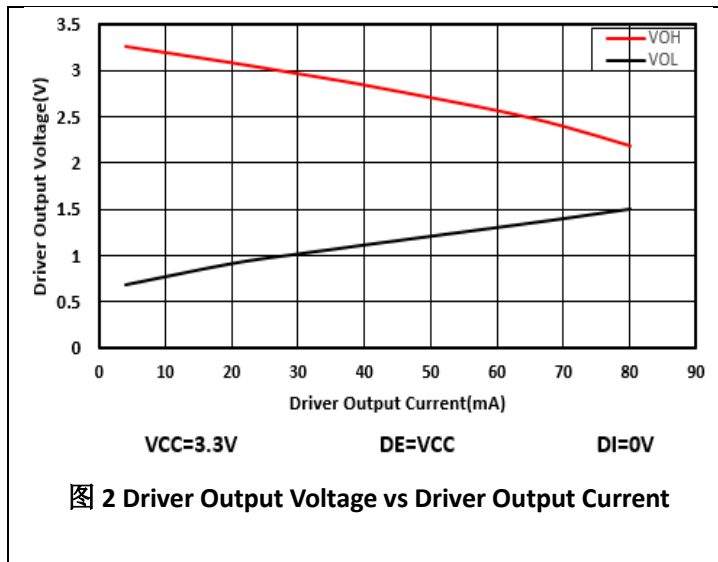
 (2) 在任何特定条件下, 确保 V_{TH+} 至少比 V_{TH-} 高一个 V_{HYS}。

6.6. 转换时间特性

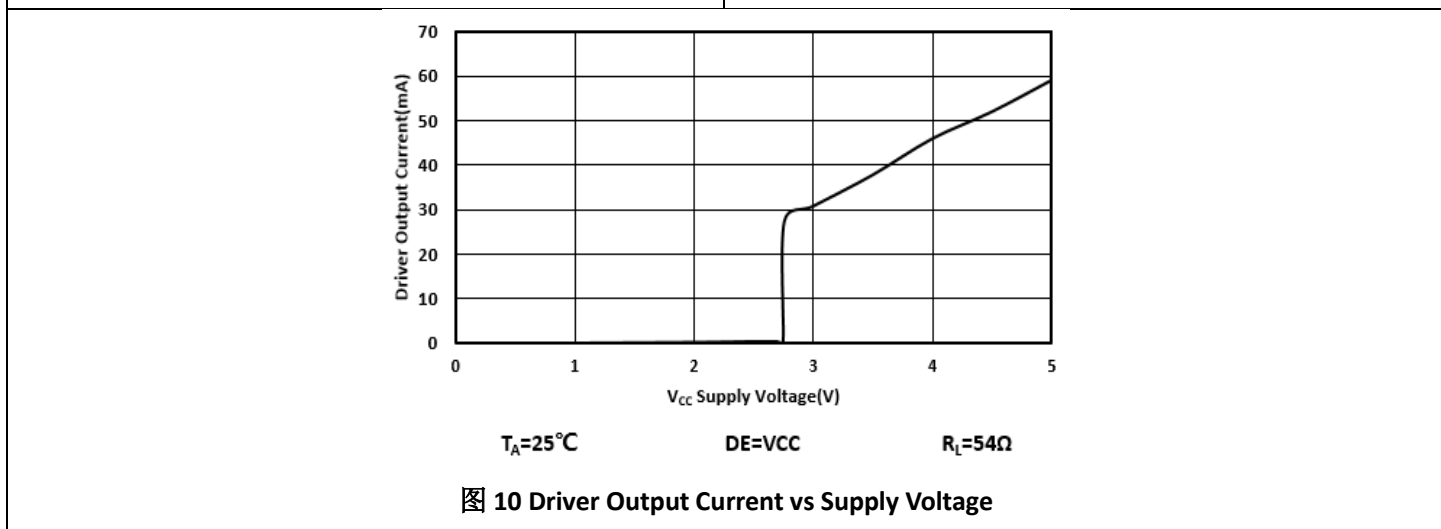
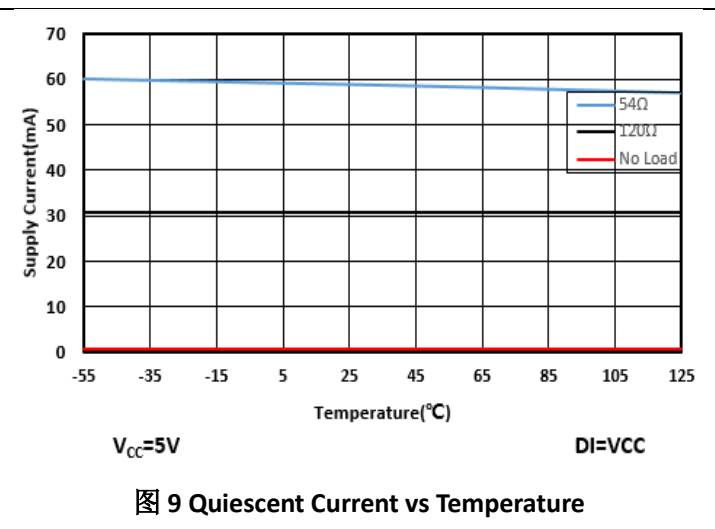
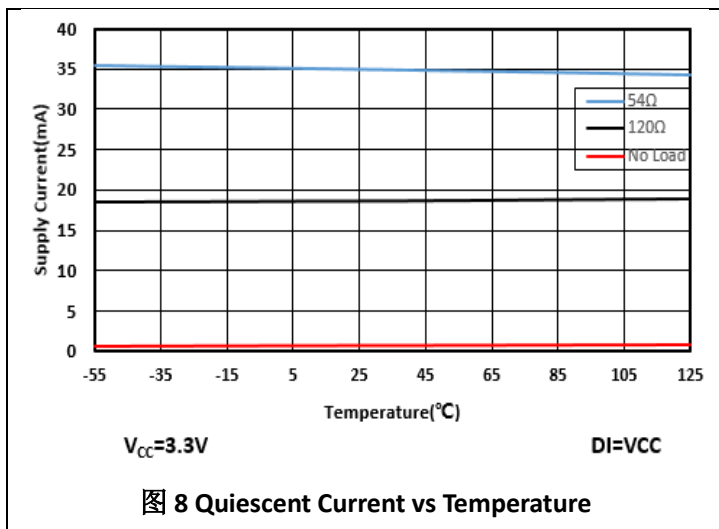
在正常工作温度范围内（除非另有说明）。所有典型值均在 -40°C – 125°C 且电源电压为 $V_{\text{CC}} = 5\text{V}$ 的情况下进行。

| 参数 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----------------------------------|---|-----|-----|-----|----|
| 驱动器 | | | | | |
| t_r, t_f | 上升/下降时间 | 1 | 3 | 6 | ns |
| $t_{\text{PHL}}, t_{\text{PLH}}$ | 传输延迟 | 3 | 10 | 20 | ns |
| $t_{\text{SK(P)}}$ | 脉宽失真, $ t_{\text{PHL}} - t_{\text{PLH}} $ | | | | |
| 接收机 | | | | | |
| t_r, t_f | 上升/下降时间 | | 2 | 6 | ns |
| $t_{\text{PHL}}, t_{\text{PLH}}$ | 传输延迟 | | 25 | 40 | ns |
| $t_{\text{SK(P)}}$ | 脉宽失真, $ t_{\text{PHL}} - t_{\text{PLH}} $ | | | | |

6.7. 典型特性: 所有器件



Typical Characteristics : ALL Devices(接上页)



6.8. 典型特性 1:

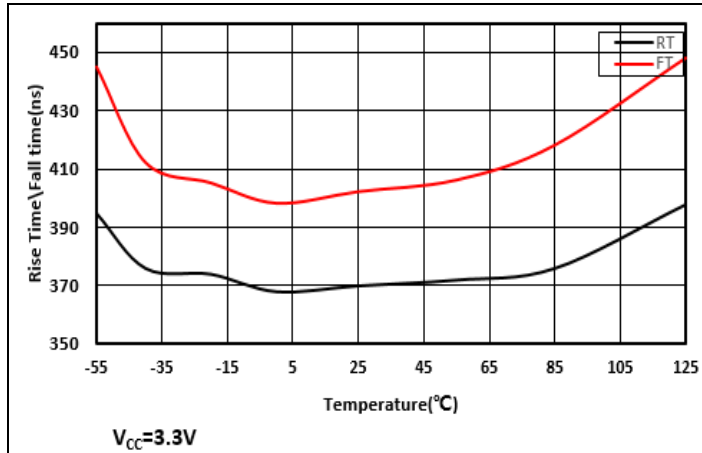


图 11 Rise Time\Fall Time vs Temperature

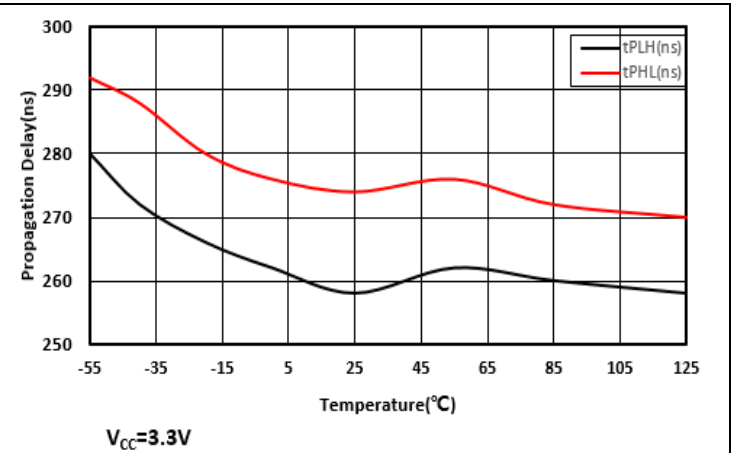


图 12 Propagation Delay vs Temperature

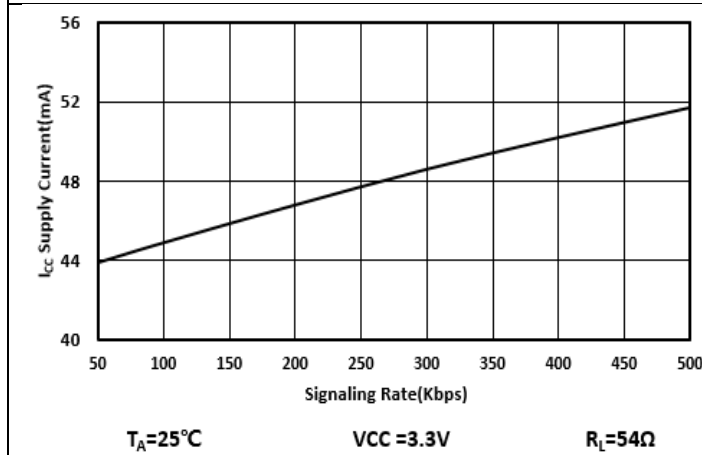


图 13 ICC Supply Current vs Signaling Rate

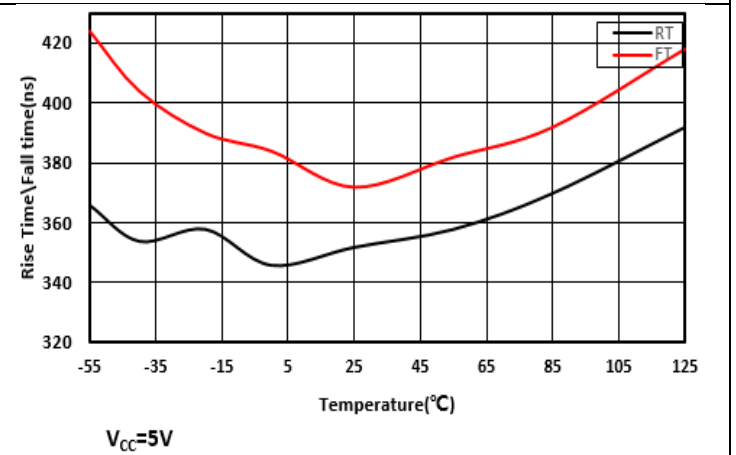


图 14 Rise Time\Fall Time vs Temperature

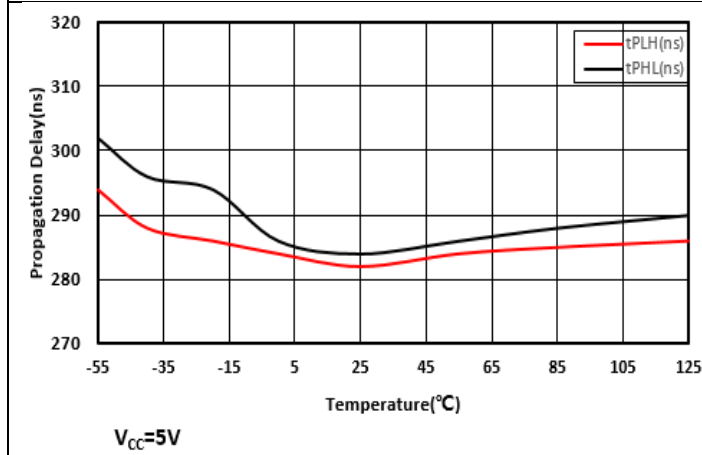


图 15 Propagation Delay vs Temperature

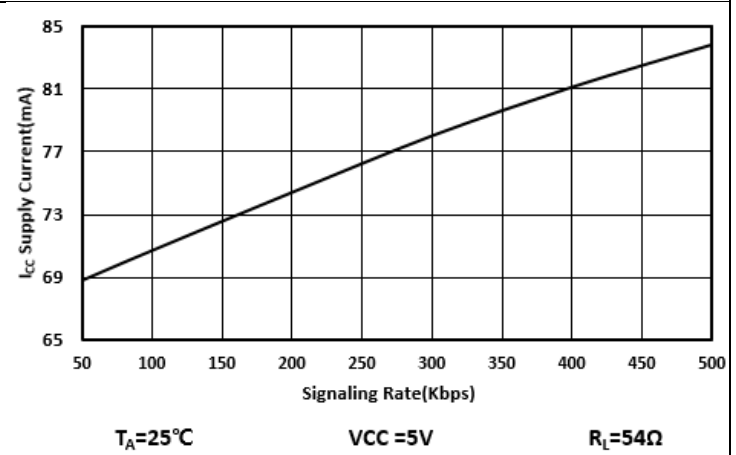


图 16 ICC Supply Current vs Signaling Rate

6.9. 典型特性 2:

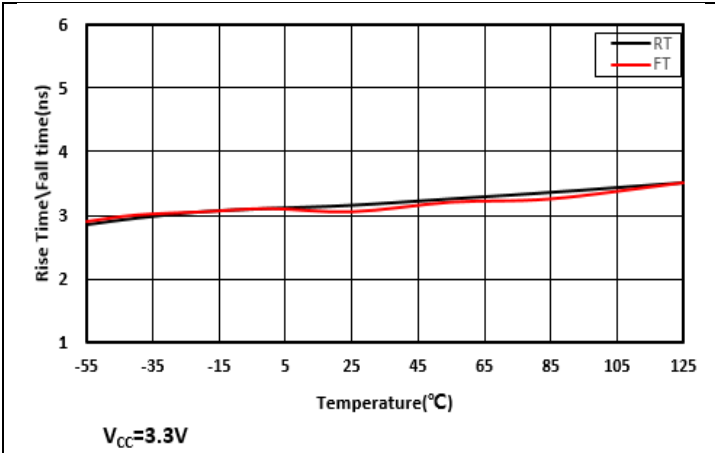


图 17 Rise Time\Fall Time vs Temperature

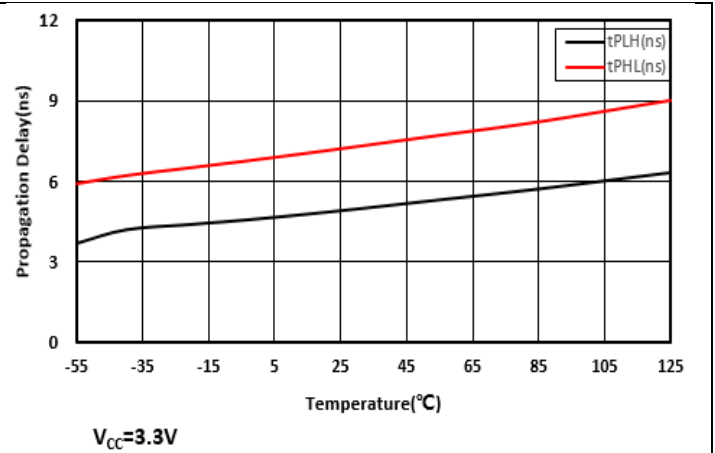


图 18 Propagation Delay vs Temperature

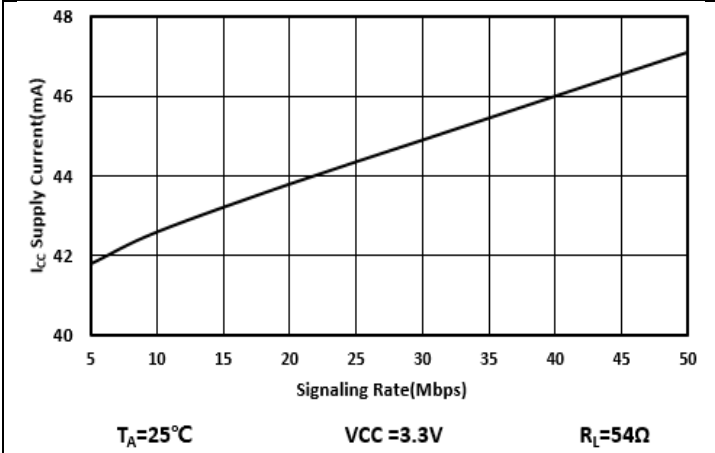


图 19 Icc Supply Current vs Signaling Rate

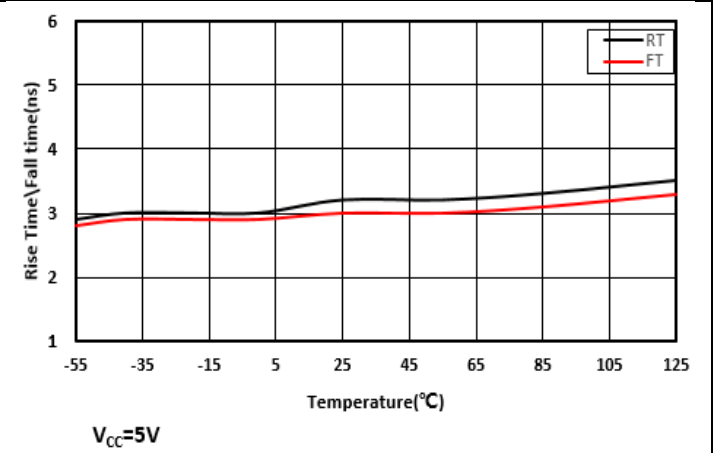


图 20 Rise Time\Fall Time vs Temperature

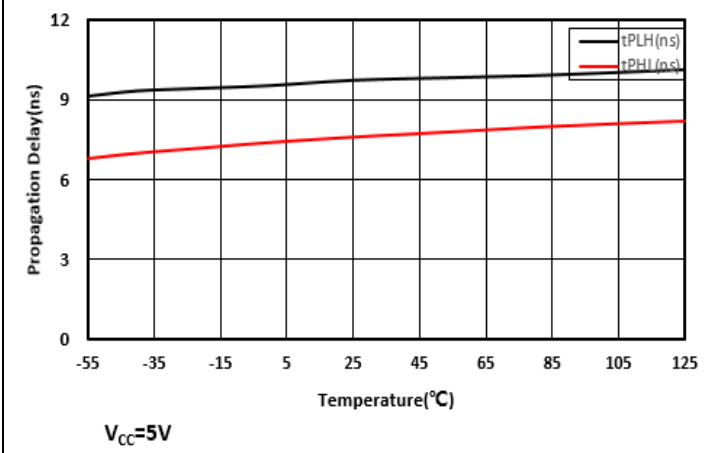


图 21 Propagation Delay vs Temperature

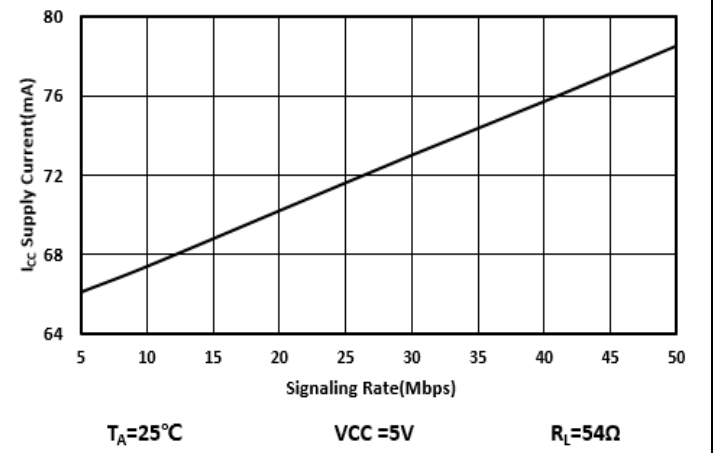


图 22 Icc Supply Current vs Signaling Rate

7. 参数测量信息

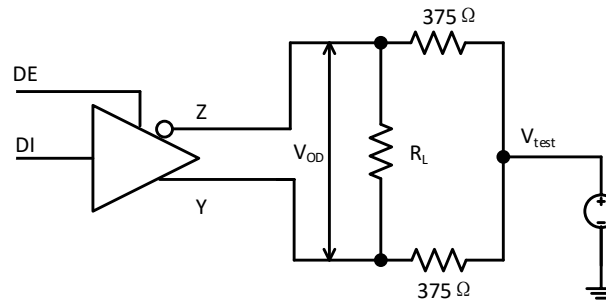


图 23 共模负载下驱动器差分输出电压的测量

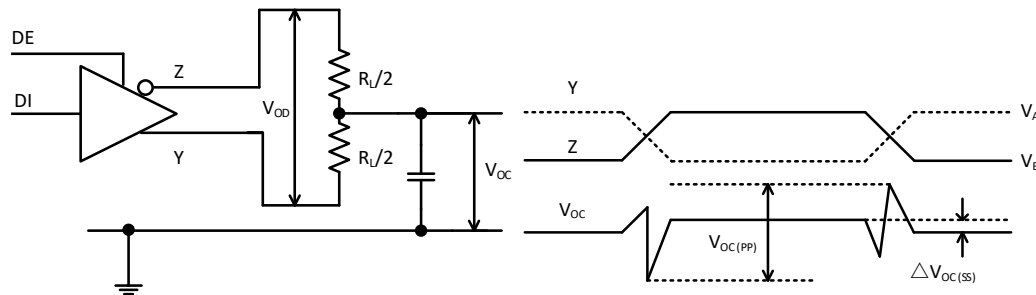


图 24 使用 RS-485 负载测量驱动器差分 and 共模输出

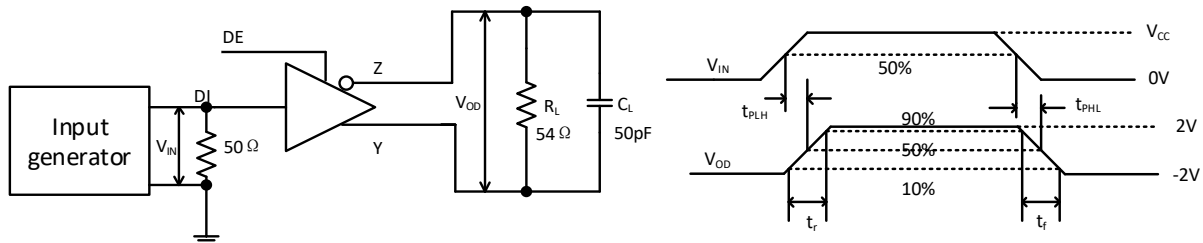


图 25 测量驱动器差分输出的上升和下降时间以及传播延迟

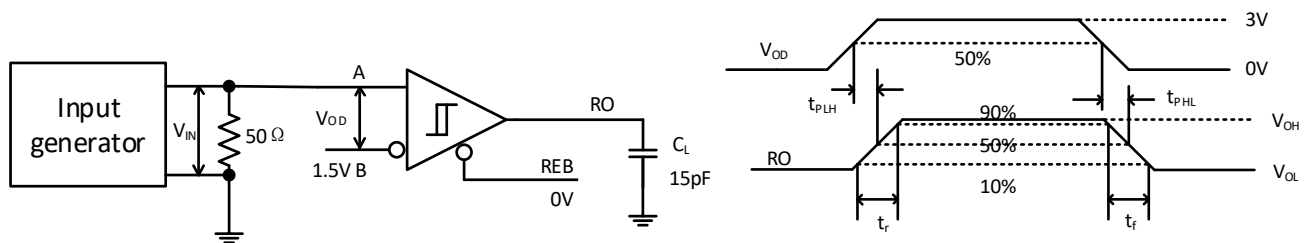


图 26 接收机输出上升和下降时间以及传播延迟的测量

8. 详细说明

8.1. 功能说明

CA-IF4220NF 器件系列集成了大的迟滞输入阈值，可为接收器输入阈值提供内部偏置。在总线空闲或总线短路的情况下，接收器输出保持逻辑高电平，而无需外部故障安全偏置电阻。器件可在 -40°C 至 125°C 的宽环境温度范围内工作。

8.2. 器件功能模式

当驱动器使能引脚 DE 为逻辑高电平时，差分输出 Y 和 Z 跟随数据输入 DI 的逻辑状态。DI 处的逻辑高电平导致 Y 变为高电平，而 Z 变为低电平。在这种情况下，定义 $V_{OD} = V_Y - V_Z$ 的差分输出电压为正。当 DI 为低电平时，输出状态反转：Z 变为高电平，Y 变为低电平， V_{OD} 为负。

当 DE 为低电平时，两个输出均变为高阻态。在这种情况下，DI 处的逻辑状态无关紧要。DE 引脚具有一个内部下拉电阻接地，因此，在开路时默认情况下禁用驱动器（高阻抗）。DI 引脚具有一个内部上拉电阻至 V_{CC} ，因此，在使能驱动器时将其悬空，输出 A 变为高电平，而 B 变为低电平。

表 3 CA-IF4220NF 驱动器真值表

| 输入 | 使能 | 输出 | | 功能 |
|------|------|----|---|---------------|
| | | Y | Z | |
| H | H | H | L | 有效输出高电平 |
| L | H | L | H | 有效输出低电平 |
| X | L | Z | Z | 禁用驱动器 |
| X | OPEN | Z | Z | 禁用驱动器（默认状态） |
| OPEN | H | H | L | 有效输出高电平（默认状态） |

当接收器使能引脚 REB 为逻辑低电平时，接收器被使能。当 $V_{ID} = V_A - V_B$ 的差分输入电压高于正输入阈值 V_{TH+} 时，接收器输出 RO 变为高电平。当 V_{ID} 低于负输入阈值 V_{TH-} 时，接收器输出 RO 变为低电平。如果 V_{ID} 在 V_{TH+} 和 V_{TH-} 之间，则输出不确定。

当 REB 为逻辑高电平或悬空时，接收器输出为高阻抗， V_{ID} 的大小和极性无关紧要。当收发器与总线断开连接（开路），总线线路彼此短路（短路）或总线未被驱动时，接收器输入的内部偏置会导致输出变为故障安全高电平（总线空闲状态）。

表 4 CA-IF4220NF 接收机真值表

| 差分输入 | 使能 | 输出 | 功能 |
|------------------------------|------|----|-------------|
| $V_{ID} = V_A - V_B$ | REB | RO | |
| $V_{TH+} < V_{ID}$ | L | H | 有效输出高电平 |
| $V_{TH-} < V_{ID} < V_{TH+}$ | L | ? | 总线中间态 |
| $V_{ID} < V_{TH-}$ | L | L | 有效输出低电平 |
| X | H | Z | 禁用接收机 |
| X | OPEN | Z | 禁用接收机（默认状态） |
| Open-circuit bus | L | H | 故障安全高电平输出 |
| Short-circuit bus | L | H | 故障安全高电平输出 |
| Idle (terminated) bus | L | H | 故障安全高电平输出 |

9. 应用信息

CA-IF422NF 为全双工 RS-422 收发器，通常用于异步数据传输。对于半双工器件，驱动器和接收器的使能引脚允许配置不同的工作模式。全双工的实现需要两对信号

9.1. 典型应用

对（四根线），以允许每个节点在一对信号线上传数据，同时在另一对信号线上接收数据。

RS-422 总线由并联连接到总线电缆的多个收发器组成。为了消除线路反射，电缆的两个终端各自接一个终端电阻 R_T ，该电阻的值与电缆的特性阻抗 Z_0 相匹配。这种并联端接阻抗的方法通常可在更长的电缆长度上实现更高的数据传输速率。

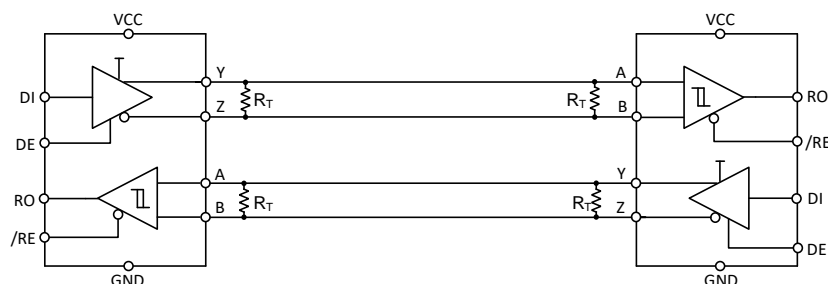
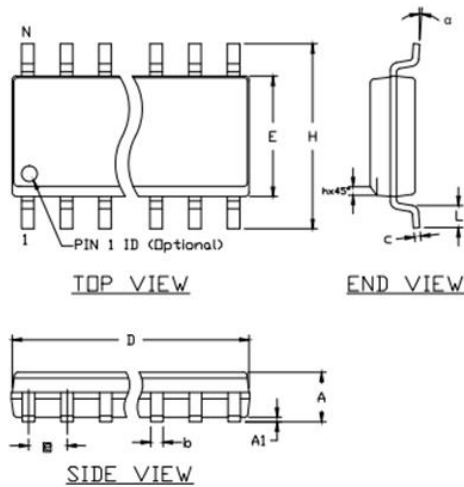


图 28 使用全双工收发器的典型 RS-422 网络结构

10. 封装信息

10.1. SOIC14 外形尺寸



| SYMBOL | COMMON DIMENSIONS | | | | | |
|--------|-------------------|-------|-------|----------|-------|------|
| | INCHES | | | MM | | |
| | MIN. | TYP.* | MAX. | MIN. | TYP.* | MAX. |
| A | .053 | .061 | .069 | 1.35 | 1.55 | 1.75 |
| A1 | .004 | .007 | .010 | 0.10 | 0.18 | 0.25 |
| b | .014 | .017 | .019 | 0.35 | 0.42 | 0.49 |
| c | .007 | .009 | .010 | 0.19 | 0.22 | 0.25 |
| E | .150 | .154 | .157 | 3.80 | 3.90 | 4.00 |
| e | .050 BSC | | | 1.27 BSC | | |
| H | .228 | .236 | .244 | 5.80 | 6.00 | 6.20 |
| L | .016 | .033 | .050 | 0.40 | 0.84 | 1.27 |
| α | 0° | 4° | 8° | 0° | 4° | 8° |
| h | 0.01 | 0.015 | 0.019 | 0.25 | 0.38 | 0.5 |

* Typical value provided for reference only. This is not a specification.

| SYMBOL | VARIATION A | | | | | |
|-----------|--|-------|------|------|-------|------|
| | INCHES | | | MM | | |
| | MIN. | TYP.* | MAX. | MIN. | TYP.* | MAX. |
| D | .189 | .193 | .197 | 4.80 | 4.90 | 5.00 |
| N | 8 | | | | | |
| MS012 | AA | | | | | |
| PKG. CODE | S8+2, S8+2C, S8+4, S8+4C, S8+5, S8+6F, S8+7F, S8+8F, S8+10F, S8+11F, S8+16F, S8+19F, S8+20, S8+21, S8M+1, S8M+5, S8MS+22, S8+22, S8+23, S8MS+23, S8MS+24 | | | | | |

| SYMBOL | VARIATION B | | | | | |
|-----------|--|-------|------|------|-------|------|
| | INCHES | | | MM | | |
| | MIN. | TYP.* | MAX. | MIN. | TYP.* | MAX. |
| D | .337 | .341 | .344 | 8.55 | 8.65 | 8.75 |
| N | 14 | | | | | |
| MS012 | AB | | | | | |
| PKG. CODE | S14+1, S14+1C, S14+4, S14+5, S14+6, S14M+4, S14M+5, S14M+6, S14M+7 | | | | | |

| SYMBOL | VARIATION C | | | | | |
|-----------|---|-------|------|------|-------|-------|
| | INCHES | | | MM | | |
| | MIN. | TYP.* | MAX. | MIN. | TYP.* | MAX. |
| D | .386 | .390 | .394 | 9.80 | 9.90 | 10.00 |
| N | 16 | | | | | |
| MS012 | AC | | | | | |
| PKG. CODE | S16+1, S16+1C, S16+3, S16+5, S16+6, S16+8, S16+7F, S16+9F, S16+10F, S16M+3, S16M+6, S16M+11, S16MS+12 | | | | | |

NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED.
2. MATERIAL MUST COMPLY WITH BANNED AND RESTRICTED SUBSTANCES SPEC # 10-0131.
3. DIMENSIONS D AND E DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE MOLD PROTRUSION IS 0.15 MM (.006") PER SIDE.
4. LEADS TO BE COPLANAR WITHIN 0.10mm (.004").
5. MEETS JEDEC MS012
6. ALL DIMENSIONS APPLY TO BOTH LEADED (-) AND PbFREE (+) PKG. CODES.

备注:

1. 图中所有数值除了角度外其余单位为毫米。

11. 焊接信息

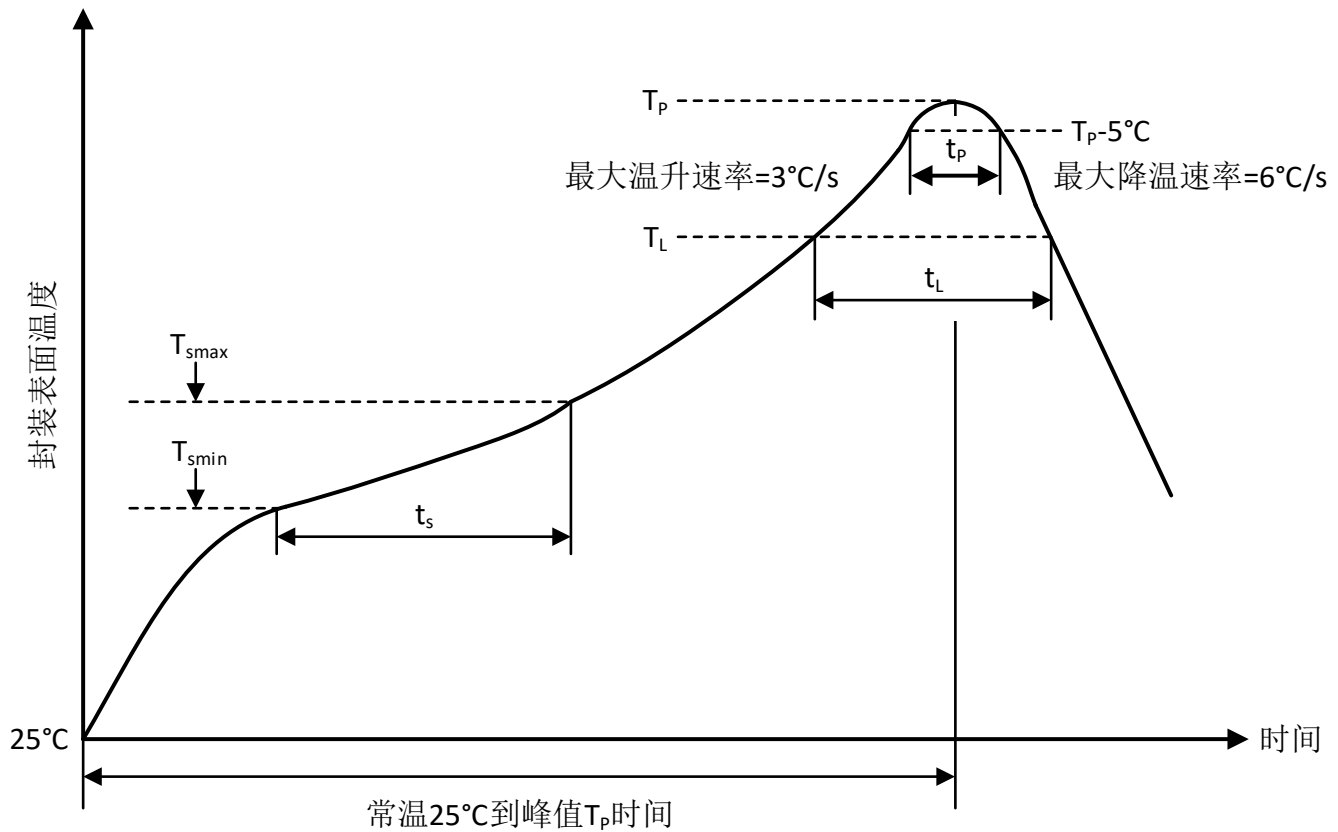
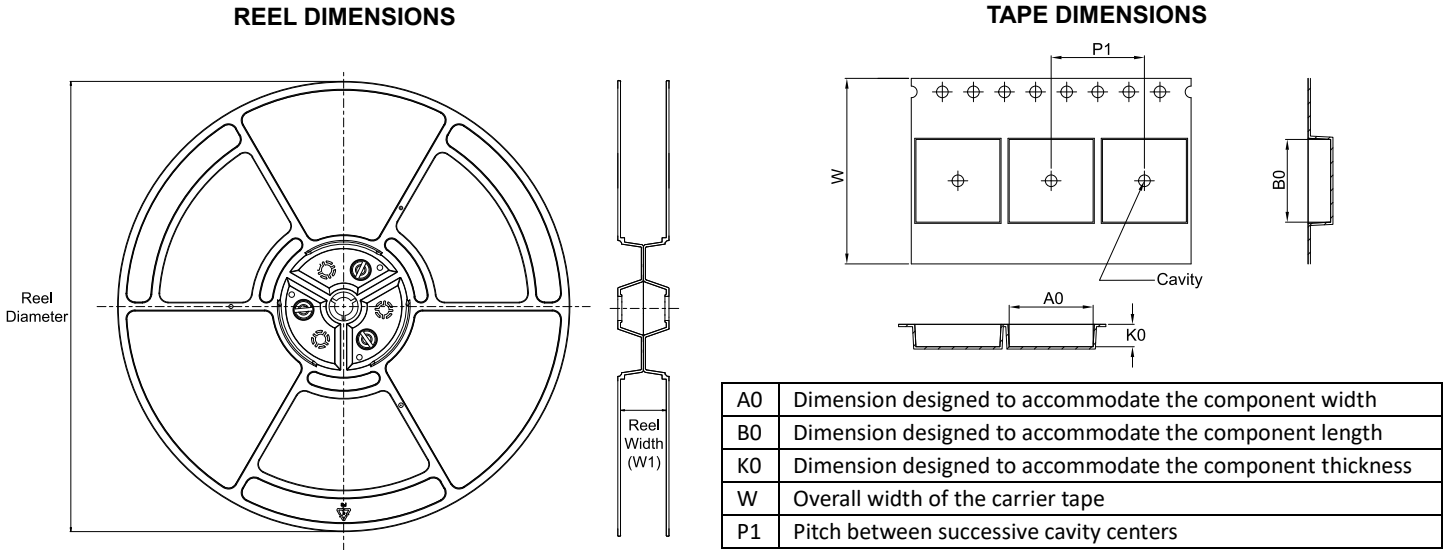


图 11-1 焊接温度曲线

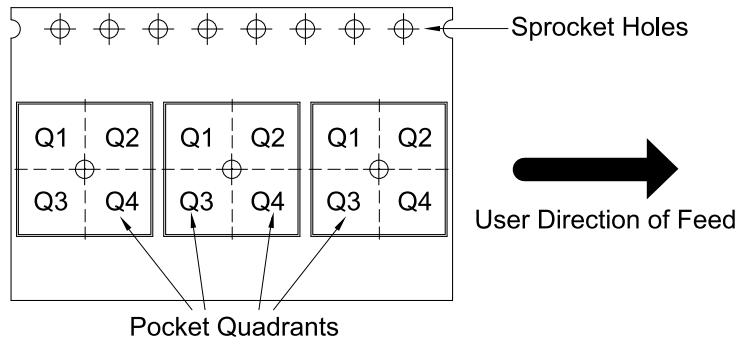
表 11-1 焊接温度参数

| 简要说明 | 无铅焊接 |
|---|----------|
| 温升速率 (T _L =217°C 至峰值 T _p) | 最大 3°C/s |
| T _{smin} =150°C 到 T _{smax} =200°C 预热时间 t _s | 60~120 秒 |
| 温度保持 217°C 以上时间 t _L | 60~150 秒 |
| 峰值温度 T _p | 260°C |
| 小于峰值温度 5°C 以内时间 t _p | 最长 30 秒 |
| 降温速率 (峰值 T _p 至 T _L =217°C) | 最大 6°C/s |
| 常温 25°C 到峰值温度 T _p 时间 | 最长 8 分钟 |

12. 编带信息



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|-------------|--------------|-----------------|------|------|--------------------|--------------------|---------|---------|---------|---------|--------|---------------|
| CA-IF4220NF | SOIC | NF | 14 | 2500 | 330 | 16.4 | 6.5 | 9.0 | 2.1 | 8.0 | 16.0 | Q1 |

13. 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipalog.com>

X-ON Electronics

Largest Supplier of Electrical and Electronic Components

Click to view similar products for [RF Transceiver category](#):

Click to view products by [Chipanalog manufacturer](#):

Other Similar products are found below :

[BCM43217KMLG](#) [BGT24LTR22E6327XTSA1](#) [TRF6900PT](#) [NCH-RSL15-284-101Q40-ACG](#) [NCH-RSL15-512-101Q40-ACG](#) [WS470L](#)
[WS4460](#) [WS18210](#) [WS480X](#) [WS531](#) [CA-IF4220NF](#) [VG480R](#) [VG590](#) [SI4461-C2A-GMR](#) [CC1260RGZT](#) [NRF51822-CEAA-R \(E0\)](#)
[BGT24LTR11N16E6327XTSA1](#) [725TRX8-16K](#) [SI4455-C2A-GMR](#) [S2-LPQTR](#) [AT86RF232-ZX](#) [SI4463-C2A-GMR](#) [SI4463-B1B-ZM0R](#)
[CC8530RHAR](#) [CC1201RHBR](#) [SX1281IMLTRT](#) [Si4055-C2A-GM](#) [AD9361BBCZ](#) [AD9364BBCZ](#) [ADF7020-1BCPZ-RL7](#) [ADF7021BCPZ-](#)
[RL](#) [ADF7021BCPZ-RL7](#) [ADF7021-NBCPZ](#) [ADF7023BCPZ](#) [AT86RF231-ZF](#) [AT86RF231-ZU](#) [AT86RF232-ZXR](#) [AT86RF233-ZU](#)
[CC2564BYFVR](#) [CYRF8935A-24LQXC](#) [CMT2119A-ESR](#) [CMT2110A-ESR](#) [F113](#) [PT4455](#) [Si24R2](#) [HT9170D](#) [CMT2210LC-ESR2](#) [BGT](#)
[24MTR11 E6327](#) [BGT24MTR11E6327XUMA1](#) [BGT24MTR12E6327XUMA1](#)