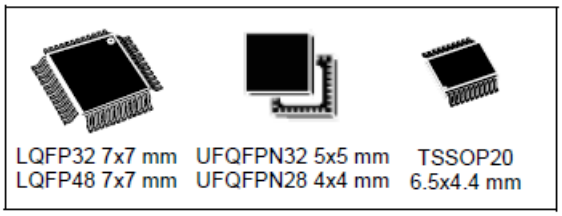
CKS32F031x4
CKS32F031x6
基于 ARM 的 32 位 MCU，32 K 字节 Flash，9 定时器，ADC 和多种通讯接口，2.0 到 3.6V 供电

功能

- **内核：ARM 32位的Cortex™-M0 CPU，频率最高可达48MHz**
- **储存器**
  - 从 16K 到 32K 字节的闪存储存器
  - 4K 字节的 SRAM 带硬件校验
- **CRC计算单元**
- **复位和供电管理**
  - 数字和I/O口提供：2.0～3.6伏供电
  - 模拟提供：V_{DDA}=V_{DD}～3.6伏
  - 上电/掉电复位(POR/PDR)
  - 可编程电压检测器(PVD)
  - 低功耗休眠，停止，和待机模式
  - 用于RTC和备份寄存器的电源V_{BAT}
- **时钟管理**
  - 4到32MHz晶体振荡器
  - 32kHz RTC用可的校准振荡器
  - 内部8MHz RC带6倍频锁相环
  - 内部40kHz RC振荡器
- **多达39个高速I/O口**
  - 全部可映射为外部中断输入
  - 多达26个I/O口支持5V容忍
- **5通道DMA控制器**
- **1×12 位 ,1.0微 秒 ADC(多至10采样通道)**
  - 转换范围: 0~3.6V
  - 单独的2.4到3.6伏模拟供电
- **多达9个定时器**
  - 一个16位7通道高级控制定时器用于6通道PWM输出，带死区时间发生器和紧急刹车功能
  - 一个32位和一个16位定时器，每个多达4路输入捕获或输出比较通道，可用于红外控制和解码



  - 一个16位定时器，带有2个输入捕获/输出比较及反极性输出通道，死区时间发生器，紧急刹车功能
  - 一个16位定时器，带有输入捕获/输出比较及反极性输出通道，死区时间发生器，紧急刹车功能和IR控制调制门
  - 一个16位定时器带一路输入捕获/输出比较
  - 独立和系统窗口看门狗定时器
  - SysTick定时器：24位向下计数
- **日历型RTC集成闹钟可周期性自动从Stop/Standby状态唤醒**
- **通讯接口**
  - 1个I^2C接口：支持极速模式(1 Mbit/s), 20mA电流槽，支持SMBus/PMBus和从Stop模式唤醒
  - 1个USART接口：支持主同步SPI，modem控制功能，ISO7816接口，LIN, IrDR,自动波特率检测功能和唤醒功能
  - 1个SPI接口(18Mbit/s)外设支持4到16位可编程字长，与I^2S接口复用
- **串行两线调试 (SWD)**
- **96位唯一ID**
- **扩展温度范围：**-40～+105°C

目录

功能 1
目录 1
1 介绍 4
2 描述 5
3 功能概述 7
3.1 ARM®的 Cortex™-M0 内核 7
3.2 储存器 7
3.3 启动模式 8
3.4 循环冗余校验计算单元（CRC） 8
3.5 电源管理 8
3.5.1 供电方式 8
3.5.2 电源监测 9
3.5.3 稳压器 9
3.5.4 低功耗模式 9
3.6 时钟和启动 10
3.7 通用输入/输出端口(GPIO) 11
3.8 直接储存器访问控制器（DMA） 12
3.9 中断和事件 12
3.9.1 向量嵌套中断控制器（NVIC） 12
3.9.2 扩展中断/事件控制器（EXTI） 12
3.10 模数转换器（ADC） 13
3.10.1 温度传感器 13
3.10.2 内部参考电压(V_{REFINT}) 13
3.10.3 V_{BAT} 电池电压监测 14
3.11 定时器和看门狗 14
3.11.1 高级控制定时器（TIM1） 14
3.11.2 通用定时器（TIM2，3，14，16，17） 15
3.11.3 独立窗口看门狗(IWDG) 16

CKS 版权所有

3.11.4 系统窗口看门狗(WWDG) 16
3.11.5 SysTick 定时器 16
3.12 实时时钟(RTC)和备份寄存器 16
3.13 内部集成电路接口（I^2C） 17
3.14 通用同步/异步收发器（USART） 18
3.15 串行外设接口(SPI)/内部集成的音频接口(I^2S) 19
3.16 两线串行调试端口（SW-DP） 19
4 引线和引脚说明 20
5 内存映射 29
6 电气特性 32
6.1 参数条件 32
6.1.1 最小和最大数值 32
6.1.2 典型数值 32
6.1.3 典型曲线 32
6.1.4 负载电容 32
6.1.5 引脚输入电压 32
6.1.6 供电方案 33
6.1.7 电流消耗测量 34
6.2 绝对最大额定值 34
6.3 工作条件 36
6.3.1 通用工作条件 36
6.3.2 上电和掉电时的工作条件 36
6.3.3 内嵌复位和电源控制模块特性 37
6.3.4 内置的参照电压 38
6.3.5 供电电流特性 38
6.3.6 低功耗唤醒时间 49
6.3.7 外部时钟源特性 50
6.3.8 内部时钟源特性 53
6.3.9 PLL 特性 56
6.3.10 储存器特性 56
6.3.11 EMC 特性 57
6.3.12 电气敏感性 58

CKS 版权所有

6.3.13 I/O 电流注入特性 59
6.3.14 I/O 端口特性 59
6.3.15 NRST 引脚特性 64
6.3.16 12 位 ADC 特性 65
6.3.17 温度传感器特性 69
6.3.18 V_{BAT} 监测特性 69
6.3.19 Timer 定时器特性 69
6.3.20 通信接口 70
7 封装特性 76
7.1 封装机械数据 76
7.2 热特性 86
7.6.1 参考文档 86
8. CKS32 系列产品命名规则 87
9 版本历史 88

CKS 版权所有

1 介绍

本文给出了中科芯 CKS32F031xx 微控制器产品的器件的特性。

CKS32F031xx 的数据手册，必须结合 CKS32F03xxx 参考手册一起阅读。

有关 Cortex™-M0 核心的相关信息，请参考《Cortex-M0 技术参考手册》，可以在 ARM 公司的网站下载：http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.ddi0432c/index.html

CKS 版权所有

2 描述

CKS32F031xx 系列采用高性能的 ARM Cortex ™ -M0 的 32 位 RISC 内核，工作于 48MHz 时钟频率，高速的嵌入式闪存（FLASH 最高可达 32K 字节，SRAM 可达 4K 字节），并广泛集成增强型外设和 I/O 口。所有器件提供标准的通信接口（一个 I²C，一个 SPI/I²S，一个 USART），一个 12 位 ADC，5 个 16 位定时器，一个 32 位定时器包含一个高级控制 PWM 定时器。

CKS32F031xx 系列微控制器工作在-40 至+105℃温度范围，2.0 至 3.6 V 电源电压。一套为低功耗应用设计准备的全面的省电模式。

CKS32F031xx 系列包括六种不同的封装，从 20 脚到 48 引脚不等的。根据选择的器件，包含不同组合的外设。下面的内容包含了这个产品系列所提供的全部外设的描述。

这些特点使得 CKS32F031xx 微控制器系列适用于广泛的应用，如应用控制和用户界面，手持设备，A/V 接收机和数字电视，PC 外设，游戏和 GPS 平台，工业应用，可编程控制器，逆变器，打印机，扫描仪，报警系统，视频对讲，HVACs。

CKS 版权所有

表 1　CKS32F031xx 器件的功能和外设数量

外设		CKS32F031F4		CKS32F031Gx		CKS32F031K6		CKS32F031C6	
Flash (Kbytes)		16	32	16	32	16	32	16	32
SRAM (Kbytes)		4							
定时器	高级控制	1 (16-bit)							
	通用	4 (16-bit) 1 (32-bit)							
通讯接口	SPI[I²S](1)	1[1]							
	I²C	1							
	USART	1							
12 位同步 ADC (通道数)		1 (9ext.+3int.)		1 (10ext.+3int.)					
GPIO		15		23		25(on LQFP32) 27(on UFQFPN32)		39	
最大 CPU 频率		48MHz							
工作电压		2.0 ~ 3.6 V							
工作温度		工作环境温度: -40 °C ~ 105 °C 结温：-40 °C ~ 105 °C							
封装		TSSOP20		WFQFPN28		LQFP32 UFQFPN32		LQFP48	

1. SPI 接口可以在 SPI 模式或 I²S 音频模式中使用

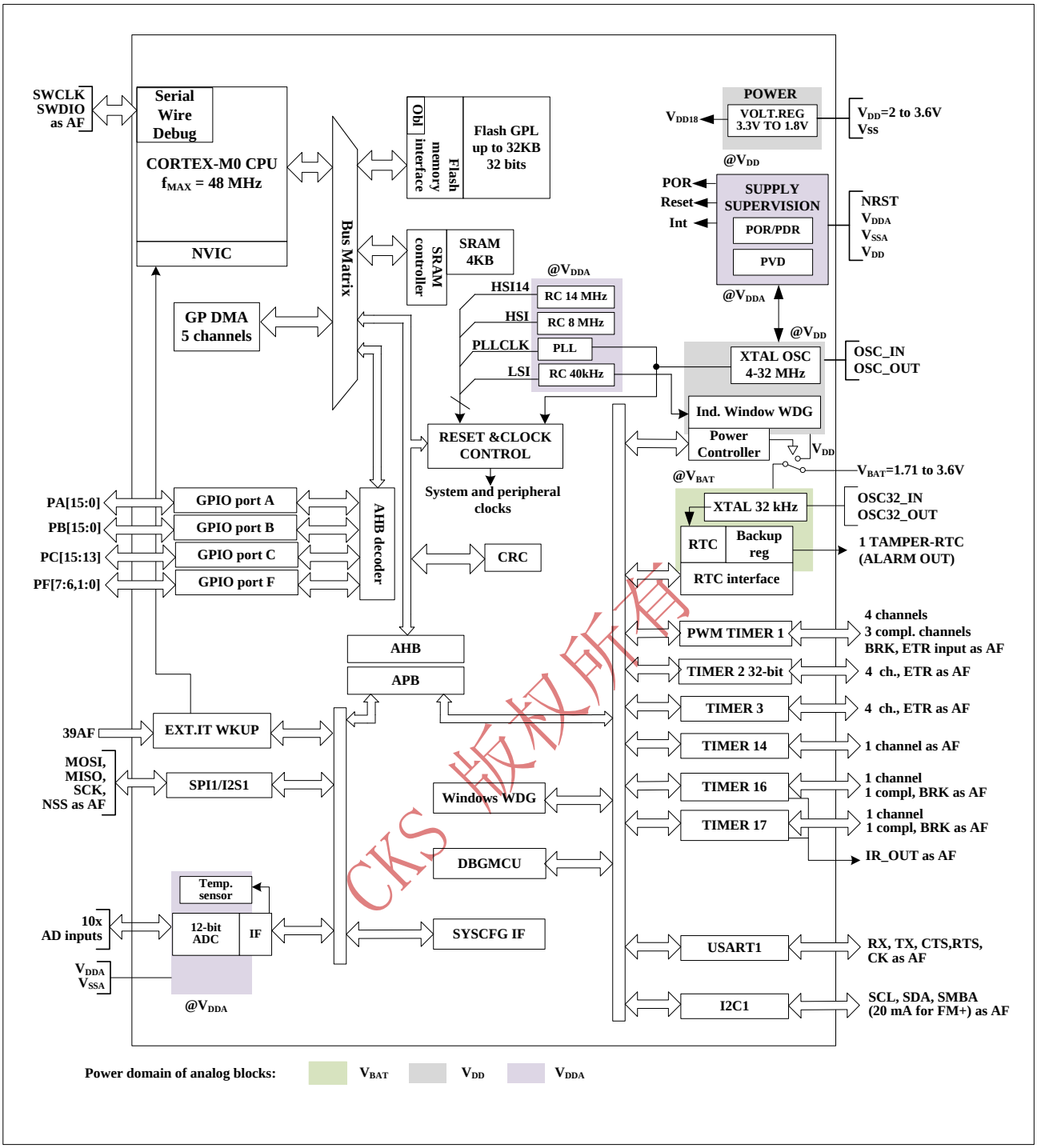


图 1 系统模块框图

CKS 版权所有

3 功能概述

图 1 显示了 CKS32F031xx 器件的一般框图。

3.1 ARM®的 Cortex™-M0 内核

ARM®的 Cortex ™ -M0 处理器是 ARM 处理器中针对嵌入式系统的最新一代产品。它提供了一种低成本的平台旨在满足使用较少引脚数和低功耗单片机的应用需求，同时提供出色的计算性能和先进的系统响应中断。

ARM 的 Cortex ™ -M0 以卓越的代码效率为特点，预期 ARM 内核能提供的更高性能的表现，相比于同等的内存大小的 8 位和 16 位器件。

CKS32F031xx 家族采用嵌入式的 ARM 内核，因此与所有的 ARM 工具和软件兼容。

3.2 储存器

该器件具有以下特点：

- 4K 字节的嵌入式 SRAM，可使用 CPU 的时钟速度进行无等待位的读写访问。并且针对需要高可靠性的应用提供嵌入式校验检查功能。
- 非易失性内存被分为两个区域：
  - 16 至 32K 字节的程序和数据嵌入式闪存。
  - 选项字节。

  选项字节用于对内存（4 KB 的粒度）进行写保护设置和/或对整个内存进行读出保护设置，以及下列选项：
  - 0 级：没有读出保护。
  - 1 级：FLASH 读保护，不允许在调试功能连接的时候或从 RAM 启动的时候对 FLASH 的读写操作。
  - 2 级：芯片读保护，完全禁止调试功能（Cortex-M0 的串行线）和从 RAM 启动。

CKS 版权所有

3.3 启动模式

在启动时，引导引脚和引导选择器选项位用于选择三个引导选项中的一个：

- 从用户闪存引导启动
- 从系统内存引导
- 从嵌入式 SRAM 启动

引导加载程序位于系统内存中。它是通过使用引脚 PA14/PA15 或 PA9/PA10 的 USART 来使 Flash 储存器重新编程。

3.4 循环冗余校验计算单元（CRC）

CRC 计算单元用于从一个 32 位数据码和一个 CRC-32 多项式中获得一个 CRC 码。

在很多其他应用中，通常使用循环冗余校验的技术来检查数据传输或存储的完整性。在 EN/IEC 60335-1 功能安全标准范围内，这提供了校验 Flash 存储可靠性的技术手段。CRC 计算单元可随时计算软件签名，使得可以在通讯和存储的时候就地完成签名比较。

CKS 版权所有

3.5 电源管理

3.5.1 供电方式

- V_{DD} = 2.0 至 3.6 V：为 I/O 和内部稳压器供电的外部电源。由外部通过 V_{DD} 引脚提供。
- V_{DDA} = 从 V_{DD} 至 3.6 V：外部模拟电源为 ADC，复位模块，RC 振荡器和 PLL 供电(当 ADC 使用时，最小的模拟供电电压是 2.4V)。它通过 V_{DDA} 引脚从外部提供。V_{DDA} 电压必须总是大于或等于 V_{DD} 电压，而且必须先上电。
- V_{BAT} = 1.71 至 3.6 V：当 V_{DD} 不存在时，电源为 RTC，外部时钟 32kHz 振荡器和备份寄存器（通过电源开关）供电。

如何连接电源引脚的详细信息，请参阅图 11。

3.5.2 电源监测

该器件集成了上电复位（POR）和掉电复位（PDR）电路。它们总处于工作状态，确保器件在 2V 以上时正常运作，在阀值 $V_{POR/PDR}$ 以下器件会保持在复位状态，而不需要外部复位电路来监测电源电压是否低于指定的阈值。

- 在 POR 只监视 V_{DD} 供电电压。在启动阶段，它需要 V_{DDA} 先上电，并高于或等于 V_{DD}。
- 在 PDR 监视 V_{DD} 和 V_{DDA} 供电电压，但 V_{DDA} 电源监测可以被禁用（通过编程专用选项位），以降低功耗，前提是由应用设计来确保 V_{DDA} 一定高于或等于 V_{DD}。

该器件具有嵌入式可编程电压监测器(PVD), 可监控 V_{DD} 电源并将其与 V_{PVD} 阈值进行比较。当 V_{DD} 降至 V_{PVD} 阈值以下和/或 V_{DD} 高于 V_{PVD} 阈值时，可能会产生中断。当产生警告信息和/或将 MCU 置于安全状态时，中断服务程序可以进行。PVD 是由软件启用的。

3.5.3 稳压器

稳压器有两种工作模式并且在复位之后总是启动。

- MR 是被使用在正常工作模式（运行）。
- LPR 可以被用来在停止模式下当有降低功耗的需求。

断电用于待机模式。在待机模式下：稳压器的输出是高阻状态：内核电路断电，使得电流消耗为零（同时寄存器和 SRAM 的内容也将丢失）。

CKS 版权所有

3.5.4 低功耗模式

CKS32F031xx 支持三种低功耗模式以便在功耗低，启动时间短，可用的唤醒源之间实现最佳的折衷：

- **Sleep 模式**

  在 Sleep 模式下，只有 CPU 停止。所有外设继续工作，可以将 CPU 在中断/事件发生时唤醒。

- **Stop 模式**

  停止模式实现了非常低的功耗，同时保持 SRAM 和寄存器的内容。在内核电压区域所有的时钟都停止，PLL，HSI 的 RC 和 HSE 晶体振荡器被禁用。稳压器也可以置于正常或低功率模式。

  器件可以用任意的 EXTI 线从 Stop 模式唤醒。EXTI 线源可以是 16 个外部线之一，PVD 输出，

RTC, I2C1 或 USART1。

USART1 和 I2C1 外设可以配置为使能 HSI RC 振荡器，以获得处理输入数据的时钟。如果在电压调节器处于低功耗模式时使用此功能，则在将时钟提供供给给定外设之前，首先将稳压器切换到正常模式。

- **Standby 模式**

在待机模式下可实现最低的功耗。内部稳压器被关闭，所以整个内核区域断电。PLL, HSI RC 和 HSE 晶体振荡器也被关闭。进入待机模式后，SRAM 和寄存器的内容都将丢失，但 RTC 部分的寄存器和待机电路除外。当发生外部复位（NRST 引脚），IWDG 复位，WKUP 引脚上的上升沿，或 RTC 报警时，器件退出待机模式。

当外部休眠(NRST 引脚)，IWDG 复位，WKUP 引脚的上升沿或 RTC 事件发生时，器件退出待机模式。

注： *RTC，IWDG 和对应的时钟源在进入停机或待机模式时不会停止。*

3.6 时钟和启动

系统时钟的选择在启动时执行，然而在复位后，内部 8MHz RC 振荡器被选为默认的 CPU 时钟。可以选择 4-32 MHz 的外部时钟，可以用来监测故障。如果检测到故障时，系统会自动切换回内部 RC 振荡器。如果使能的话，就会产生一个软件中断。同样，必要时对 PLL 时钟的进入也有完整的中断管理（例如一个间接使用外部晶振，谐振器或振荡器故障）。

允许应用程序通过几个分频器来配置 AHB 和 APB 的频率。AHB 和 APB 的最高频率为 48MHz。

CKS 版权所有

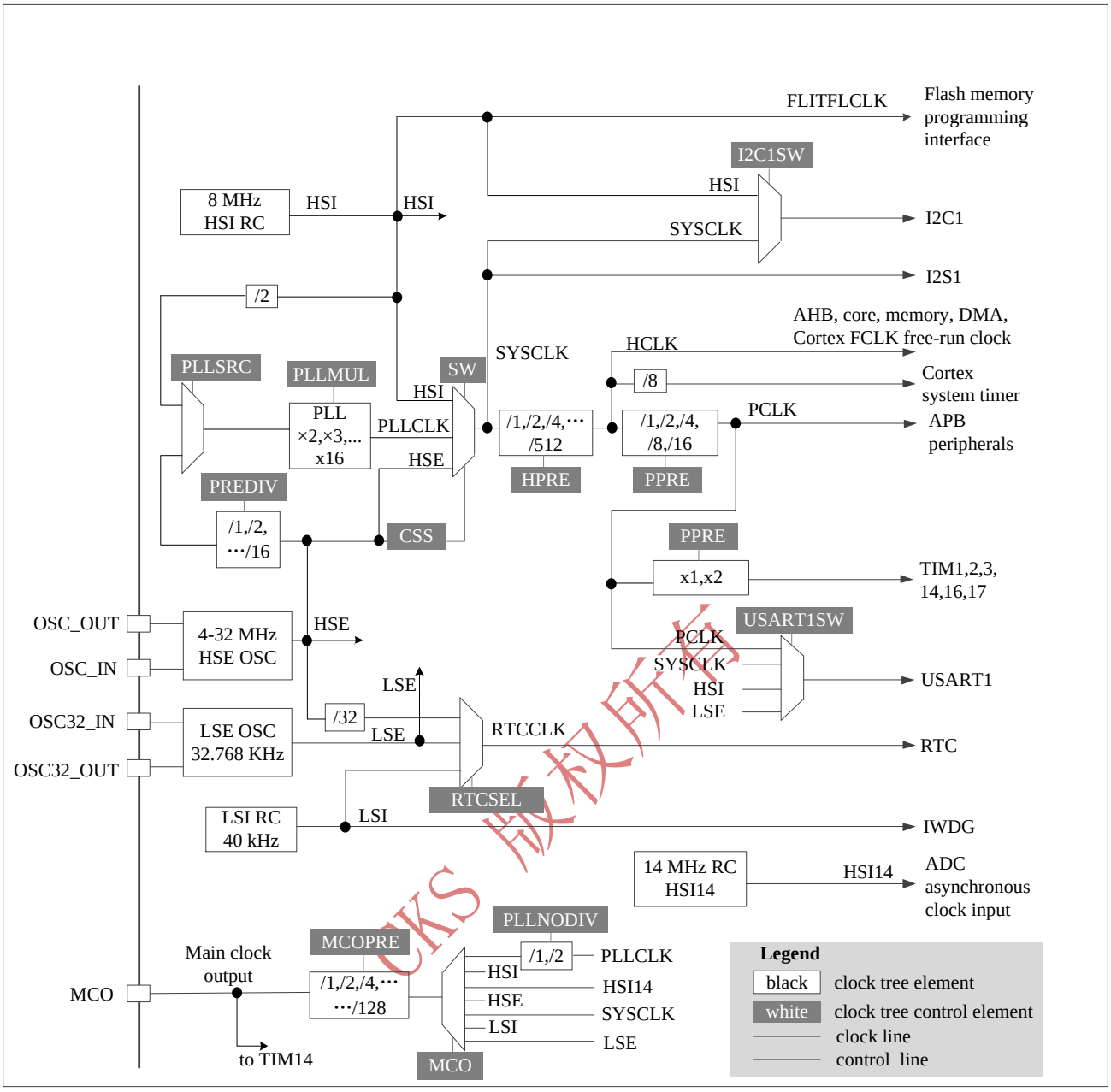


图 2　时钟树

3.7　通用输入/输出端口(GPIO)

每个 GPIO 引脚都可以通过软件配置为输出（推挽或漏极开路），输入（带或不带上拉或下拉）或复用的外设功能。多数 GPIO 引脚同时具有有数字或模拟的复用功能。

如有必要，I/O 的配置可以被锁住通过一个特定操作序列，以避免对 I/O 寄存器的意外的写入。

3.8 直接储存器访问控制器（DMA）

5 通道通用 DMA 可以管理储存器到储存器，外设到储存器和储存器到外设的传输。

DMA 支持环形缓冲区的管理，在控制器达到缓冲区的末尾时不再需要用户代码的干预。

每个通道连接到专用硬件 DMA 请求，支持软件对每个通道的触发。由软件完成 DMA 的配置，源和目标之间传输的数据量都是独立的。

DMA 可以用于主要的外设：SPI，I2C，USART，所有 TIMx 的定时器（除了 TIM14）和 ADC。

3.9 中断和事件

3.9.1 向量嵌套中断控制器（NVIC）

CKS32F031xx 家族嵌入了向量嵌套的中断控制器，能处理多达 32 个可屏蔽中断通道(不包括 Cortex ™-M0 的 16 线中断）和 4 个优先级。

- 紧密耦合的 NVIC 能够快速中断处理
- 中断向量入口地址直接传递到内核
- 紧密耦合的 NVIC 内核接口
- 允许中断的早期处理
- 优先处理晚到的更高优先级的中断
- 支持末尾连锁
- 自动保存处理器状态
- 异常返回机制不会产生指令开销

这个硬件模块以最小的中断延迟提供灵活的中断管理功能。

CKS 版权所有

3.9.2 扩展中断/事件控制器（EXTI）

外部中断/事件控制器包含 21 条沿检测线，用于产生中断/事件请求和唤醒系统。每一路可以独立配置选择触发事件（上升沿，下降沿，两者），也可独立屏蔽。挂起寄存器维持中断请求的状态。EXTI 可以在

外部线路上检测到比内部时钟周期短的窄脉冲。可以连接到 16 个外部中断线路多达 39 个 GPIO。

3.10 模数转换器（ADC）

12 位模拟数字转换器有多达 10 个外部和 3 个内部（温度传感器，参考电压，VBAT 电压测量）通道，可执行单次或扫描模式的转换。 在扫描模式下，自动转换会按照选定的一组模拟输入来执行。

ADC 接口可接受 DMA 控制器的服务。

模拟看门狗功能允许非常精确的监测一个、几个或全部的选择通道的转换电压。转换结果超出设定的阈值电压时，会产生一个中断。

3.10.1 温度传感器

温度传感器(TS)产生一个随温度线性变化的电压 V_{SENSE}。

温度传感器内部连接到 ADC_IN16 的输入通道，用于将传感器的输出电压转换成数字值。

该传感器具有良好的线性度，但必须进行校准才能获得良好的温度测量精度。由于工艺过程中温度传感器的偏移量因芯片而异，因此未校准的内部温度传感器适用于仅检测温度变化的应用。

表 2 温度传感器校准值

校准值名称	描述	内存地址
TS_CAL1	TS ADC 原始数据在温度 30°C(±5°C)得到，V_{DDA}=3.3V(±10mV)	0x1FFF F7B8 – 0x1FFF F7B9
TS_CAL2	TS ADC 原始数据在温 110°C(±5°C)得到，V_{DDA}=3.3V(±10mV)	0x1FFF F7C2 – 0x1FFF F7C3

3.10.2 内部参考电压(V_{REFINT})

内部参考电压(V_{REFINT})提供了一个稳定的(带隙)电压输出对于 ADC。V_{REFINT} 是内部连接到 ADC_IN17 的输入通道。

表 3 内部参考电压校准值

校准值名称	描述	内存地址
VREFINT_CAL	原始数据在温度 30°C (±5°C)，得到 V_{DDA}=3.3V(±10mV)	0x1FFF F7BA – 0x1FFF F7BB

CKS 版权所有

3.10.3 V_{BAT} 电池电压监测

此嵌入式手持设备功能允许应用使用内部 ADC 通道 ADC_IN18 测量 V_{BAT} 电池电压。由于 V_{BAT} 电压可能高于 V_{DDA}，因此超过 ADC 输入范围，因此 V_{BAT} 引脚内部连接到分压器。结果，转换的数字值是 V_{BAT} 电压的一半。

3.11 定时器和看门狗

CKS32F031xx 系列器件包括多达 5 个通用定时器和一个高级控制定时器。

表 4 比较了高级控制定时器和通用定时器的特征。

表 4 定时器功能比较

定时器类型	定时器	计数器的分辨率	计数器类型	预分频因子	DMA 请求产生	捕获/比较通道	互补输出
高级控制	TIM1	16 位	上,下,上/下	1 和 65536 之间的任何整数	是	4	3
通用	TIM2	32 位	上,下,上/下	1 和 65536 之间的任何整数	是	4	-
	TIM3	16 位	上,下,上/下	1 和 65536 之间的任何整数	是	4	-
	TIM14	16 位	上	1 和 65536 之间的任何整数	否	1	-
	TIM16 TIM17	16 位	上	1 和 65536 之间的任何整数	是	1	1

CKS 版权所有

3.11.1 高级控制定时器（TIM1）

高级控制定时器（TIM1）可以被看作是 6 通道三相 PWM 发生器。它具有互补的 PWM 输出，可编程死区时间插入。它也可以被看作是一个完整的通用定时器。4 个独立的通道，可用于：

- 输入捕捉
- 输出比较
- PWM 生成（边缘或中心对齐模式）
- 单脉冲模式输出

如果作为一个标准的 16 位定时器配置，和 TIMx 定时器具有相同的功能。如果配置为 16 位 PWM 发生器，它具有全调制能力（0-100%）。

在调试模式下，计数器可以被冻结。

很多功能与那些有相同的架构的标准计时器相同。高级的控制定时器还可以通过定时器链接功能和其他定时器协同工作。

3.11.2 通用定时器（TIM2，3，14，16，17）

在 CKS32F031xx 设备中有五个同步的通用定时器（差异见表 4）。每个通用定时器可以用来产生 PWM 输出，或作为简单的时基。

TIM2 和 TIM3

CKS32F031xx 器件具有俩个同步的 4 通道通用定时器。TIM2 是基于一个 32 位自动加载递加/减计数器和一个 16 位预分频器。TIM3 基于一个 16 位的自动加载的递加/递减计数器和一个 16 位的预分频器。TIM2 和 TIM3 都设有 4 个独立的输入捕捉/输出比较，PWM 或单脉冲模式输出的通道。可提供最多 12 个输入捕捉/输出比较/ PWM 通道上的最大化的组合。

TIM2 和 TIM3 通用定时器可以与 TIM1 的高级控制定时器通过定时器链接功能，同步或事件链接在一起，协同工作。

TIM2,TIM3 都提供独立的 DMA 请求产生。

这些定时器能够处理正交（增量）的编码器信号和数字输出从 1 到 3 个霍尔效应传感器。

在调试模式下，计数器可以被冻结。

TIM14

基于一个 16 位的自动加载的递加计数器和一个 16 位的预分频器。

TIM14 设有一个单一通道输入捕/输出比较，PWM 或单脉冲模式输出。

在调试模式下，计数器可以被冻结。

TIM16 和 TIM17

这些定时器是基于一个 16 位的自动加载的递加计数器和一个 16 位的预分频器。

TIM16 和 TIM17 只有单通道输入捕捉/输出比较，PWM 和单脉冲模式输出。TIM16 和 TIM17 可以一起工作。

CKS 版权所有

TIM16，TIM17 有互补输出死区时间生成和独立的 DMA 请求产生。

在调试模式下，计数器可以被冻结。

3.11.3 独立窗口看门狗(IWDG)

独立的窗口看门狗基于一个 8 位预分频器和 12 位的递减计数器和用户定义的刷新窗口。 它由一个独立的 40kHz 的内部 RC 时钟驱动，因为它独立于主时钟运作，所以它可以在停机和待机模式保持运行。 它可以用来作为一个看门狗在出现问题时重置设备，或作为自由运行定时器为应用程序提供超时管理。它可通过选项字节由硬件配置或软件配置。在调试模式下，计数器可以被冻结。

3.11.4 系统窗口看门狗(WWDG)

系统窗口看门狗基于一个 7 位的递减计数器，可以设置成自由运行。 它可以用来作为看门狗在出现问题时重置设备。它的时钟取自 APB 时钟（PCLK）。 它有一个预警中断功能，计数器在调试模式下可以被冻结。

3.11.5 SysTick 定时器

这个定时器是实时操作系统专用的，但也可以作为一个标准的递减计数器使用。它的特点：

- 24 位递减计数器。
- 自装填能力。
- 计数器达到 0 时，有可屏蔽的系统中断的产生。
- 可编程时钟源（HCLK 或 HCLK/8）。

CKS 版权所有

3.12 实时时钟(RTC)和备份寄存器

RTC 和五个备份寄存器通过一个开关供电，该开关在存在 V_{DD} 电源时或通过 V_{BAT} 引脚供电。当 V_{DD} 电源不存在时，备份寄存器是五个 32 位寄存器，用于储存 20 个字节的用户应用程序数据。它们不会被系统、电源复位或从待机模式重置。

RTC 是一个独立的 BCD 定时/计数器。其主要特点如下：

- 子秒，秒，分钟，小时（12 或 24 格式），星期，日，月，年，在 BCD（二进制编码的十进制）格式的日历。
- 每个月自动校正为 28，29（闰年），30 日和 31 日。
- 可编程闹钟可以从停机和待机模式唤醒。
- 从 1 到 32767 RTC 时钟脉冲的动态校正。这可以用来与主时钟同步。
- 分辨率为 1 ppm 的数字校准电路，来补偿石英晶体误差。
- 2 个防篡改检测引脚带可编程滤波器。MCU 可以被篡改事件检测从停机和待机模式唤醒。
- 时间戳功能，可用于保存日历内容。此功能可以通过事件时间戳引脚，或通过篡改事件触发。MCU 可以被时间戳事件从停机和待机模式唤醒。
- 参考时钟检测：一个更精确的秒源时钟（50 或 60 赫兹）可以用来提高日历精度。

RTC 时钟源可以是：

- 一个 32.768 kHz 的外部晶振。
- 一个谐振器或振荡器。
- 内部低功耗 RC 振荡器（典型频率为 40 kHz）。
- 高速的外部时钟除以 32。

CKS 版权所有

3.13 内部集成电路接口（I^2C）

一个 I2C 接口（I2C1）可以在多主或从模式运作。既可以支持标准模式（高达 100 千比特/秒）也可以支持快速模式（高达 400 千比特/秒），I2C1 更支持超快速模式（高达 1 兆位/秒），20 mA 输出驱动能力。

支持 7 位和 10 位寻址模式，多个 7 位从地址（2 地址，其中一个功能可屏蔽）。它们还包括可编程的模拟和数字噪声滤波器。

表 5　I2C 模拟和数字滤波器的比较

	模拟滤波器	数字滤波器
抑制尖峰脉冲宽度	≥ 50 纳秒	可编程长度从 1 到 15 个 I2C 外设时钟
好处	可在停止模式使用	1. 额外的过滤能力超过标准的要求。 2. 稳定长度
缺点	受温度，电压和工艺的变化影响	数字滤波器启用时，地址匹配时从停止唤醒功能不可用

此外，I2C1 的提供 SMBus 2.0 及 1.1 的 PMBus 硬件支持：ARP 功能，主机通知协议，硬件 CRC（PEC）的生成/校验，超时核查和警报协议管理。I2C1 接口可接受 DMA 控制器的服务。I2C1 还具有独立于 CPU 时钟的时钟域，允许 I2C1 在地址匹配时将 MCU 从停止模式唤醒。

I2C1 的功能列表请参考表 6。

表 6 CKS32F031xx 的 I2C 具体功能

I2C 的功能(1)	I2C1
7 位寻址模式	X
10 位寻址模式	X
标准模式（高达 100 千比特/秒）	X
快速模式（高达 400 千比特/秒）	X
快速模式加 20mA 输出驱动器的 I/O（高达 1 兆位/秒）	X
独立时钟	X
SMBus	X
从停止模式唤醒	X

1. X 代表支持的功能。

3.14 通用同步/异步收发器（USART）

器件内置一个通用同步/异步收发器(USART1)，通信速度可达 6Mbit/s。

它们提供硬件管理的 CTS，RTS 和 RS485 DE 信号，多处理器通信模式，主同步通信和单线半双工通信模式。USART1 的还支持智能卡通信（ISO 7816），IrDA SIR ENDEC, LIN 主/从功能，自动波特率功能，并具有独立于 CPU 时钟的时钟域，允许 USART1 将 MCU 从停止模式唤醒。

USART 接口可接受 DMA 控制器的服务。

表 7 CKS32F031xx USART 设备

USART 模式/特征(1)	USART1
调制解调器硬件流控制	X
使用 DMA 持续通信	X
多处理器通信	X
同步模式	X
智能卡模式	X
单线半双工通信	X
IrDA SIR ENDEC 块	X

CKS 版权所有

LIN 模式	X
双时钟域和从停止模式唤醒	X
接收超时中断	X
Modbus 通讯	X
自动波特率检测	X
驱动器启用	X

1. X 代表支持的功能。

3.15 串行外设接口(SPI)/内部集成的音频接口(I^2S)

一个 SPI 能够实现高达 18Mbit/s 的通信，在主模式和从模式，在全双工和半双工通信模式中。3 位分频器提供 8 主模态频率和帧大小配置从 4 位至 16 位。

一个支持四种不同音频标准的标准 I^2S 接口(与 SPI1 复用)可以在半双工通信模式下作为主机或从机工作。它可以配置为以 16 位或 32 位数据分辨率传输 16 位，24 位或 32 位，并通过特定信号进行同步。8kHz 到 192kHz 的音频采样频率可由 8 位可编程线性预分频器设置。当在主模式下工作时，它可以以 256 倍采样频率输出外部音频分量的时钟。

表 8 CKS32F031xx SPI/I^2S 设备

SPI 特征(1)	SPI
调制 CRC 计算	X
Rx/Tx FIFO	X
NSS 脉冲模式	X
I^2S 模式	X
TI 模式	X

1. X 代表支持的功能。

3.16 两线串行调试端口（SW-DP）

ARM 的 SW-DP 接口允许通过串行线调试工具连接到单片机。

CKS 版权所有

4 引线和引脚说明

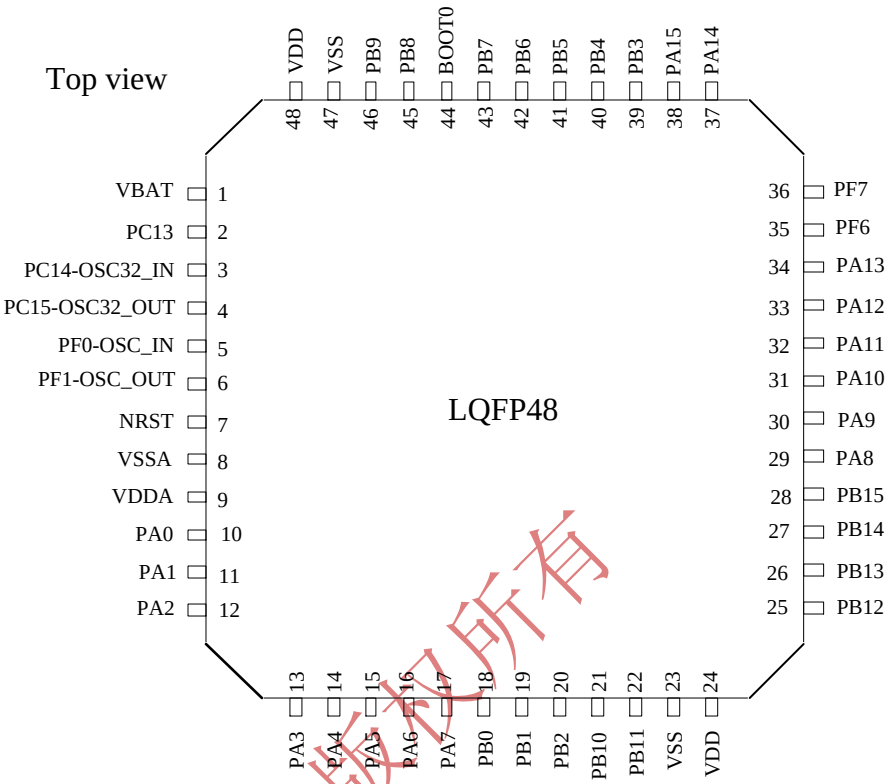


图 3 LQFP48 脚封装脚位图

CKS 版权所有

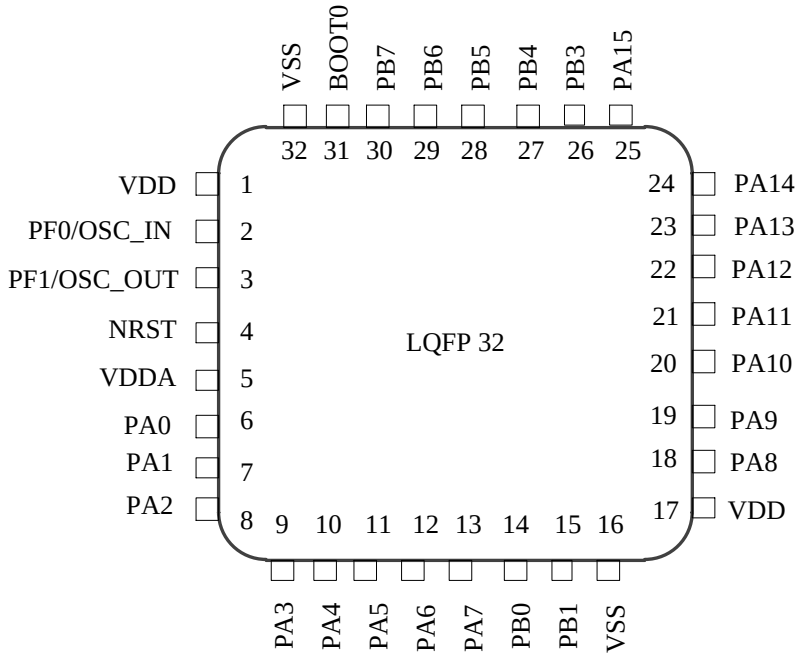


图 4　LQFP32 引脚封装脚位图

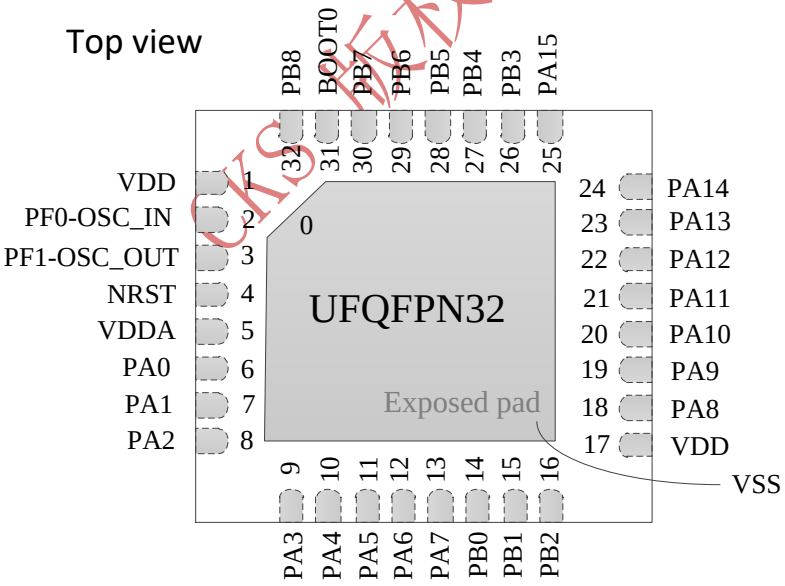


图 5　UFQFPN32 引脚封装脚位图

CKS 版权所有

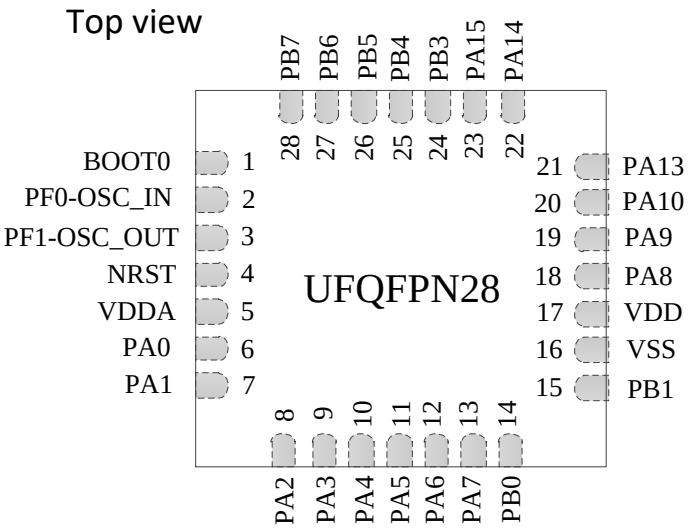
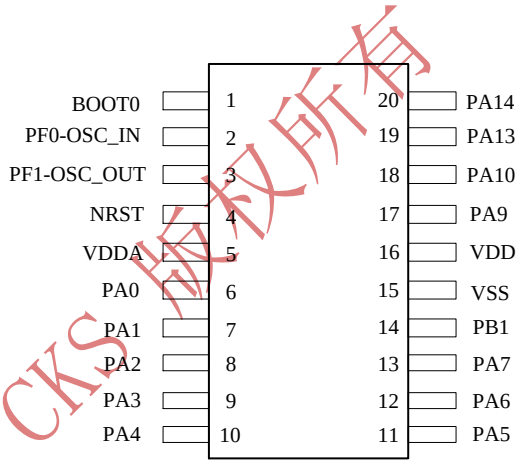


图 6　UFQFPN28 引脚封装脚位图



CKS 版权所有

图 7　TSSOP20 引脚封装脚位图

表 9　引出线表中使用的缩写

名称	缩写	定义
引脚名	除非在指定的引脚名称下面有括号说明，在复位期间和之后，引脚作为实际使用的功能与引脚名称相同。	
引脚类型	S	电源引脚
	I	仅作为输入
	I/O	输入/输出引脚
I/O 结构	FT	5 V 容忍的 I/O
	FTf	5V 容忍 I/O，FM+能力
	TTa	3.3V 容忍的 I/O 直接连接到 ADC
	TC	标准的 3.3V I/O

	B	专用的 BOOT0 脚
	RST	带弱上拉电阻的双向复位引脚
注	除非另有说明指定，所有的 I/O 在复位期间和复位之后，都会设置为浮空输入。	
引脚功能	备用功能	通过 GPIOx_AFR 寄存器选择功能
	附加功能	功能直接通过外设寄存器来选择/启用

表 10 引脚定义

引脚号					引脚名称(复位后的功能)	引脚类型	I/O 结构	注	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					备用功能	附加功能
1	-	-	-	-	VBAT	S	-	-	备用电源	
2	-	-	-	-	PC13	I/O	TC	(1) (2)	-	RTC_TAMP1 RTC_TS, RTC_OUT, WKUP2
3	-	-	-	-	PC14_OSC32_IN (PC14)	I/O	TC	(1) (2)	-	OSC32_IN
4	-	-	-	-	PC15_OSC32_OUT (PC15)	I/O	TC	(1) (2)	-	OSC32_OUT
5	2	2	2	2	PF0_OSC_IN (PF0)	I/O	FT	-	-	OSC_IN
6	3	3	3	3	PF1_OSC_OUT (PF1)	I/O	FT	-	-	OSC_OUT

CKS 版权所有

7	4	4	4	4	NRST	I/O	RST	-	器件复位输入/内部复位输出(低电平有效)	
8	16(3)	0(3)	16(3)	15(3)	VSSA	S		-	模拟地	
9	5	5	5	5	VDDA	S		-	模拟电源	
10	6	6	6	6	PA0	I/O	TTa	-	USART1_CTS TIM2_CH1_ETR	ADC_IN0, RTC_TAMP2 WKUP1
11	7	7	7	7	PA1	I/O	TTa	-	USART1_RTS, TIM2_CH2， EVENTOUT	ADC_IN1
12	8	8	8	8	PA2	I/O	TTa	-	USART1_TX, TIM2_CH3	ADC_IN2
13	9	9	9	9	PA3	I/O	TTa	-	USART1_RX, TIM2_CH4	ADC_IN3

表 10 引脚定义（续 1）

引脚号					引脚名称(复位后的功能)	引脚类型	I/O 结构	注	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					备用功能	附加功能
14	10	10	10	10	PA4	I/O	TTa	-	SPI1_NSS, I2S1_WS, USART1_CK, TIM14_CH1	ADC_IN4
15	11	11	11	11	PA5	I/O	TTa	-	SPI1_SCK, I2S1_CK, TIM2_CH1_ETR	ADC_IN5
16	12	12	12	12	PA6	I/O	TTa	-	SPI1_MISO, I2S1_MCK, TIM3_CH1, TIM1_BKIN, TIM16_CH1, EVENTOUT	ADC_IN6
17	13	13	13	13	PA7	I/O	TTa	-	SPI1_MOSI, I2S1_SD, TIM3_CH2, TIM14_CH1,	ADC_IN7

CKS 版权所有

									TIM1_CH1N, TIM17_CH1, EVENTOUT	
18	14	14	14	-	PB0	I/O	TTa	-	TIM3_CH3, TIM1_CH2N, EVENTOUT	ADC_IN8
19	15	15	15	14	PB1	I/O	TTa	-	TIM3_CH4, TIM14_CH1, TIM1_ CH3N	ADC_IN9
20	-	16	-	-	PB2	I/O	FT	(4)	-	-
21	-	-	-	-	PB10	I/O	FTf	-	I2C1_SCL, TIM2_CH3	-
22	-	-	-	-	PB11	I/O	FTf	-	TIM2_CH4 EVENTOUT I2C1_SDA	-

表 10 引脚定义（续 2）

引脚号					引脚名称 (复位后的功能)	引脚类型	I/O 结构	注	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					备用功能	附加功能
23	16	0	16	15	VSS	S	-	-	数字地	
24	17	17	17	16	VDD	S	-	-	数字电源	
25	-	-	-	-	PB12	I/O	FT	-	SPI1_NSS, TIM1_BKIN EVENTOUT	-
26	-	-	-	-	PB13	I/O	FT	-	SPI1_SCK, TIM1_CH1N	-
27	-	-	-	-	PB14	I/O	FT	-	SPI1_MISO, TIM1_CH2N,	-
28	-	-	-	-	PB15	I/O	FT	-	SPI1_MOSI, TIM1_CH3N,	RTC_REFIN
29	18	18	18	-	PA8	I/O	FT	-	USART1_CK, TIM1_CH1, EVENTOUT, MCO	-
30	19	19	19	17	PA9	I/O	FTf	-	USART1_TX, TIM1_CH2,	-

CKS 版权所有

									I2C1_SCL	
31	20	20	20	18	PA10	I/O	FTf	-	USART1_RX, TIM1_CH3, TIM17_ BKIN, I2C1_SDA	-
32	21	21	-	-	PA11	I/O	FT	-	USART1_CTS, TIM1_CH4, EVENTOUT	-
33	22	22	-	-	PA12	I/O	FT	-	USART1_RTS, TIM1_ETR, EVENTOUT	-
34	23	23	21	19	PA13 (SWDIO)	I/O	FT	(5)	IR_OUT, SWDIO	-
35	-	-	-	-	PF6	I/O	FTf	-	I2C1_SCL	-
36	-	-	-	-	PF7	I/O	FTf	-	I2C1_SDA	-
37	24	24	22	20	PA14 (SWCLK)	I/O	FT	(5)	USART1_TX, SWCLK	-

表 10　引脚定义（续 3）

引脚号					引脚名称 (复位后的功能)	引脚类型	I/O 结构	注	引脚功能	
LQFP48	LQFP32	UFQFPN32	UFQFPN28	TSSOP20					备用功能	附加功能
38	25	25	23	-	PA15	I/O	FT	(6)	SPI1_NSS, I2S1_WS, USART1_ RX, TIM2_CH_ETR EVENTOUT	-
39	26	26	24	-	PB3	I/O	FT	(6)	SPI1_SCK, I2S1_CK, EVENTOUT, TIM2_CH2	-
40	27	27	25	-	PB4	I/O	FT	(6)	SPI1_MISO, I2S1_MCK, TIM3_CH1, EVENTOUT	-
41	28	28	26	-	PB5	I/O	FT	-	SPI1_MOSI, I2S1_SD, I2C1_ SMBA, TIM16_BKIN, TIM3_CH2	-

CKS 版权所有

42	29	29	27	-	PB6	I/O	FTf	-	I2C1_SCL, USART1_TX, TIM16_ CH1N	-
43	30	30	28	-	PB7	I/O	FTf	-	I2C1_SDA, USART1_RX, TIM17_ CH1N	-
44	31	31	1	1	BOOT0	I	B	-	引导储存器选择	
45	-	32	-	-	PB8	I/O	FTf	(4)	I2C1_SCL, TIM16_ CH1	-
46	-	-	-	-	PB9	I/O	FTf	-	I2C1_SDA, IR_OUT, TIM17_CH1, EVENTOUT	-
47	32	0	-	-	VSS	S	-	-	数字地	
48	1	1	-	-	VDD	S	-	-	数字电源	

1. PC13，PC14和PC15的供电要通过一个电源开关。由于开关只能够吸收有限大小的电流（3mA），PC13到PC15的GPIO 输出模式是受限的：
   - 速度不应超过2兆赫兹与30pF的最大负荷
   - 这些个 GPIO 不能被用来作为电流源（例如：驱动 LED）。
2. 在第一个 RTC 域上电后，PC13，PC14，PC15 作为 GPIO 工作。它们的功能取决于 RTC 寄存器的内容，它们不会被系统复位重置。有关如何管理这些 GPIO 的详细信息，请参阅参考手册中的 RTC 域和 RTC 寄存器说明。
3. VSSA 引脚不在封装引脚排列中。芯片的 VSSA 焊盘连接到 VSS 引脚。
4. 在 LQFP32 封装上，应该将 PB2 和 PB8 视为未连接的引脚（即使它们在封装上不可用时，也不会被硬件强制定义）。
5. 复位后，这些引脚被配置为SWDIO和SWCLK备用功能，对SWDIO引脚的内部上拉和对SWCLK脚的内部下拉功能是打开的。

CKS 版权所有

表 11 选择交替功能通过寄存器 GPIOA_AFR 对于接口 A

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6
PA0	-	USART1_CTS	TIM2_CH1_ETR	-	-	-	-
PA1	EVENTOUT	USART1_RTS	TIM2_CH2	-	-	-	-
PA2	-	USART1_TX	TIM2_CH3	-	-	-	-
PA3	-	USART1_RX	TIM2_CH4	-	-	-	-
PA4	SPI1_NSS I2S1_WS	USART1_CK	-	-	TIM14_CH1	-	-
PA5	SPI1_SCK I2S1_CK	-	TIM2_CH1_ETR	-	-	-	-
PA6	SPI1_MISO I2S1_MCK	TIM3_CH1	TIM1_BKIN	-	-	TIM16_CH1	EVENTOUT
PA7	SPI1_MOSI I2S1_SD	TIM3_CH2	TIM1_CHIN	-	TIM14_CH1	TIM17_CH1	EVENTOUT
PA8	MCO	USART1_CK	TIM1_CH1	EVENTOUT	-	-	-
PA9	-	USART1_TX	TIM1_CH2	-	I2C1_SCL	-	-
PA10	TIM17_BKIN	USART1_RX	TIM1_CH3	-	I2C1_SDA	-	-
PA11	EVENTOUT	USART1_CTS	TIM1_CH4	-	-	-	-
PA12	EVENTOUT	USART1_RTS	TIM1_ETR	-	-	-	-
PA13	SWDIO	IR_OUT	-	-	-	-	-
PA14	SWCLK	USART1_TX	-	-	-	-	-
PA15	SPI1_NSS I2S1_WS	USART1_RX	TIM2_CH1_ETR	EVENTOUT	-	-	-

表 12 选择交替功能通过寄存器 GPIOB_AFR 对于接口 B

引脚名称	AF0	AF1	AF2	AF3
PB0	EVENTOUT	TIM3_CH3	TIM1_CH2N	-
PB1	TIM14_CH1	TIM3_CH4	TIM1_CH3N	-
PB2	-	-	-	-
PB3	SPI1_SCK,I2S1_CK	EVENTOUT	TIM2_CH2	-
PB4	SPI1_MISO,I2S1_MCK	TIM3_CH1	EVENTOUT	-
PB5	SPI1_MOSI,I2S1_SD	TIM3_CH2	TIM16_BKIN	I2C1_SMBA
PB6	USART1_TX	I2C1_SCL	TIM16_CH1N	-
PB7	USART1_RX	I2C1_SDA	TIM17_CH1N	-
PB8	-	I2C1_SCL	TIM16_CH1	-
PB9	IR_OUT	I2C1_SDA	TIM17_CH1	EVENTOUT
PB10	-	I2C1_SCL	TIM2_CH3	-
PB11	EVENTOUT	I2C1_SDA	TIM2_CH4	-
PB12	SPI1_NSS	EVENTOUT	TIM1_BKIN	-
PB13	SPI1_SCK	-	TIM1_CH1N	-
PB14	SPI1_MISO	-	TIM1_CH2N	-
PB15	SPI1_MOSI		TIM1_CH3N	

CKS 版权所有

5 内存映射

对于图 8 中 CKS32F031x6 储存器映射的区别，CKS32F031x4 的两个底部代码存储空间分别在 0x0000 3FFF 和 0x0800 3FFF 处结束。

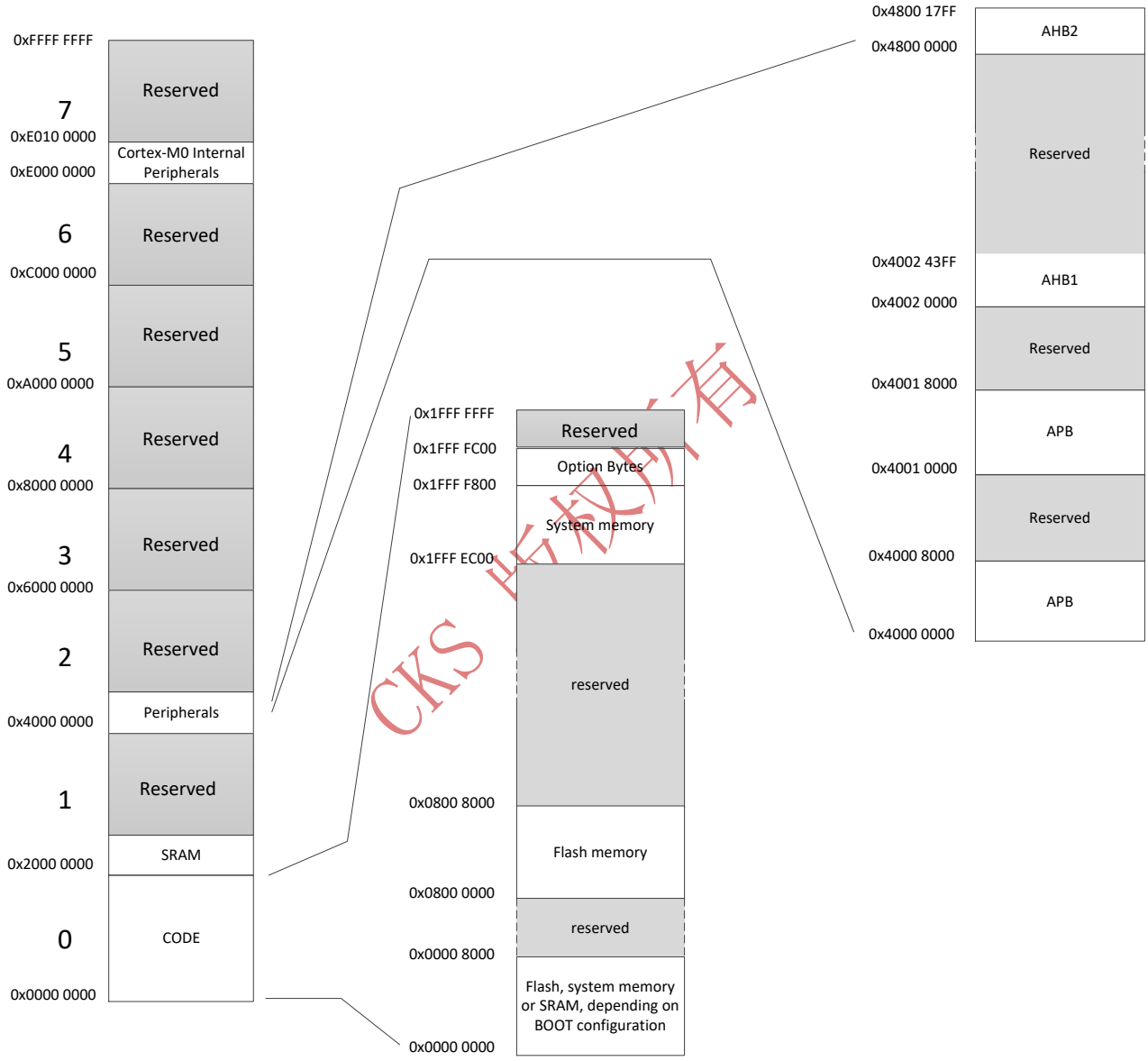


图 8 CKS32F031xx 内存映射

CKS 版权所有

表 13 CKS32F031xx 外设寄存器起始地址

总线	起始地址	尺寸	外设
	0x4800 1800 – 0x5FFF FFFF	~384 MB	Reserved
AHB2	0x4800 1400 – 0x4800 17FF	1KB	GPIOF
	0x4800 0C00 – 0x4800 13FF	2KB	Reserved
	0x4800 0800 – 0x4800 0BFF	1KB	GPIOC
	0x4800 0400 – 0x4800 07FF	1KB	GPIOB
	0x4800 0000 – 0x4800 03FF	1KB	GPIOA
	0x4002 4400 – 0x47FF FFFF	~128 MB	Reserved
AHB1	0x4002 3400 – 0x4002 3FFF	3KB	Reserved
	0x4002 3000 – 0x4002 33FF	1 KB	CRC
	0x4002 2400 – 0x4002 2FFF	3 KB	Reserved
	0x4002 2000 – 0x4002 23FF	1 KB	Flash memory interface
	0x4002 1400 – 0x4002 1FFF	3 KB	Reserved
	0x4002 1000 – 0x4002 13FF	1 KB	RCC
	0x4002 0400 – 0x4002 0FFF	3 KB	Reserved
	0x4002 0000 – 0x4002 03FF	1 KB	DMA
	0x4001 8000 – 0x4001 FFFF	32 KB	Reserved
APB	0x4001 5C00 – 0x4001 7FFF	9 KB	Reserved
	0x4001 5800 – 0x4001 5BFF	1 KB	DBGMCU
	0x4001 4C00 – 0x4001 57FF	3 KB	Reserved
	0x4001 4800 – 0x4001 4BFF	1 KB	TIM17
	0x4001 4400 – 0x4001 47FF	1 KB	TIM16
	0x4001 3C00 – 0x4001 43FF	2 KB	Reserved
	0x4001 3800 – 0x4001 3BFF	1 KB	USART1
	0x4001 3400 – 0x4001 37FF	1 KB	Reserved
	0x4001 3000 – 0x4001 33FF	1 KB	SPI1/I2S1
	0x4001 2C00 – 0x4001 2FFF	1 KB	TIM1
	0x4001 2800 – 0x4001 2BFF	1 KB	Reserved
	0x4001 2400 – 0x4001 27FF	1 KB	ADC
	0x4001 0800 – 0x4001 23FF	7 KB	Reserved

表 13 CKS32F031x 外设寄存器起始地址(续)

总线	起始地址	尺寸	外设
APB	0x4001 0400 – 0x4001 07FF	1 KB	EXTI
	0x4001 0000 – 0x4001 03FF	1 KB	SYSCFG
	0x4000 8000 – 0x4000 FFFF	32 KB	Reserved
APB	0x4000 7400 – 0x4000 7FFF	3 KB	Reserved
	0x4000 7000 – 0x4000 73FF	1 KB	PWR
	0x4000 5800 – 0x4000 6FFF	6KB	Reserved
	0x4000 5400 – 0x4000 57FF	1 KB	I2C1
	0x4000 3400 – 0x4000 53FF	8KB	Reserved
	0x4000 3000 – 0x4000 33FF	1 KB	IWDG
	0x4000 2C00 – 0x4000 2FFF	1 KB	WWDG
	0x4000 2800 – 0x4000 2BFF	1 KB	RTC
	0x4000 2400 – 0x4000 27FF	1 KB	Reserved
	0x4000 2000 – 0x4000 23FF	1 KB	TIM14
	0x4000 0800 – 0x4000 1FFF	6KB	Reserved
	0x4000 0400 – 0x4000 07FF	1 KB	TIM3
	0x4000 0000 – 0x4000 03FF	1 KB	TIM2

CKS 版权所有

6 电气特性

6.1 参数条件

除非特别说明，所有电压的都以 V_{SS} 为基准。

6.1.1 最小和最大数值

除非特别说明，在生产线上通过对 100%的产品在环境温度 T_A=25°C 和 T_A =$T_A$max 下执行的测试($T_A$max 与选定的温度范围匹配)，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均±3σ)得到。

CKS 版权所有

6.1.2 典型数值

除非特别说明，典型数据是基于 T_A=25°C 和 V_{DD} = V_{DDA} =3.3V。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95%产品的误差小于等于给出的数值(平均±2σ∑)。

6.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

6.1.4 负载电容

测量引脚参数时的负载条件示于图 9 中。

6.1.5 引脚输入电压

引脚上输入电压的测量方式示于图 10 中。

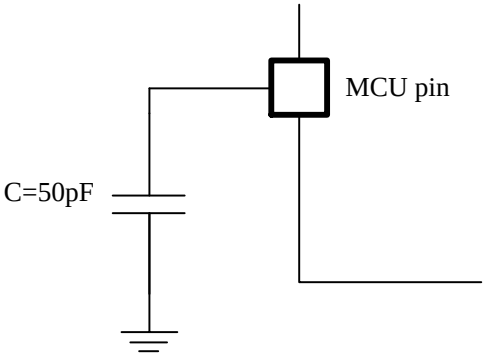


图 9　引脚的负载条件

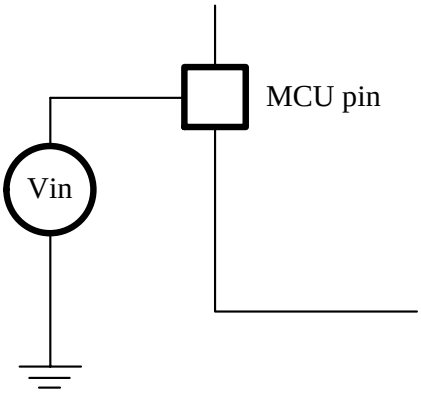


图 10　引脚输入电压

6.1.6　供电方案

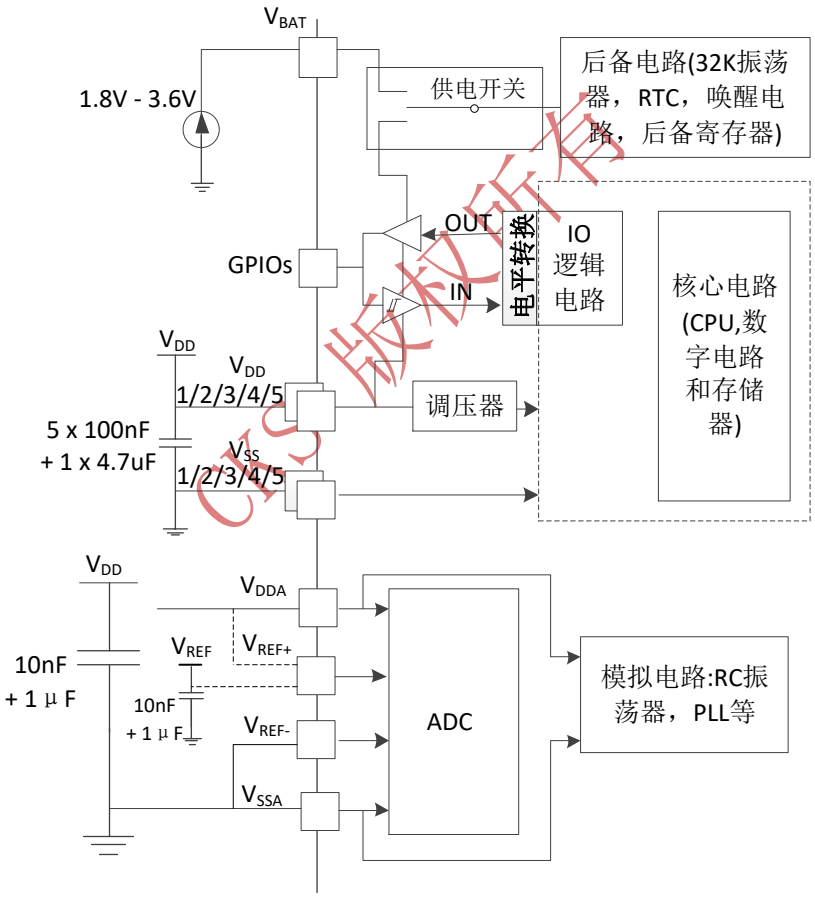


图 11　供电方案

注：　上图中的 4.7µF 电容必须连接到 V_{DD3}

CKS 版权所有

6.1.7 电流消耗测量

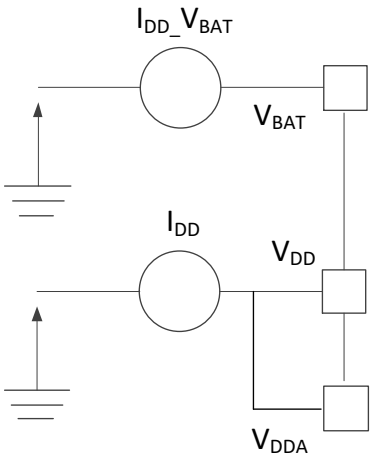


图 12 电流消耗测量方案

6.2 绝对最大额定值

加在器件上的载荷如果超过绝对最大额定值列表(表 14，表 15，表 16)中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 14 电压特性(1)

符号	描述	最小值	最大值	单位
$V_{DD} - V_{SS}$	外部主供电电压	-0.3	4.0	V
$V_{DDA} - V_{SS}$	外部模拟供电电压	-0.3	4.0	
$V_{DD} - V_{DDA}$	允许电压不同对于 $V_{DD} > V_{DDA}$	-	0.4	
$V_{BAT} - V_{SS}$	外部备用电源电压	-0.3	4.0	
V_{IN}(2)	在引脚 FT 和 FTf 上的输入电压	V_{SS} -0.3	V_{DD} +4.0(3)	
	在引脚 TTa 上的输入电压	V_{SS} -0.3	4.0	
	BOOT0	0	9.0	
	在其它引脚上的输入电压	V_{SS} -0.3	4.0	
$\lvert\Delta V_{DDx}\rvert$	不同供电引脚之间的电压差	-	50	mV
$\lvert V_{SSx} - V_{SS}\rvert$	不同接地引脚之间的电压差	-	50	

CKS 版权所有

$V_{ESD(HBM)}$	ESD 静电放电电压(人体模型)	参见第 6.3.12 节

1. 所有的电源(V_{DD}，V_{DDA})和地(V_{SS}，V_{SSA})引脚必须始终连接到外部允许范围内的供电系统上。
2. V_{IN} 绝对不可以超过它的极限。根据表 15 为最大允许注入电流值。
3. 只有在内部上拉/下拉电阻被禁用时才有效。如果内部上拉/下拉电阻使能，最大值为 4V。

表 15 电流特性

符号	描述	最大值	单位
ΣI_{VDD}	经过所有 VDD 电源线的总电流(供应电流)(1)	120	mA
ΣI_{VSS}	经过所有 VSS 地线的总电流(流出电流)(1)	-120	
$I_{VDD(PIN)}$	经过每个 VDD 电源引脚的最大电流(供应电流)(1)	100	
$I_{VSS(PIN)}$	经过每个 VSS 地线引脚的最大电流(流出电流)(1)	-100	
$I_{IO(PIN)}$	任意 I/O 和控制引脚上的输出灌电流	25	
	任意 I/O 和控制引脚上的输出电流	-25	
$\Sigma I_{IO(PIN)}$	所有 I/O 和控制引脚上的总输出灌电流(2)	80	
	所有 I/O 和控制引脚上的总输出电流(2)	-80	
$I_{INJ(PIN)}$ (3)	FT 和 FTf 引脚的注入电流	-5/+0(4)	
	TC 和 RST 引脚的注入电流	±5	
	TTa 引脚的注入电流(5)	±5	
$\sum I_{INJ(PIN)}$	总注入电流(所有 I/O 和控制引脚上的和)(6)	±25	

1. 所有的电源(VDD，VDDA)和地(VSS，VSSA)引脚必须始终连接到外部允许范围内的供电系统上。
2. 此电流消耗必须正确地分布在所有的 I/O 口和控制引脚上。总输出电流不能供应/流出在两个连续供电引脚中间适用于高引脚数 QFP 封装。
3. 如果 $V_{IN} > V_{DD}$ 会引发正向注入，而 $V_{IN} < V_{SS}$ 则会引发反向注入。$I_{INJ(PIN)}$绝对不可以超过它的极限。根据表 14，对于最大值允许输入电压值。
4. 正向注入是不可能在这些 I/O 上并且也不可能出现在输入电压低于特定最大值。
5. 在这些 I/O 正向注入是由于 $V_{IN} > V_{DDA}$ 引起的。反向注入会干扰器件上模拟的性能。请参考表 62 下面的注释 2。
6. 当几个 I/O 口同时有注入电流时，$\sum I_{INJ(PIN)}$ $\Sigma I_{INJ(PIN)}$的最大值为正向注入电流与反向注入电流的即时绝对值之和(瞬时值)。

表 16 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65~+150	°C
T_J	最大结温	150	°C

CKS 版权所有

6.3 工作条件

6.3.1 通用工作条件

表 17 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz
f_{PCLK}	内部 APB 时钟频率	-	0	48	
V_{DD}	标准工作电压	-	2.4	3.6	V
V_{DDA}	模拟工作电压(不使用 ADC)	必须大于或等于 V_{DD}	V_{DD}	3.6	V
	模拟工作电压(使用 ADC)		2.4	3.6	V
V_{BAT}	备份工作电压	-	1.71	3.6	V
V_{IN}	引脚输入电压	TC 和 RST 引脚	-0.3	V_{DDIOX}+0.3	V
		在 TTa 引脚	-0.3	V_{DDA}+0.3(1)	
		在 FT 和 FTf 引脚	-0.3	5.5(1)	
		BOOT0	0	5.5	
P_D	功率耗散在温度标号 6 ，T_A =85°C 或温度标号 7，T_A=105°C (2)	LQFP48	-	364	mW
		UFQFPN32	-	526	
		LQFP32	-	357	
		UFQFPN28	-	169	
		TSSOP20	-	263	
T_A	环境温度(温度标号 6)	最大功率耗散	-40	85	°C
		低功率耗散(3)	-40	105	
	环境温度(温度标号 7)	最大功率耗散	-40	105	
		低功率耗散(3)	-40	125	
T_J	结温范围	温度标号 6	-40	105	
		温度标号 7	-40	125	

1. 对于电压高于 V_{DDIOx} + 0.3 V 的操作，必须禁用内部上拉电阻。
2. 如果 T_A 降低，更高的 P_D 值可以被允许只要 T_J 没有超过 T_{Jmax}。见 7.2 节。
3. 在低功耗散状态，T_A 可以扩展到这个范围，只要 T_J 不超过 T_{Jmax}。（可以参见 7.2 节）

6.3.2 上电和掉电时的工作条件

下表 18 中给出的参数是在表 17 中总结的一般工作条件下测试得出。

CKS 版权所有

表 18 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
t_{VDD}	V_{DD} 上升速率	-	0	∞	μs/V
	V_{DD} 下降速率		20	∞	
t_{VDDA}	V_{DDA} 上升速率	-	0	∞	
	V_{DDA} 下降速率		20	∞	

6.3.3 内嵌复位和电源控制模块特性

下表 19 中给出的参数是依据表 17 列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 19 内嵌复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	CKS 实测	单位
$V_{POR/PDR}$(1)	上电/掉电复位阀值	下降沿(2)	1.80	1.88	1.96(3)	1.88	V
		上升沿	1.84(3)	1.92	2.00	1.90	V
$V_{PVDhyst}$	PDR 迟滞	-	-	40	-		mV
$t_{RSTTEMPO}$(4)	复位持续时间	-	1.50	2.50	4.50		ms

1. POR 检测器监督 V_{DD} 和 V_{DDA}(如果保持在选项字节中启用)。POR 检测器只监督 V_{DD}。
2. 产品的特性由设计保证至最小的数值 $V_{POR/PDR}$。
3. 数据基于特征结果，不在生产中测试。
4. 由设计保证，不在生产中测试。

表 20 可编程电压检测器特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD0}	PVD 阈值 0	上升沿	2.1	2.18	2.26	V
		下降沿	**2.05**	2.08	2.16	V
V_{PVD1}	PVD 阈值 1	上升沿	2.19	2.28	2.37	V
		下降沿	**2.1**	2.18	2.37	V
V_{PVD2}	PVD 阈值 2	上升沿	2.28	2.38	2.48	V
		下降沿	**2.2**	2.28	2.38	V
V_{PVD3}	PVD 阈值 3	上升沿	2.38	2.48	2.58	V
		下降沿	2.28	2.38	2.48	V
V_{PVD4}	PVD 阈值 4	上升沿	2.47	2.58	2.69	V
		下降沿	**2.4**	2.48	2.59	V
V_{PVD5}	PVD 阈值 5	上升沿	2.57	2.68	2.79	V
		下降沿	2.47	2.58	2.69	V
V_{PVD6}	PVD 阈值 6	上升沿	2.66	2.78	2.9	V
		下降沿	2.56	2.68	2.8	V
V_{PVD7}	PVD 阈值 7	上升沿	2.76	2.88	3	V

CKS 版权所有

		下降沿	**2.7**	2.78	2.9	V
$V_{PVDhyst}$(1)	PVD 迟滞		-	100	-	mV
$I_{DD(PVD)}$	PVD 电流消耗		-	0.15	0.26(1)	μA

1. 由设计保证，不在生产中测试。

6.3.4 内置的参照电压

下表 21 中给出的参数是依据表 17 列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 21 内置的参照电压

符号	参数	条件	最小值	典型值	最大值	CKS 实测	单位
V_{REFINT}	内置参照电压	25°C	1.194	1.20	1.228	1.20	V
t_{START}	ADC_IN17 缓冲区启动时间	-	-	-	10(1)		μs
$t_{S_vrefint}$	当读出内部参考电压时，ADC 的采样时间	-	4(1)	-	-		μs
$\Delta_{VREFINT}$	内部参考电压在所有温度范围内	V_{DDA} = 3V	-	-	10(1)		mv
T_{Coeff}	温度系数	-	-100(1)	-	100(1)		ppm/°C

1. 由设计保证，不在生产中测试。

6.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在储存器中的位置以及执行的代码等。

电流消耗的测量方法说明，详见图 12。

本节中给出的所有运行模式下的电流消耗测量值，都是在执行一套精简的代码，能够得到 CoreMark 代码等效的结果。

典型和最大电流消耗

微控制器处于下列条件：

- 所有的 I/O 引脚都处于模拟输入模式。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存储存器的访问时间调整到 f_{HCLK} 的频率
  - 0~24MHz 时为 0 个等待周期
  - 超过 24MHz 时为 1 个等待周期
- 当开启外设时：$f_{PCLK} = f_{HCLK}$。

CKS 版权所有

表 22 到表 26 中给出的参数，是依据表 17 列出的环境温度下和 V_{DD} 供电电压下测试得出。

表 22 V_{DD} 提供的典型和最大电流消耗在 V_{DD}=3.6V

符号	参数	条件	f_{HCLK}	所有外设使能				所有外设不使能				单位
				典型值	Max @ TA(1)			典型值	Max @ TA(1)			
					25°C	85°C	105°C		25°C	85°C	105°C	
I_{DD}	运行模式下的供应电流，从 Flash 执行代码	HSE 旁路，PLL 开	48MHz	11.1	20.0	20.1	20.4	11.4	12.5	12.5	12.6	mA
			32MHz	12.4	13.2	13.2	13.8	7.9	8.3	8.5	8.6	
			24MHz	9.9	10.7	10.7	11.0	6.2	6.8	7.0	7.0	
		HSE 旁路，PLL 关	8MHz	3.3	3.6	3.8	3.9	2.2	2.6	2.6	2.6	
			1MHz	0.8	1.1	1.1	1.1	0.7	0.9	0.9	0.9	
		HSI时钟，PLL 开	48MHz	18.9	20.9	21.1	21.5	11.7	12.3	12.9	13.1	
			32MHz	12.8	13.7	14.2	14.8	8.0	8.7	9.1	9.1	
			24MHz	9.7	10.4	11.2	11.3	6.1	6.5	6.7	6.9	
		HSI时钟，PLL 关	8MHz	3.5	4.0	4.0	4.1	2.4	2.6	2.7	2.7	
	运行模式下的供应电流，从 RAM 执行代码	HSE 旁路，PLL 开	48MHz	11.4	19.7(2)	19.8	20.0(2)	10.3	11.2(2)	11.3	11.7(2)	
			32MHz	11.2	12.5	12.7	12.7	6.7	7.3	7.6	7.6	
			24MHz	8.9	10.0	10.1	10.1	5.1	5.5	5.8	5.9	
		HSE 旁路，PLL 关	8MHz	2.8	3.1	3.3	3.3	1.7	2.0	2.1	2.1	
			1MHz	0.3	0.6	0.6	0.6	0.2	0.5	0.8	0.9	
		HSI时钟，PLL 开	48MHz	17.4	19.7	19.7	20.0	10.4	11.2	11.3	11.8	
			32MHz	11.8	12.8	12.8	13.1	6.8	7.4	7.7	7.9	
			24MHz	9.0	10.0	10.0	10.1	5.2	5.7	6.0	6.0	
		HSI时钟，PLL 关	8MHz	3.0	3.2	3.2	3.5	1.8	2.0	2.2	2.2	
	睡眠模式下的供应电流，从 Flash 或 RAM 执行代码	HSE 旁路，PLL 开	48MHz	10.7	11.7(2)	11.9	12.5(2)	2.4	2.6(2)	2.7	2.9(2)	
			32MHz	7.1	7.8	8.1	8.2	1.6	1.7	1.9	1.9	
			24MHz	5.5	6.3	6.4	6.4	1.3	1.4	1.5	1.5	
		HSE 旁路，PLL 关	8MHz	1.8	2.0	2.0	2.1	0.4	0.4	0.5	0.5	
			1MHz	0.09	0.5	0.5	0.5	0.1	0.1	0.1	0.1	
		HSI时钟，PLL 开	48MHz	10.8	11.9	12.1	12.6	2.4	2.7	2.7	2.9	
			32MHz	7.3	8.0	8.4	8.5	1.7	1.9	1.9	2.0	
			24MHz	5.5	6.2	6.5	6.5	1.3	1.5	1.5	1.6	
		HSI时钟，	8MHz	0.383	2.2	2.3	2.4	0.5	0.5	0.5	0.6	

CKS 版权所有

		PLL 关										

1. 除非特别提及由综合评估得出，不在生产中测试。
2. 由综合评估得出，不在生产中测试(对 I_{DD} 和 I_{DDA} 的总和使用一个通用测试限制)

表 23 V_{DDA} 提供的典型和最大电流消耗

符号	参数	条件(1)	f_{HCLK}	V_{DDA}=2.4V				V_{DDA}=3.6V				单位
				典型值	Max @ TA(2)			典型值	Max @ TA(2)			
					25°C	85°C	105°C		25°C	85°C	105°C	
I_{DDA}	运行模式或睡眠模式下的供应电流，从 Flash 或 RAM 执行代码	HSE 旁路，PLL 开	48MHz	150	170(3)	178	182(3)	164	183(3)	195	198(3)	μA
			32MHz	104	121	126	128	113	129	135	138	
			24MHz	82	96	100	103	88	102	106	108	
		HSE 旁路，PLL 关	8MHz	2.0	2.7	3.1	3.3	3.5	3.8	4.1	4.4	
			1MHz	2.0	2.7	3.1	3.3	2.8	2.8	4.1	4.4	
		HSI 时钟，PLL 开	48MHz	220	240	248	252	244	263	275	278	
			32MHz	174	191	196	198	193	209	215	218	
			24MHz	152	167	173	174	168	183	190	192	
		HSI 时钟，PLL 关	8MHz	72	79	82	83	83.5	91	94	95	

1. 电流消耗从 V_{DDA} 电源与电子外设的关闭与否，运行或睡眠模式，或者从 Flash 或者 RAM 执行程序都无关。此外，当 PLL 关闭，I_{DDA} 与频率无关。
2. 除非特别提及数据基于特征结果，而非生产中测试。
3. 由综合评估得出，不在生产中测试(对 I_{DD} 和 I_{DDA} 的总和使用一个通用测试限制)

表 24 在停机和待机模式下典型和最大的电流

符号	参数	条件	典型值@V_{DD}(V_{DD}=V_{DDA})						最大值(1)			单位
			2.0 V	2.4 V	2.7 V	3.0 V	3.3 V	3.6 V	T_A = 25°C	T_A = 85°C	T_A = 105°C	
I_{DD}	停止模式下的供电电流	运行模式下稳压器，所有振荡器关	15	15.1	15.3	15.5	15.7	16	18(2)	38	55(2)	μA
		低功耗模式下稳压器，所有振荡器关	3.2	3.3	3.4	3.5	3.7	4.7	5.5(2)	22	41(2)	
	待机模式	LSI 开并且 IWDG 开	0.8	1.0	1.1	1.2	1.4	2.6	-	-	-	

CKS 版权所有

	下的供电电流	LSI 关并且 IWDG 关		0.7	0.8	0.9	1.0	1.1	1.3	2(2)	2.5	3(2)	
I_{DDA}	停止模式下的供电电流	V_{DDA} 监控开	稳压器处于运行模式下，所有振荡器关	1.9	2	2.2	2.3	2.5	2.6	3.5(2)	3.5	4.5(2)	μA
			稳压器处于低功耗模式下，所有振荡器关	1.9	2	2.2	2.3	2.5	2.86	3.5(2)	3.5	4.5(2)	
	待机模式下的供电电流		LSI 开并且 IWDG 开	2.3	2.5	2.7	2.9	3.1	2.28	-	-	-	
			LSI 关并且 IWDG 关	1.8	1.9	2	2.2	2.3	2.5	3.5(2)	3.5	4.5(2)	
	停止模式下的供电电流	V_{DDA} 监控开	稳压器处于运行模式下，所有振荡器关	1.1	1.2	1.2	1.2	1.3	1.4	-	-	-	
			稳压器处于低功耗模式下，所有振荡器关	1.1	1.2	1.2	1.2	1.3	1.4	-	-	-	
	待机模式下的供电电流		LSI 开并且 IWDG 开	1.5	1.6	1.7	1.8	1.9	2.0	-	-	-	
			LSI 关并且 IWDG 关	1	1.0	1.1	1.1	1.2	1.2	-	-	-	

1. 除非特别提及，数据基于特征结果，而非生产中测试。
2. 由综合评估得出，不在生产中测试(对I_{DD}和I_{DDA}的总和使用一个通用测试限制)

CKS 版权所有

表 25 V_{BAT} 电源的典型和最大电流消耗

符号	参数	条件	典型值@V_{BAT}						最大值(1)			单位
			1.65V	1.8V	2.4V	2.7 V	3.3 V	3.6 V	T_A = 25°C	T_A = 85°C	T_A = 105°C	
I_{DD_VBAT}	RCC 域电	LSE & RTC 开; “Xtal mode”: 低驱	0.5	0.5	0.6	0.7	0.8	0.9	1.0	1.3	1.7	μA

	源电流	动能力; LSEDRV[1:0] = '00'										
		LSE & RTC 开; “Xtal mode” 高驱动能力; LSEDRV[1:0] = '11'	0.8	0.8	0.9	1.0	1.1	1.2	1.3	1.6	2.1	

1. 数据基于特征结果，而非生产中测试。

典型的电流消耗

MCU 处于下述条件下：

- $V_{DD}=V_{DDA}$= 3.3V
- 所有的 I/O 引脚都处于输入模拟模式
- 闪存储存器的访问时间调整到 f_{HCLK} 的频率
  - 0~24MHz 时为 0 个等待周期
  - 超过为 1 个等待周期
- 当开启外设时预取功能开启，否则关闭
- 当开启外设时，$f_{PCLK}=f_{HCLK}$
- PLL 的频率大于 8MHz
- 2, 4, 8 和 16 的预定标器分别用于频率 4MHz, 2MHz, 1MHz, 500kHz

CKS 版权所有

表 26 从 HSE 8MHz 晶振运行模式下的典型电流消耗，数据处理代码从内部 Flash 中运行

符号	参数	f_{HCLK}	运行模式典型值		睡眠模式典型值		单位
			使能外设	关闭外设	使能外设	关闭外设	
I_{DD}	从 V_{DD} 提供供应电流	48MHz	20.2	12.3	11.1	2.9	mA
		36MHz	15.3	9.5	8.4	2.4	
		32MHz	13.6	8.6	7.5	2.2	
		24MHz	10.5	6.7	5.9	1.8	
		16MHz	7.2	4.7	4.1	1.4	
		8MHz	3.8	2.7	2.3	0.9	
		4MHz	2.4	1.8	1.7	0.9	
		2MHz	1.6	1.3	1.2	0.8	
		1MHz	1.2	1.1	1.0	0.8	
		500kHz	1.0	1.0	0.9	0.8	

I_{DDA}	从 V_{DDA} 提供供应电流	48MHz	155	μA
		36MHz	117	
		32MHz	105	
		24MHz	83	
		16MHz	60	
		8MHz	2.2	
		4MHz	2.2	
		2MHz	2.2	
		1MHz	2.2	
		500kHz	2.2	

表 27 运行模式下的最大电流消耗，数据处理代码从内部闪存中运行 V_{DD}=3.6V(1)

符号	参数	条件	f_{HCLK}	所有外设使能	所有外设不使能	单位
I_{DD}	运行模式下的供应电流，从 Flash 执行代码	外部时钟 PLL 开启	48MHz	12.7	7.3	mA
			24MHz	7.1	4.7	
		外部时钟 PLL 关闭	8MHz	2.9	2.0	
			1MHz	1.3	1.1	
		内部时钟 PLL 开启	48MHz	12.1	6.8	
			24MHz	6.5	4.2	
		内部时钟 PLL 关闭	8MHz	2.3	1.4	

1. 外部时钟为 8MHz，当 f_{HCLK}＞8MHz 时启用 PLL。

表 28 运行模式下的最大电流消耗，数据处理代码从 RAM 中运行 V_{DD}=3.6V(1)

符号	参数	条件	f_{HCLK}	所有外设使能	所有外设不使能	单位
I_{DD}	运行模式下的供应电流，从 RAM 执行代码	外部时钟 PLL 开启	48MHz	12.8	7.4	mA
			24MHz	7.1	4.7	
		外部时钟 PLL 关闭	8MHz	2.9	2.0	
			1MHz	1.3	1.1	
		内部时钟 PLL 开启	48MHz	12.2	6.8	
			24MHz	6.5	4.2	
		内部时钟 PLL 关闭	8MHz	2.2	1.4	

1. 外部时钟为 8MHz，当 f_{HCLK}＞8MHz 时启用 PLL。

表 29 睡眠模式下的最大电流消耗，代码运行在 Flash 或 RAM 中 V_{DD}=3.6V(1)

符号	参数	条件	f_{HCLK}	所有外设使能	所有外设不使能	单位
I_{DD}	睡眠模式下的供应电	外部时钟 PLL 开启	48MHz	8.1	3.1	mA
			24MHz	4.5	2.0	
		外部时钟 PLL 关闭	8MHz	2.1	1.3	

CKS 版权所有

	流，从 Flash 或 RAM 执行代码		1MHz	1.4	1.1	
		内部时钟 PLL 开启	48MHz	7.5	2.5	
			24MHz	4.0	1.5	
		内部时钟 PLL 关闭	8MHz	1.6	0.7	

1. 外部时钟为 8MHz，当 f_{HCLK}＞8MHz 时启用 PLL。

表 30 在停机和待机模式下典型和最大的电流消耗(V_{DD}=V_{DDA})

符号	参数	条件	3.6V 典型值	最大值 85°C	单位
I_{DD}	停止模式下的供应电流	调压器处于运行模式，内部 RC 振荡器和高速振荡器处于关闭状态(没有独立看门狗)	38	94	μA
		调压器处于低功耗模式，内部 RC 振荡器和高速振荡器处于关闭状态(没有独立看门狗)	25	91	
	待机模式下的供应电流	低速内部 RC 振荡器和独立看门狗处于开启状态	-	-	
		低速内部 RC 振荡器处于开启状态，独立看门狗处于关闭状态	3.75	91	
		低速内部 RC 振荡器和独立看门狗处于关闭状态，低速振荡器和 RTC 处于关闭状态	2.66	91	
I_{DD_VBAT}	备份区域的供应电流	低速振荡器和 RTC 处于开启状态	-	-	

表 31 运行模式下的典型电流消耗，数据处理代码从内部 Flash 中运行 V_{DD}=3.3V

符号	参数	条件	f_{HCLK}	使能所有外设	关闭所有外设	单位
I_{DD}	数据处理代码从内部 Flash 中运行，运行模式下的供应电流	外部时钟	48MHz	12.3	7.0	mA
			24MHz	6.9	4.5	
			8MHz	2.7	1.8	
		运行于高速内部 RC 振荡器(HSI)，使用 AHB 预分频以减低频率	48MHz	11.9	6.6	
			24MHz	6.4	4.1	
			8MHz	2.2	1.4	

表 32 睡眠模式下的典型电流消耗，数据处理代码从内部 Flash 或 RAM 中运行

符号	参数	条件	f_{HCLK}	使能所有外设	关闭所有外设	单位

CKS 版权所有

I_{DD}	数据处理代码从内部 Flash 中运行，运行模式下的供应电流	外部时钟	48MHz	7.9	2.8	mA
			24MHz	4.3	1.8	
			8MHz	2.8	1.0	
		运行于高速内部 RC 振荡器(HSI)，使用 AHB 预分频以减低频率	48MHz	7.3	2.3	
			24MHz	3.9	1.3	
			8MHz	1.5	0.6	

高温下电流消耗

MCU 处于下列条件：

- 环境温度 85℃；
- 将开发板置于高温箱中分别升温至 85℃和 105℃，等待 20 分钟；
- 软件设置 fHCLK，设置使能外设和关闭外设，将万用表串联至 VDD 接口测量电流；
- 外部时钟为8MHz，当fHCLK>8MHz时启用PLL。

表 33　高温运行模式的最大电流消耗，数据处理代码从内部闪存中运行，V_{DD}=3.6V

符号	参数	条件	f_{HCLK}	使能所有外设		关闭所有外设		单位
				85	105	85	105	℃
I_{DD}	运行模式下的供应电流	外部时钟 PLL 开启	48MHz	13.3	13.2	7.6	7.4	mA
			24MHz	8.0	7.6	5.5	4.9	
		外部时钟 PLL 关闭	8MHz	3.5	3.4	2.3	2.2	
			1MHz	1.9	1.8	1.2	1.2	
		内部时钟 PLL 开启	48MHz	13.0	12.8	7.2	7.0	
			24MHz	7.2	6.9	5.1	4.5	
		PLL 关	8MHz	3.0	2.7	1.9	1.7	

表 34　高温运行模式的最大电流消耗，数据处理代码从 RAM 中运行，V_{DD}=3.6V

符号	参数	条件	f_{HCLK}	使能所有外设		关闭所有外设		单位
				85	105	85	105	℃
I_{DD}	运行模式下的供应电流	外部时钟 PLL 开启	48MHz	13.0	12.9	7.5	7.4	mA
			24MHz	7.4	7.3	4.9	4.9	
		外部时钟 PLL 关闭	8MHz	3.1	3.0	2.2	2.1	
			1MHz	1.5	1.4	1.3	1.2	
		内部时钟 PLL 开启	48MHz	12.7	12.5	7.2	7.0	
			24MHz	7.1	6.8	4.6	4.4	
		PLL 关	8MHz	2.9	2.5	1.8	1.6	

表 35　睡眠模式下的最大电流消耗，代码运行在 Flash 或 RAM，V_{DD}=3.6V

符号	参数	条件	f_{HCLK}	使能所有外设		关闭所有外设		单位
				85	105	85	105	℃
I_{DD}	运行模式下的	外部时钟 PLL 开启	48MHz	8.3	8.0	3.4	3.1	mA
			24MHz	4.8	4.5	2.4	2.0	

CKS 版权所有

	供应电流	外部时钟 PLL 关闭	8MHz	2.4	2.1	1.6	1.2	
			1MHz	1.6	1.3	1.4	1.1	
		内部时钟 PLL 开启	48MHz	8.7	7.5	3.8	2.6	
			24MHz	5.2	4.0	2.7	1.5	
		PLL 关	8MHz	2.8	1.6	1.9	0.7	

表 36 高温运行模式的典型电流消耗，数据处理代码从内部 Flash 中运行，V_{DD}=3.3V

符号	参数	条件	f_{HCLK}	使能所有外设		关闭所有外设		单位
				85	105	85	105	℃
I_{DD}	运行模式下的供应电流	外部时钟 PLL 开启	48MHz	12.6	12.7	7.2	7.3	mA
			24MHz	7.1	7.2	4.7	4.8	
		外部时钟 PLL 关闭	8MHz	2.8	2.9	1.9	2.0	
			1MHz	12.5	12.5	7.2	7.0	
		内部时钟 PLL 开启	48MHz	6.9	6.8	4.6	4.4	
			24MHz	2.6	2.5	1.8	1.7	
		PLL 关	8MHz	2.8	1.6	1.9	0.7	

表 37 高温睡眠模式的典型电流消耗，数据处理代码从内部 Flash 或 RAM 中运行，V_{DD}=3.3V

符号	参数	条件	f_{HCLK}	使能所有外设		关闭所有外设		单位
				85	105	85	105	℃
I_{DD}	运行模式下的供应电流	外部时钟 PLL 开启	48MHz	8.0	7.9	2.9	2.9	mA
			24MHz	4.4	4.0	1.9	1.9	
		外部时钟 PLL 关闭	8MHz	1.9	2.0	1.1	1.1	
			1MHz	8.2	7.5	3.4	2.5	
		内部时钟 PLL 开启	48MHz	4.8	4.0	2.4	1.5	
			24MHz	2.4	1.6	1.6	0.7	
		PLL 关	8MHz	2.8	1.6	1.9	0.7	

CKS 版权所有

I/O 系统的电流消耗

I/O 系统的电流消耗有两个部分：静态和动态。

I/O 静态电流消耗

当引脚外部保持低电平时，所有用作上拉输入的I/O都会产生电流消耗。该电流消耗值可以通过使用表56中给出的上拉/下拉电阻值来简单计算。对于输出引脚，还必须考虑任何外部下拉或外部负载来估算电流消耗。

如果从外部施加中间电压，则额外的I/O电流消耗是由于将I/O配置为输入引起的。此电流消耗是由于输入施密特触发器电路用于区分输入值引起的。除非应用程序需要此特定配置，否则可通过在模拟模式下配置这些I/O为模拟模式来避免此电源电流消耗。尤其是ADC输入引脚应配置为模拟输入的情况。

注意： 由于外部电磁噪声，任何浮动输入引脚也可能会陷入中等电压或无意中切换。为了避免与浮动引脚相关的电流消耗，它们必须配置为模拟模式，或者内部强制为一个确定的数值。这可以通过使用上拉/下拉电阻或通过配置引脚输出模式来完成。

I/O 动态电流消耗

除了之前测量的内部外设电流消耗之外(见表 39)，应用程序的 I/O 也会影响电流消耗。当 I/O 引脚切换时，它使用从来自 I/O 供电电压的电流到电流为 I/O 引脚电路供电，并对连接到该引脚的电容性负载(内部或外部)进行充电/放电：

$$I_{SW} = V_{DDIOx} \times f_{SW} \times C$$

其中：

I_{SW} 是开关 I/O 对电容负载充电/放电的电流，V_{DD} 是 I/O 供电电压。

f_{SW} 是 I/O 开关频率。

C 是 I/O 引脚的总电容：$C = C_{INT} + C_{EXT} + C_S$, C_S 是 PCB 板电容，包括引脚。

测试引脚配置为推挽输出模式，并通过软件以固定频率切换。

表 38 切换输出 I/O 电流消耗

符号	参数	条件(1)	I/O 切换频率(f_{SW})	典型值	单位
I_{SW}	I/O 电流消耗	V_{DDIOx} = 3.3V C = C_{INT}	4 MHz	0.07	mA
			8 MHz	0.15	
			16 MHz	0.31	
			24 MHz	0.53	
			48 MHz	0.92	
		V_{DDIOx} = 3.3V C_{EXT} = 0 pF C = C_{INT} + C_{EXT} + C_S	4 MHz	0.18	
			8 MHz	0.37	
			16 MHz	0.76	
			24 MHz	1.39	
			48 MHz	2.188	
		V_{DDIOx} = 3.3V C_{EXT} = 10 pF C = C_{INT} + C_{EXT} + C_S	4 MHz	0.32	
			8 MHz	0.64	
			16 MHz	1.25	
			24 MHz	2.23	
			48 MHz	4.442	
		V_{DDIOx} = 3.3V C_{EXT} = 22 pF	4 MHz	0.49	
			8 MHz	0.94	

CKS 版权所有

		$C = C_{INT} + C_{EXT} + C_S$	16 MHz	2.38	
			24 MHz	3.99	
		V_{DDIOx} = 3.3V C_{EXT} = 33 pF $C = C_{INT} + C_{EXT} + C_S$	4 MHz	0.64	
			8 MHz	1.25	
			16 MHz	3.24	
			24 MHz	5.02	
		V_{DD} = 3.3V C_{EXT} = 47 pF $C = C_{INT} + C_{EXT} + C_S$ $C = C_{int}$	4 MHz	0.81	
			8 MHz	1.7	
			16 MHz	3.67	
		V_{DD} = 2.4V C_{EXT} = 47 pF $C = C_{INT} + C_{EXT} + C_S$ $C = C_{int}$	4 MHz	0.66	
			8 MHz	1.43	
			16 MHz	2.45	
			24 MHz	4.97	

1. C_S = 7pF(估值)

片内外设电流消耗

表 39列出了片内外设的电流消耗。MCU被置于以下条件下：

- 所有 I / O 引脚都处于模拟模式
- 除非另有说明，所有外设都是禁用的
- 给定的值是通过测量电流消耗来计算的
  - 所有外设都定时关闭
  - 只有一个外设工作
- 环境工作温度和电源电压条件总结在表 14 中
- 表 39 给出了片内外设数字部分的功耗。数据表的每个相关部分均标明了外设模拟部分的功耗（适用时）。

表 39 外设电流消耗

外设		25°C 的典型消耗	单位
AHB	总线矩阵(1)	3.7	μA/MHz
	DMA1	6.3	
	SRAM	0.7	
	Flash 接口	15.2	
	CRC	1.61	
	GPIOA	9.4	
	GPIOB	11.6	
	GPIOC	1.9	

CKS 版权所有

	GPIOF	0.8	
	所有 AHB 外设	**47.5**	
APB	APB 桥(2)	2.6	μA/MHz
	SYSCFG	1.7	
	ADC(3)	4.2	
	TIM1	17.1	
	SPI1	9.6	
	USART1	17.4	
	TIM16	8.2	
	TIM17	8.0	
	DBG(MCU 调试支持)	0.5	
	TIM2	17.4	
	TIM3	12.8	
	TIM14	6.0	
	WWDG	1.5	
	I2C1	5.1	
	PWR	1.2	
	所有 APB 外设	**110.9**	

1. 当至少有一个主机处于开启状态（CPU 或 DMA1）时，总线矩阵自动激活。
2. 当同一总线上至少有一个外设打开时，APBx 桥接器会自动激活。
3. 不包括 ADC 等外围设备的模拟部分（IDDA）的功耗。请参阅后续章节中的特性表。

CKS 版权所有

6.3.6 低功耗唤醒时间

表 40 给出的唤醒时间是事件与第一条用户指令执行之间的等待时间。器件在WFE(等待事件)指令后进入低功耗模式，在WFI(等待中断)指令的情况下，由于Cortex M0架构中的中断延迟，必须将16个CPU周期添加到以下时序中。

从休眠模式唤醒后，SYSCLK时钟源设置保持不变。在从停止或待机模式唤醒期间，SYSCLK采用默认设置：HSI 8MHz。

来自睡眠和停止模式的唤醒源是在配置的EXTI线路为事件模式下。从待机模式唤醒的来源是WKUP1引脚(PA0)。

所有的时序都来自在环境温度和V_{DD}电源电压条件下进行的测试，总结在表 17中。

表 40 低功耗模式唤醒时序

符号	参数	条件	典型值@V_{DD} = V_{DDA}					最大值	单位
			=2.0V	=2.4V	=2.7V	=3V	=3.3V		

t_{WUSTOP}	从停机模式唤醒	运行模式下稳压器	3.2	3.1	2.9	2.9	2.8	5	µs
		低功耗模式下稳压器	7.0	5.8	5.2	4.9	4.6	9	
$t_{WUSTANDBY}$	从待机模式唤醒	-	60.4	55.6	53.5	52	51	-	
$t_{WUSLEEP}$	从睡眠模式唤醒	-	4 个系统时钟周期					-	

6.3.7 外部时钟源特性

外部振荡源产生的高速外部用户时钟

在旁路模式下，HSE 振荡器关闭，输入引脚为标准 GPIO。

在 6.3.14 节中，外部信号时钟必须遵循 I/O 特性。而推荐的时钟输入波形见图 13。

表 41 高速外部用户时钟特性

符号	参数(1)	最小值	典型值	最大值	单位
f_{HSE_ext}	用户外部时钟频率	-	8	32	MHz
V_{HSEH}	OSC_IN 输入引脚高电平电压	$0.7V_{DDIOx}$	-	V_{DDIOx}	V
V_{HSEL}	OSC_IN 输入引脚低电平电压	V_{SS}	-	$0.3V_{DDIOx}$	
$t_{w(HSEH)}$ $t_{w(HSEL)}$	OSC_IN 高或低的时间	15	-	-	ns
$t_{r(HSE)}$ $t_{f(HSE)}$	OSC_IN 上升或下降的时间(1)	-	-	20	

1. 由设计保证，不在生产中测试。

CKS 版权所有

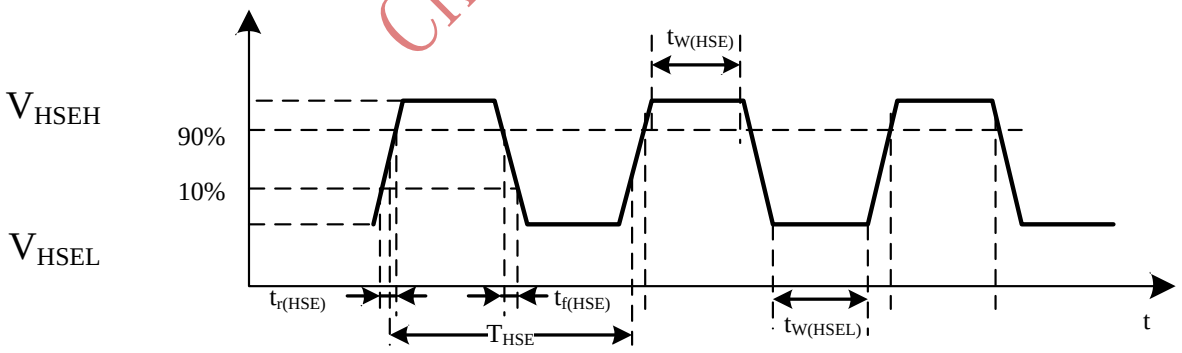


图 13 高速外部时钟源交流时序图

来自外部振荡源产生的低速外部用户时钟

在旁路模式下，LSE 振荡器关闭，输入引脚为标准 GPIO。

在 6.3.14 节中，外部信号时钟必须遵循 I/O 特性。而推荐的时钟输入波形见图 14。

表 42 低速外部用户时钟特性

符号	参数(1)	最小值	典型值	最大值	单位

f_{LSE_ext}	用户外部时钟频率	-	32.768	1000	kHz
V_{LSEH}	OSC32_IN 输入引脚高电平电压	$0.7V_{DDIOx}$	-	V_{DDIOx}	V
V_{LSEL}	OSC32_IN 输入引脚低电平电压	V_{SS}	-	$0.3V_{DDIOx}$	
$t_{w(LSEH)}$ $t_{w(LSEL)}$	OSC32_IN 高或低的时间	450	-	-	ns
$t_{r(LSE)}$ $t_{f(LSE)}$	OSC32_IN 上升或下降的时间(1)	-	-	50	

1. 由设计保证，不在生产中测试。

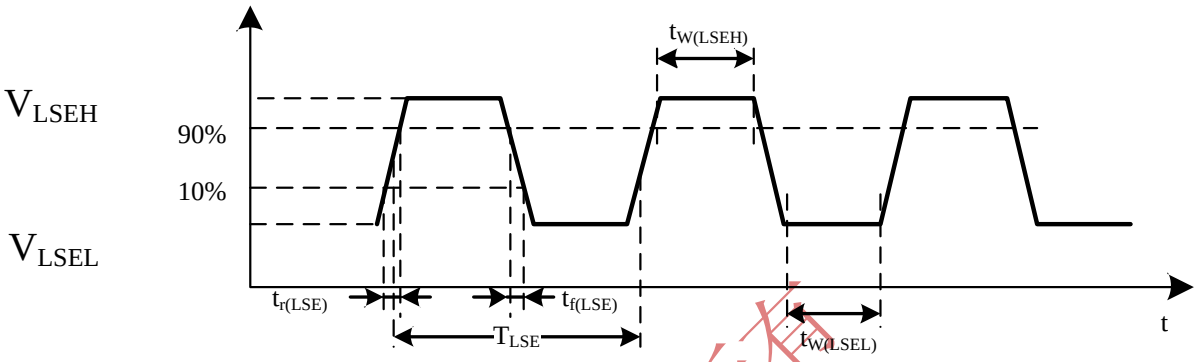


图 14 低速外部时钟源交流时序图

使用一个晶体/陶瓷谐振器产生的高速外部时钟

高速外部时钟(HSE)可以由一个 4~32MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息都是基于使用下表 43 中列出的典型外部元器件得到的仿真结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。关于谐振器特性(频率，封装，精度)的更多细节请参考晶体谐振器手册。

表 43 HSE 振荡器特性

符号	参数	条件(1)	最小值(2)	典型值	最大值(2)	单位
f_{OSC_IN}	振荡器频率	-	4	8	32	MHz
R_F	反馈电阻	-	-	200	-	kΩ
I_{DD}	HSE 电流消耗	在启动期间(3)	-		8.5	mA
		V_{DD}=3.3V，R_m=30Ω C_L=10pF @8MHz	-	0.4	-	
		V_{DD}=3.3V，R_m=45Ω C_L=10pF @8MHz	-	0.5	-	
		V_{DD}=3.3V，R_m=30Ω C_L=5pF @32MHz	-	0.8	-	
		V_{DD}=3.3V，R_m=30Ω C_L=10pF @32MHz	-	1	-	
		V_{DD}=3.3V，R_m=30Ω	-	1.5	-	

CKS 版权所有

		C_L=20pF @32 MHz				
g_m	振荡器的跨导	启动	10	-	-	mA/V
$t_{SU(HSE)}$(4)	启动时间	V_{DD} 稳定	-	2	-	ms

1. 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
2. 由设计保障，不在生产中测试。
3. 该消耗级别发生在启动时间 $t_{SU(HSE)}$的前 2/3 期间。
4. $t_{SU(HSE)}$是启动时间，测量从软件使能 HSE 开始直至得到稳定的 8MHz 振荡时钟。表格里的这个数值是在一个标准的晶体谐振器上测量得到，它可能因晶体制造商的不同而变化较大。

对于 C_{L1} 和 C_{L2}，建议使用 5pF 至 20pF 范围(典型值)的高质量外部陶瓷电容，专为高频应用而设计，并根据晶体或谐振器的要求进行选择(见图 15)。C_{L1} 和 C_{L2} 的尺寸通常相同。晶体制造商通常指定 C_{L1} 和 C_{L2} 的串联组合的负载电容。在确定 C_{L1} 和 C_{L2} 的大小时，必须包含 PCB 和 MCU 引脚电容(10pF 可用作引脚和电路板组合的粗略估计值)。

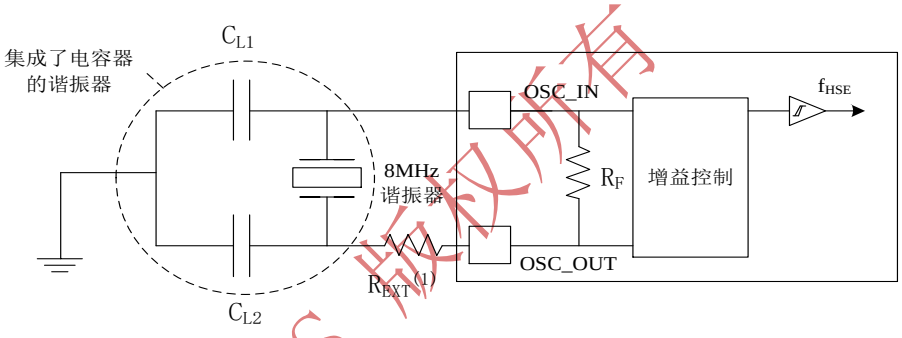


图 15 使用 8MHz 晶体的典型应用

1. R_{EXT} 数值由晶体的特性决定。

CKS 版权所有

使用一个晶体/陶瓷谐振器产生的低速外部时钟

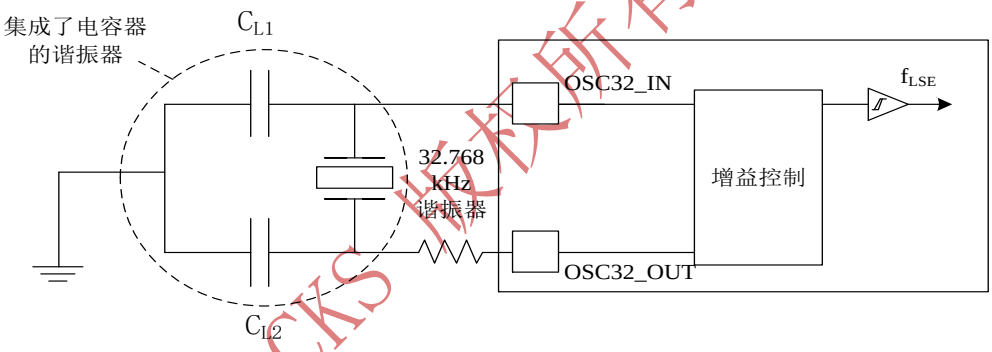
低速外部时钟(LSE)可以使用一个 32.768kHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用表 44 中给出的典型外部元器件的参数通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。关于谐振器特性(频率，封装，精度)的更多细节请参考晶体谐振器手册。

表 44 LSE 振荡器特性(f_{LSE}=32.768kHz)

符号	参数	条件	最小值(1)	典型值	最大值(1)	单位
I_{DD}	LSE 电流消耗	LSEDRV[1：0] = 00 较低驱动能力	-	0.5	0.9	μA
		LSEDRV[1：0] = 01 中低驱动能力	-	-	1	
		LSEDRV[1：0] = 10	-	-	1.3	

		中高驱动能力				
		LSEDRV[1：0] = 11 较高驱动能力	-	-	1.6	
g_m	振荡器的跨导	LSEDRV[1：0] = 00 较低驱动能力	5	-	-	μA /V
		LSEDRV[1：0] = 01 中低驱动能力	8	-	-	
		LSEDRV[1：0] = 10 中高驱动能力	15	-	-	
		LSEDRV[1：0] = 11 较高驱动能力	25	-	-	
$t_{SU(HSE)}$(2)	启动时间	V_{DD} 稳定	-	2	-	s

1. 由设计保障，不在生产中测试。
2. $t_{SU(HSE)}$是启动时间，是从软件使能 HSE 开始测量，直至得到稳定的 32.768kHz 振荡这段时间。这个数值是在一个标准的晶体谐振器上测量得到，它可能因晶体制造商的不同而变化较大。



CKS 版权所有

图 16　使用 32.768kHz 晶体的典型应用

注：OSC32_IN 和 OSC32_OUT 之间不需要添加外部电阻，并且禁止添加一个电阻。

6.3.8　内部时钟源特性

下表 45 中给出的特性参数是使用环境温度和供电电压符合表 17 的条件测量得到。提供的图像是表征结果，未在生产中进行测试。

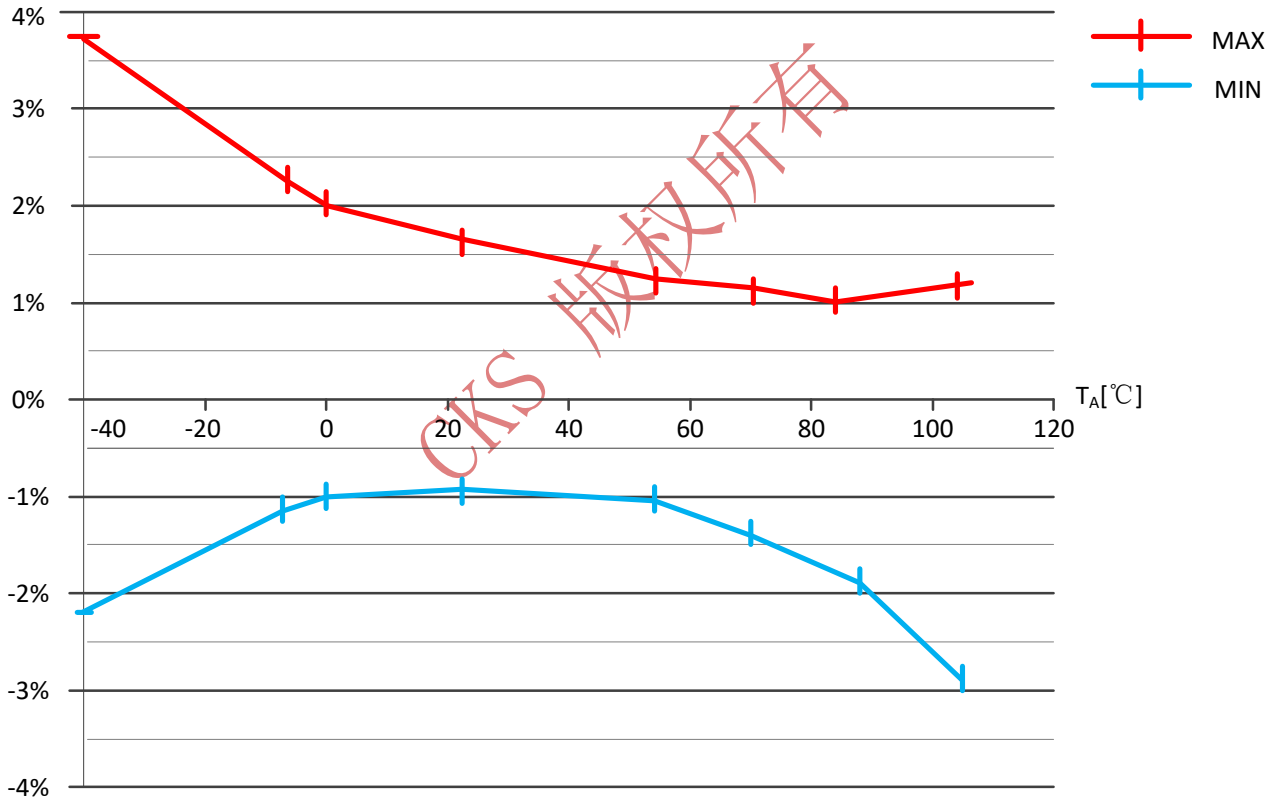
高速内部(HSI)RC 振荡器

表 45　HSI 振荡器特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI}	频率	-	-	**8**	-	MHz
TRIM	HSI 用户修整步骤	-	-	-	1(2)	%

$DuCy_{(HSI)}$	占空比	-	45(2)	-	55(2)	%
ACC_{HSI}	HSI 振荡器的精度	T_A= -40~105°C	-2.8(3)	-	3.8(3)	%
		T_A= -10~85°C	-1.9(3)	-	2.3(3)	
		T_A= 0~85°C	-1.9(3)	-	2(3)	
		T_A= 0~70°C	-1.3(3)	-	2(3)	
		T_A=0~55°C	-1(3)	-	2(3)	
		T_A= 25°C	-1	-	1	
$t_{SU(HSI)}$	HSI 振荡器启动时间	-	1(2)	-	2(2)	μs
$I_{DDA(HSI)}$	HSI 振荡器功耗	-	-	80	100(2)	μA

1. V_{DD} = 3.3V，T_A= -40~105°C，除非特别说明。
2. 由设计保证，不在生产中测试。
3. 与用户校准。



CKS 版权所有

图 17　焊接部件的 HSI 振荡器精度表征结果

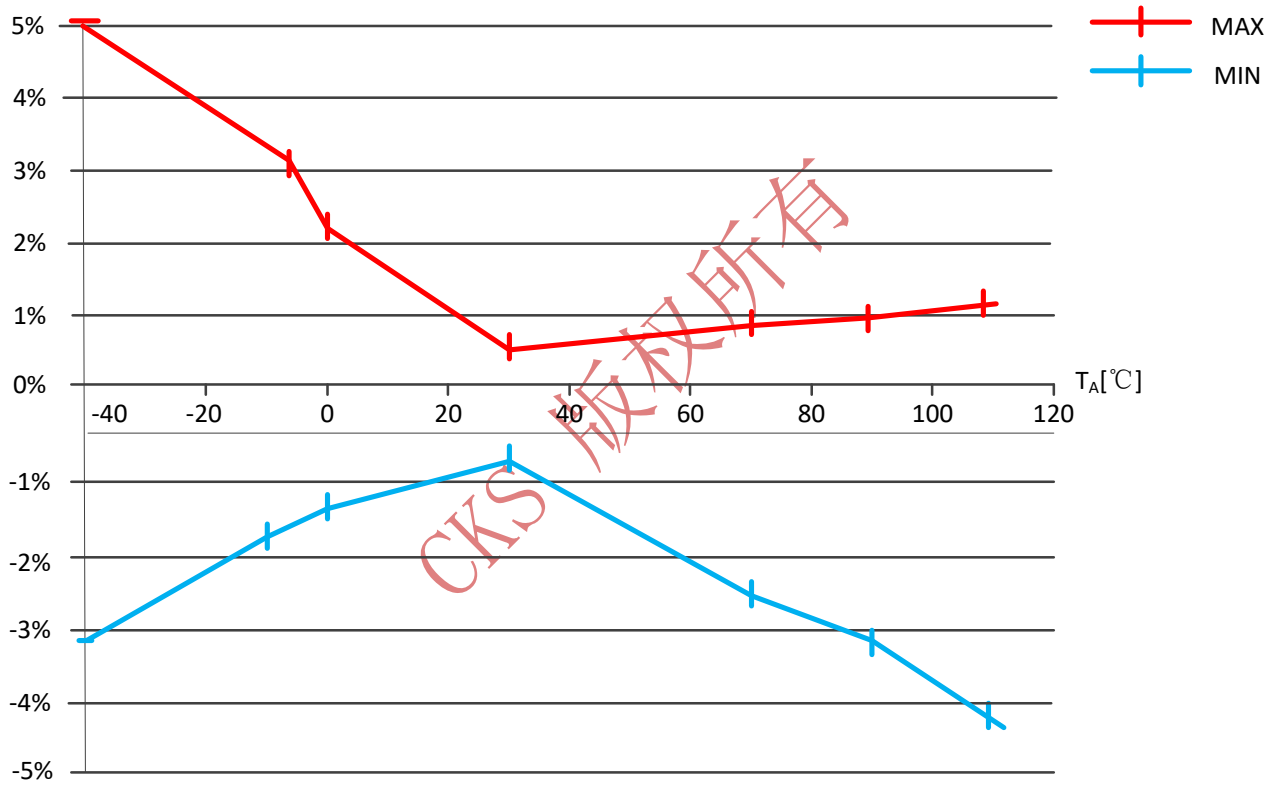
高速内部 14MHz (HSI14)RC 振荡器（ADC 专用）

表 46　HSI14 振荡器特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSI14}	频率	-	-	**14**	-	MHz
TRIM	HSI14 用户修整步骤	-	-	-	1(2)	%

$DuCy_{(HSI14)}$	占空比	-	45(2)	-	55(2)	%
ACC_{HSI14}	HSI14 振荡器的精度(工厂校准)	TA= -40~105°C	-4.2(3)	-	5.1(3)	%
		TA= -10~85°C	-3.2(3)	-	3.1(3)	%
		TA= 0~70°C	-2.5 (3)	-	2.3(3)	%
		TA= 25°C	-1	-	1	%
$t_{SU(HSI14)}$	HSI14 振荡器启动时间		1(2)	-	2(2)	μs
$I_{DDA(HSI14)}$	HSI14 振荡器功耗		-	100	-	μA

1. V_{DD} = 3.3V，T_A= -40~105°C，除非特别说明。
2. 由设计保证，不在生产中测试。
3. 基于特征结果的数据，未在生产中进行测试。



CKS 版权所有

图 18　HSI14 振荡器精度表征结果

低速内部(LSI)RC 振荡器

表 47　LSI 振荡器特性(1)

符号	参数	最小值	典型值	最大值	单位
f_{LSI}	频率	**40**	**42**	**44**	kHz
$t_{SU(LSI)}$(2)	LSI 振荡器启动时间	-	-	85	μs
$I_{DDA(LSI)}$(2)	LSI 振荡器功耗	-	0.75	1.2	μA

1. V_{DDA} = 3.3V，T_A= -40~85°C，除非特别说明。
2. 由设计保证，不在生产中测试。

6.3.9 PLL 特性

表 48 列出的参数是使用环境温度和供电电压符合表 17 的条件测量得到。

表 48 PLL 特性

符号	参数	数值			单位
		最小值	典型值	最大值	
f_{PLL_IN}	PLL 输入时钟(1)	1(2)	8.0	24(2)	MHz
	PLL 输入时钟占空比	40(2)	-	60(2)	%
f_{PLL_OUT}	PLL 倍频输出时钟	16(2)	-	48	MHz
t_{LOCK}	PLL 锁相时间	-	-	200(2)	μs
$Jitter_{PLL}$	周期间抖动	-	-	300(2)	ps

1. 需要注意使用正确的倍频系数，从而根据 PLL 输入时钟频率使得 f_{PLL_OUT} 处于允许范围内。
2. 由综合评估得出，不在生产中测试。

6.3.10 储存器特性

闪存储存器

除非特别说明，所有特性参数是在 T_A= -40~85°C 得到。

表 49 闪存储存器特性(1)

符号	参数	条件	典型值	单位
t_{prog}	写(编程)时间	T_A= -40 ~ +85°C	20	μs
t_{read}	读取时间	T_A= -40 ~ +85°C	40	ns
t_{ERASE}	页(1K 字节)擦除时间	T_A= -40 ~ +85°C	2	ms
t_{ME}	整片擦除时间	T_A= -40 ~ +85°C	10	ms
I_{DD}	供电电流	写模式	4	mA
		擦除模式	4	mA

1. 由设计保证，不在生产中测试。

表 50 闪存储存器寿命和数据保存期限(1)

符号	参数	条件	最小值	单位
N_{END}	寿命	T_A= -40 ~ +85°C	100	千次
t_{RET}	数据保存期限	1 千次(2)在 T_A= 85°C 时	10	年

1. 由综合评估得出，不在生产中测试。
2. 在整个温度范围内循环。

CKS 版权所有

6.3.11 EMC 特性

敏感性测试是在产品的综合评估时抽样进行测试的。

功能性 EMS(电磁敏感性)

当运行一个简单的应用程序时(通过 I/O 端口闪烁 2 个 LED)，测试样品被施加 2 种电磁干扰直到产生错误，LED 闪烁指示了错误的产生。

- **静电放电(ESD)**(正放电和负放电)施加到芯片所有的引脚直到产生功能性错误。这个测试遵从于 IEC 61000-4-2 标准。
- **FTB：**一个瞬变电压的脉冲群(正向和反向)通过一个 100pF 的电容施加在 V_{DD} 和 V_{SS} 上，直到产生功能性错误。这个测试符合 IEC 61000-4-4 标准。

芯片复位可以使系统恢复正常操作。测试结果列于下表 51 中。

表 51 EMS 特性

符号	参数	条件	级别/类型
V_{FESD}	施加到任一 I/O 脚，从而导致功能错误的电压极限。	V_{DD} = 3.3V，LQFP48，T_A= +25 °C，f_{HCLK} = 48MHz。符合 IEC 61000-4-2	2B
V_{EFTB}	在 V_{DD} 和 V_{SS} 上通过 100pF 的电容施加的、导致功能错误的瞬变脉冲群电压极限	V_{DD} = 3.3V，LQFP48，T_A= +25 °C，f_{HCLK} = 48MHz。符合 IEC 61000-4-4	4B

设计牢靠的软件以避免噪声的问题

在器件级进行 EMC 的评估和优化，是在典型的应用环境和优化的软件中进行的。应该注意的是，好的 EMC 性能与用户应用和具体的软件密切相关。

因此，建议用户对软件实行 EMC 优化和进行与对用户的应用来说 EMC 相关的预测试。

软件建议

软件的流程中必须包含程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏(控制寄存器等)

认证前的试验

很多常见的失效(意外的复位和程序计数器被破坏)，可以通过人工地在 NRST 上引入一个低电平或在晶振引脚上引入一个持续 1 秒的低电平而重现。

在进行 ESD 测试时，可以把超出应用要求的电压直接施加在芯片上，当检测到意外动作的地方，软件

CKS 版权所有

部分需要加强以防止发生不可恢复的错误。

电磁干扰(EMI)

在运行一个简单的应用程序时(通过 I/O 端口闪烁 2 个 LED)，监测芯片发射的电磁场。这个发射测试符合 IEC 61967-2 标准，这个标准规定了测试板和引脚的负载。

表 52 EMI 特性

符号	参数	条件	监测的频段	最大值(fHSE/fHCLK)	单位
				8/48MHz	
S_{EMI}	峰值	V_{DD}= 3.6 V，T_A= 25°C，LQFP48 封装，符合 IEC 61967-2	0.1~30MHz	-11	dBμV
			30~130MHz	21	
			130MHz~1GHz	21	
			EMI 级别	4	-

6.3.12 电气敏感性

基于三个不同的测试(ESD，LU)，使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

静电放电(ESD)

静电放电(一个正的脉冲然后间隔一秒钟后一个负的脉冲)施加到所有样品的所有引脚上，样品的大小与芯片上供电引脚数目相关(3 片 x (n+1)供电引脚)。这个测试符合 JESD22-A114/C101 标准。

表 53 ESD 绝对最大值

符号	参数	条件	封装	类型	最大值(1)	单位
$V_{ESD(HBM)}$	静电放电电压(人体模型)	T=+25 °C，符合 JESD22-A114	全部	2	2000	V
$V_{ESD(CDM)}$	静电放电电压(充电设备模型)	T=+25 °C，符合 ANSI/ESD	全部	C3	250	

1. 由综合评估得出，不在生产中测试。

静态栓锁

为了评估栓锁性能，需要在 6 个样品上进行 2 个互补的静态栓锁测试：

- 为每个电源引脚，提供超过极限的供电电压。
- 在每个输入、输出和可配置的 I/O 引脚上注入电流。

这个测试符合 EIA/JESD 78A 集成电路栓锁标准。

表 54 电气敏感性

符号	参数	条件	类型

CKS 版权所有

LU	静态栓锁类	T = +105 °C，符合 JESD78A	II 类 A

6.3.13 I/O 电流注入特性

通常，在正常的产品操作期间，应避免由于外部电压低于V_{SS}或高于V_{DDIOx}(对于标准的3V I/O引脚)而导致的I/O引脚电流注入。然而，为了在异常注入事件发生时给出微控制器的稳健性指示，在器件特性分析期间以样品为基础进行敏感性测试。

I/O 电流注入的功能的敏感性

在器件上执行一个简单的应用程序时，在悬空输入模式下器件受到注入电流到编程的I/O引脚的压力。当电流被注入I/O脚时，一次一个，检测器件是否发生功能故障。

超出范围参数指示故障：ADC误差超出待定限制(超过5LSB TUE)，超出传统相邻引脚上的电流注入限制(超过–5 µA)或其他功能故障(例如，复位发生或振荡器偏差)。

表 55 给出了表征结果。

负引起的泄露电流是由负向注入引起的，正向引起的泄露电流是由正向注入引起的。

表 55 I/O 电流注入功能感性

符号	描述	功能易感性		单位
		负注入	正注入	
I_{INJ}	在 BOOT0 引脚上注入电流	-0	NA	mA
	在所有 FT 和 FTf 引脚上注入电流	-5	NA	
	在所有 TTa, TC 和 RESET 引脚上注入电流	-5	+ 5	

CKS 版权所有

6.3.14 I/O 端口特性

通用输入/输出特性

除非特别说明，下表 56 列出的参数是按照表 17 的条件测量得到。所有的 I/O 端口都是兼容 CMOS-和 TTL-(除了 BOOT0)。

表 56 I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	低电平输入电压	TC 和 TTa 的 I/O 脚	-	-	$0.3V_{DDIOx} + 0.07^{(1)}$	V
		FT 和 FTf 的 I/O 脚	-	-	$0.475V_{DDIOx} - 0.2^{(1)}$	
		BTOOT0	-	-	$0.3V_{DDIOx} - 0.3^{(1)}$	

		所有 I/O 口，除了 BTOOT0	-	-	$0.3V_{DDIOx}$	
V_{IH}	高电平输入电压	TC 和 TTa 的 I/O 脚	$0.445V_{DDIOx}$ + 0.398(1)	-	-	
		FT 和 FTf 的 I/O 脚	$0.5V_{DDIOx}$ + 0.2(1)	-	-	
		BTOOT0	$0.2V_{DDIOx}$ + 0.95(1)	-	-	
		所有 I/O 口，除了 BTOOT0	$0.7V_{DDIOx}$	-	-	
V_{hys}	施密特触发器电压迟滞	TC 和 TTa 的 I/O 脚	-	200(1)	-	mV
		FT 和 FTf 的 I/O 脚	-	100(1)	-	
		BTOOT0	-	300(1)	-	
I_{lkg}	输入漏电流(2)	TC, FT 和 FTf I/O TTa 在数字模式 $V_{SS} \le V_{IN} \le V_{DDIOX}$	-	-	±0.1	μA
		TTa 在数字模式 $V_{DDIOX} \le V_{IN} \le V_{DDA}$	-	-	1	
		TTa 在模拟模式 $V_{SS} \le V_{IN} \le V_{DDA}$	-	-	±0.2	
		FT 和 FTf I/O (3) $V_{DDIOX} \le V_{IN} \le 5V$	-	-	10	
R_{PU}	弱上拉等效电阻(3)	$V_{IN}=V_{SS}$	25	40	55	kΩ
R_{PD}	弱下拉等效电阻(3)	$V_{IN}=V_{DDIOX}$	25	40	55	
C_{IO}	I/O 引脚的电容	-	-	5	-	pF

1. 数据仅基于设计仿真得出，不在生产中测试。
2. 如果在相邻引脚有反向电流倒灌，则漏电流可能高于最大值，详见表 55。
3. 上拉和下拉电阻是设计为一个真正的电阻串联一个可开关的 PMOS/NMOS 实现。这个 PMOS/NMOS 开关的电阻很小(约占 10%)。

所有 I/O 端口都是 CMOS 和 TTL 兼容(不需软件配置)，它们的特性考虑了多数严格的 CMOS 工艺或 TTL 参数。这些要求的覆盖范围对于标准 I/O 详见图 19，对于 5V 容忍的 I/O 见图 20。以下曲线是设计模拟结果，未在生产中测试。

CKS 版权所有

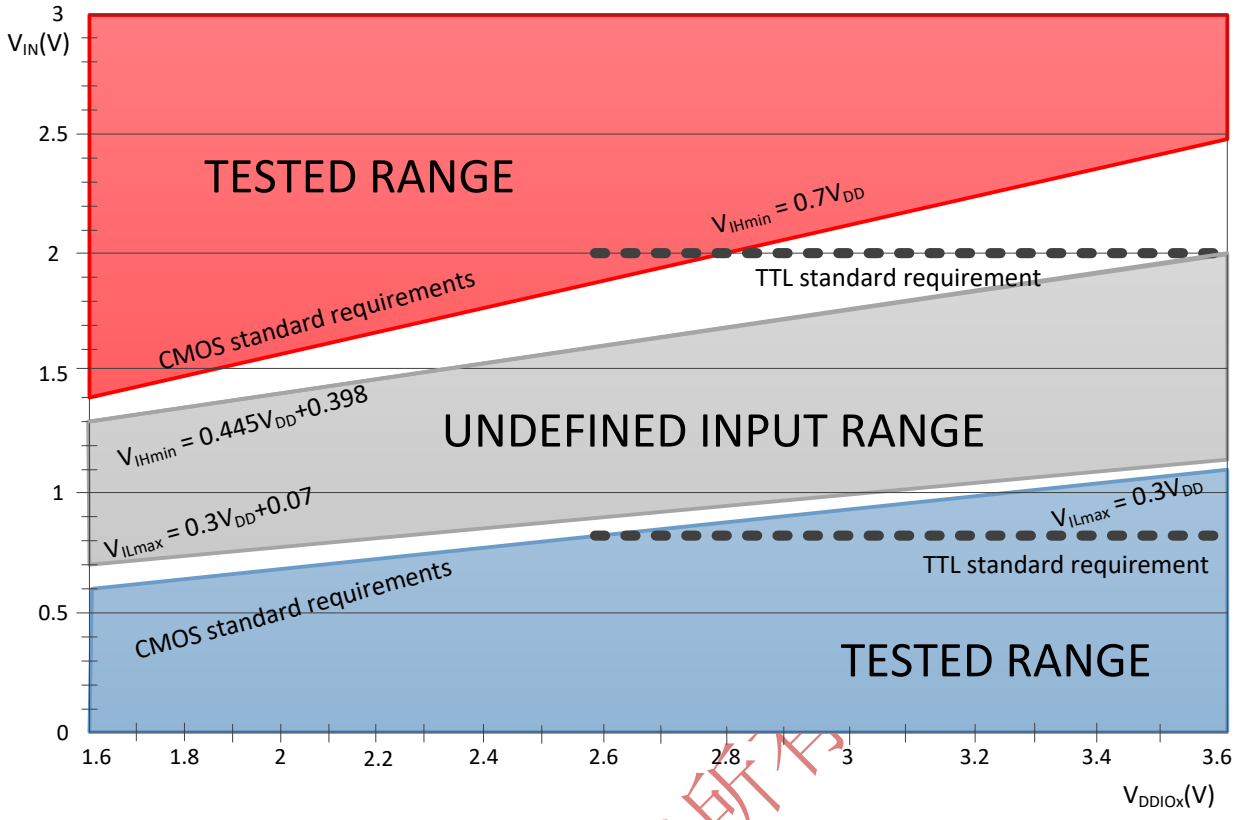


图 19　TC 和 TTa 的 I/O 口输入特性

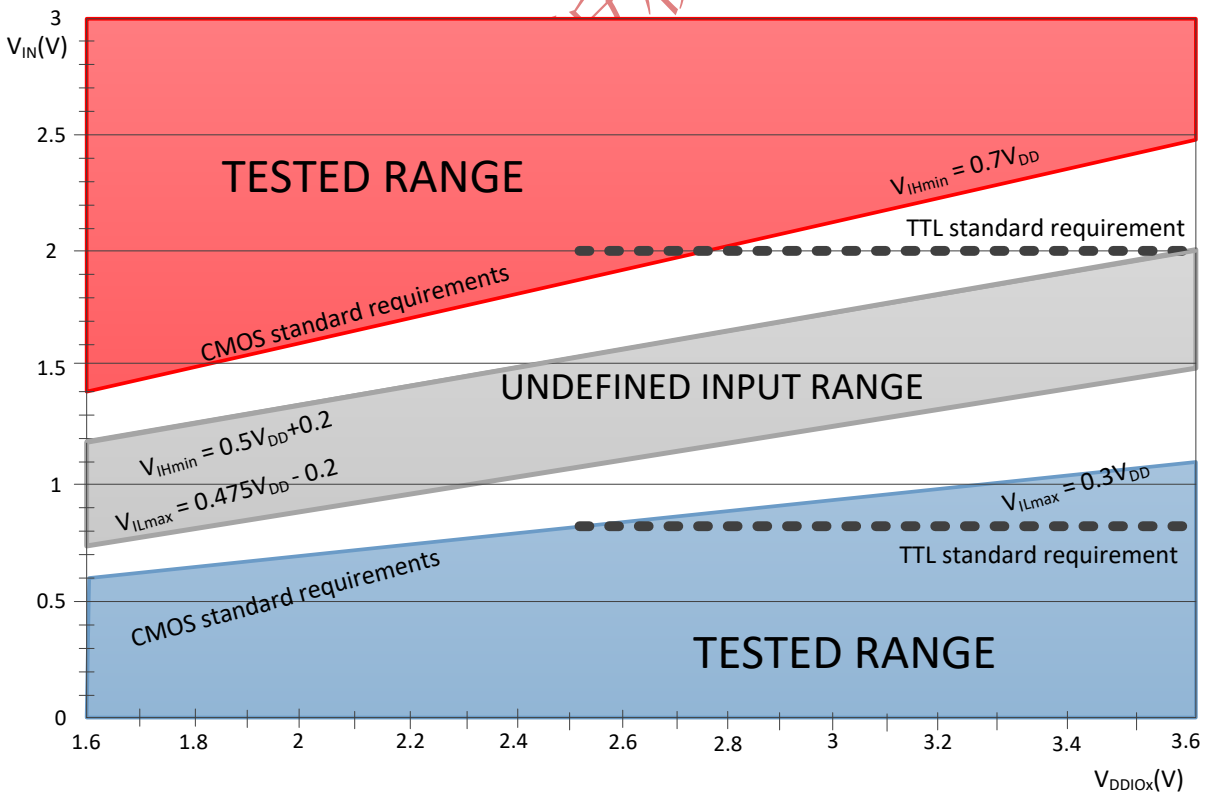


图 20　5V 容忍(FT 和 FTf)的 I/O 输入特性

输出驱动电流

GPIO(通用输入/输出端口)可以吸收或输出多达+/-8mA 电流，并且吸收或输出+/-20mA 电流(不严格的 V_{OL}/V_{OH})。

在用户应用中，I/O 脚的数目必须保证驱动电流不能超过 6.2 节给出的绝对最大额定值：

- 所有 I/O 端口从 V_{DDIOx} 上获取的电流总和，加上 MCU 在 V_{DD} 上获取的最大运行电流，不能超过绝对最大额定值 ΣI_{VDD}(参见表 15)。
- 所有 I/O 端口吸收并从 V_{SS} 上流出的电流总和，加上 MCU 在 V_{SS} 上流出的最大运行电流，不能超过绝对最大额定值 ΣI_{VSS}(参见表 15)。

输出电压水平

除非特别说明，表 57 列出的参数是使用环境温度和 V_{DD} 供电电压符合表 17 的条件测量得到。所有的 I/O 端口都是兼容 CMOS-和 TTL-(FT, Tta 或 TC, 除非特别说明)的。

表 57 输出电压特性(1)

符号	参数	条件	最小值	最大值	单位
V_{OL}	1 个引脚输出低电平	CMOS 端口	-	0.4	V
V_{OH}	1 个引脚输出高电平	$\|I_{IO}\|$ = 8mA V_{DDIOx} ≥2.7V	V_{DDIOx} -0.4	-	
V_{OL}	1 个引脚输出低电平	TTL 端口	-	0.4	
V_{OH}	1 个引脚输出高电平	$\|I_{IO}\|$ = 8mA V_{DDIOx} ≥2.7V	2.4	-	
V_{OL}(2)	1 个引脚输出低电平	$\|I_{IO}\|$= 20mA	-	1.3	
V_{OH}(2)	1 个引脚输出高电平	V_{DDIOx} ≥2.7V	V_{DDIOx} -1.3	-	
V_{OL}(2)	1 个引脚输出低电平	$\|I_{IO}\|$= 6mA	-	0.4	
V_{OH}(2)	1 个引脚输出高电平		V_{DDIOx} -0.4	-	
V_{OLFm+}(2)	输出低电平，当 1 个 FTf 引脚在在 FM+模式	I_{IO} = 20 mA V_{DDIOx} ≥2.7V	-	0.4	
		$\|I_{IO}\|$=10mA	-	0.4	

1. 芯片吸收的电流 I_{IO} 必须始终遵循表 15 中给出的绝对最大额定值。并且，所有的 I/O（I/O 端口和控制引脚）源汇入的电流总和必须始终符合绝对最大额定值 ΣI_{IO}。
2. 由综合评估得出，不在生产中测试。

CKS 版权所有

输入输出交流特性

输入输出交流特性的定义和数值分别在图 21 和表 58 给出。

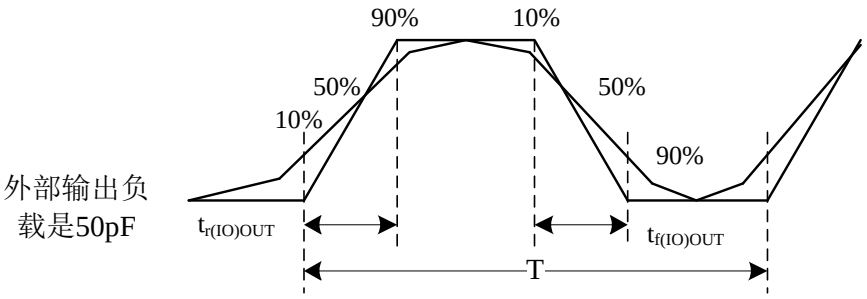
除非特别说明，列出的参数是使用环境温度和供电电压 V_{DD} 符合表 17 的条件测量得到。

表 58 输入输出交流特性(1)(2)

OSPEEDRy [1:0]值(1)	符号	参数	条件	最小值	最大值	单位
x0	$f_{max(IO)out}$	最大频率(3)	C_L= 50 pF	-	2	MHz
	$t_{f(IO)out}$	输出的下降时间		-	125	ns
	$t_{r(IO)out}$	输出的上升时间		-	125	
01	$f_{max(IO)out}$	最大频率(3)	C_L= 50 pF	-	10	MHz
	$t_{f(IO)out}$	输出的下降时间		-	25	ns
	$t_{r(IO)out}$	输出的上升时间		-	25	
11	$f_{max(IO)out}$	最大频率(3)	C_L=30 pF, $V_{DDIOx} \geq 2.7V$	-	50	MHz
			C_L=50 pF, $V_{DDIOx} \geq 2.7V$	-	30	
			C_L=50 pF, V_{DDIOx}<2.7V	-	20	
	$t_{f(IO)out}$	输出高至低电平的下降时间	C_L= 30 pF, $V_{DDIOx} \geq 2.7V$	-	5	ns
			CL= 50 pF, $V_{DDIOx} \geq 2.7V$	-	8	
			C_L=50 pF, V_{DDIOx}<2.7V	-	12	
	$t_{r(IO)out}$	输出低至高电平的上升时间	C_L= 30 pF, $V_{DDIOx} \geq 2.7V$	-	5	
			C_L= 50 pF, $V_{DDIOx} \geq 2.7V$	-	8	
			C_L=50 pF, V_{DDIOx}<2.7V	-	12	
FM+ 配置(4)	$f_{max(IO)out}$	最大频率(3)	C_L= 50 pF,	-	2	MHz
	$t_{f(IO)out}$	输出的下降时间		-	12	ns
	$t_{r(IO)out}$	输出的上升时间		-	34	
	t_{EXTIpw}	EXTI 控制器检测到外部信号的脉冲宽度		10	-	ns

1. I/O 端口的速度可以通过 OSPEEDRx[1:0]配置。详情请见参考手册中有关 GPIO 端口配置寄存器的说明。
2. 由设计保证，不在生产中测试。
3. 最大频率在图 21 中定义。
4. 当设置 FM+配置时，绕过 I/O 速度控制。

CKS 版权所有



如果 $t_r+t_f(\leq 2/3)T$，并且占空比为 (45-55%) 当负载为50pF 时，达到最大频率

图 21　输入输出交流特性定义

6.3.15　NRST 引脚特性

NRST 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻 R_{PU}。

除非特别说明，下表列出的参数是使用环境温度和 V_{DD} 供电电压符合表 17 的条件测量得到。

表 59　NRST 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}$	NRST 输入低电平电压	-	-	-	$0.3V_{DD}+0.07^{(1)}$	V
$V_{IH(NRST)}$	NRST 输入高电平电压	-	$0.455V_{DD}+0.398^{(1)}$	-	-	
$V_{hys(NRST)}$	NRST 施密特触发器电压迟滞	-	-	200	-	mV
R_{PU}	弱上拉等效电阻(2)	$V_{IN}=V_{SS}$	25	40	55	kΩ
$V_{F(NRST)}$	NRST 输入滤波脉冲		-	-	$100^{(1)}$	ns
$V_{NF(NRST)}$	NRST 输入非滤波脉冲	$2.7<V_{DD}<3.6$	$300^{(1)}$	-	-	ns
		$2.4<V_{DD}<3.6$	$500^{(1)}$	-	-	

1. 由设计保证，不在生产中测试。
2. 上拉电阻是设计为一个真正的电阻串联一个可开关的 PMOS 实现。这个 PMOS 开关的电阻很小(约占 10%)。

CKS 版权所有

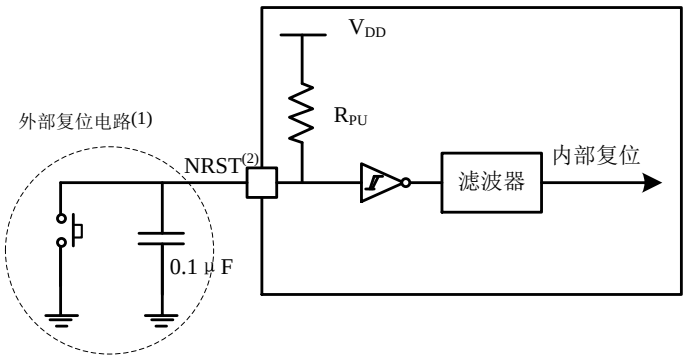


图 22　建议的 NRST 引脚保护

1. 额外的电容是为了防止寄生复位。
2. 用户必须保证 NRST 引脚的电位能够低于表 59 中列出的最大 $V_{IL(NRST)}$以下，否则 MCU 不能得到复位。

6.3.16　12 位 ADC 特性

除非特别说明，表 60 的参数是使用符合表 17 的条件的环境温度、f_{PCLK2} 频率和 V_{DDA} 供电电压测量得到。

注意： 建议在每次上电时执行一次校准。

表 60　ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DDA}	模拟供电电压	-	2.4	-	3.6	V
$I_{DDA(ADC)}$	ADC 的电流消耗(1)	V_{DDA} =3.3V	-	0.9	-	mA
f_{ADC}	ADC 时钟频率	-	0.6	-	14	MHz
f_S(2)	采样速率	12 位分辨率	0.05	-	1	MHz
f_{TRIG}(2)	外部触发频率	f_{ADC}=14MHz 12 位分辨率	0.043	-	1	kHz
		12 位分辨率	-	-	17	$1/f_{ADC}$
V_{AIN}	转换电压范围	-	0	-	V_{DDA}	V
R_{AIN}(2)	外部输入阻抗	参见公式 1 和表 61	-	-	50	kΩ
R_{ADC}(2)	采样开关电阻	-	-	-	1	kΩ
C_{ADC}(2)	内部采样和保持电容	-	-		8	pF
t_{CAL}(2) (3)	校准时间	f_{ADC}= 14MHz	5.9			μs
		-	83			$1/f_{ADC}$
$W_{LATENCY}$ (2) (4)	ADC_CR 寄存器写入延迟	ADC clock=HSI14	1.5ADC cycles +2f_{PCLK} cycles	-	1.5ADC cycles +3f_{PCLK} cycles	

CKS 版权所有

		ADC clock=PCLK/2	-	4.5	-	f_{PCLK} cycle
		ADC clock= PCLK/4	-	8.5	-	f_{PCLK} cycle
t_{latr}(2)	常规触发转换时延	f_{ADC}= f_{PCLK}/2=14MHz	0.196			µs
		f_{ADC}= f_{PCLK}/2	5.5			1/f_{PCLK}
		f_{ADC}= f_{PCLK}/4 =12MHz	0.219			µs
		f_{ADC}= f_{PCLK}/4	10.5			1/f_{PCLK}
		f_{ADC}= f_{HSI14} =14MHz	0.179	-	0.250	µs
$Jitter_{ADC}$	ADC 触发转换抖动	f_{ADC}= f_{HSI14}	-	1	-	1/f_{HSI14}
t_S(2)	采样时间	f_{ADC}=14MHz	0.107	-	17.1	µs
		-	1.5	-	239.5	1/f_{ADC}
t_{STAB}(2)	上电时间	-	14			µs
t_{CONV}(2)	总的转换时间 (包括采样时间)	f_{ADC}=14MHz	1	-	18	µs
		12 位分辨率	14~252(采样 t_S+逐步逼近 +12.5)			1/f_{ADC}

1. 在采样值转换过程中(12.5 x ADC 时钟周期)，I_{DDA} 应额外消耗 100µA 电流，I_{DD} 需要额外消耗 60µA。
2. 由设计保证，不在生产中测试。
3. 指定的值仅包括 ADC 时序。 它不包括寄存器访问的延迟。
4. 此参数指定将转换结果传输到 ADC_DR 寄存器的延迟时间。 EOC 标志在此时被设置。

公式 1：最大 R_{AIN} 公式

$$R_{AIN} < \frac{T_S}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

上述公式(**公式 1**)用于决定最大的外部阻抗，使得误差可以小于 1/4 LSB。其中 N=12(表示 12 位分辨率)。

表 61 f_{ADC}=14MHz 时的最大 R_{AIN}

T_S(周期)	t_S(µs)	最大 R_{AIN}(kΩ)(1)
1.5	0.11	0.4
7.5	0.54	5.9
13.5	0.96	11.4
28.5	2.04	25.2
41.5	2.96	37.2
55.5	3.96	50
71.5	5.11	NA
239.5	17.1	NA

1. 由设计保证，不在生产中测试。

CKS 版权所有

表 62 ADC 精度(1)(2)(3)

符号	参数	测试条件	典型值	最大值(4)	单位
ET	综合误差	f_{PCLK} = 48 MHz f_{ADC} = 14 MHz，R_{AIN} < 10 kΩ， V_{DDA} =3 ~ 3.6V， T_A= 25 °C	±1.3	±2	LSB
EO	偏移误差		±1	±1.5	
EG	增益误差		±0.5	±1.5	
ED	微分线性误差		±0.7	±1	
EL	积分线性误差		±0.8	±1.5	
ET	综合误差	f_{PCLK} = 48 MHz f_{ADC} = 14 MHz，R_{AIN} < 10 kΩ， V_{DDA} = 2.7 ~ 3.6V， T_A= -40 ~ 105 °C	±3.3	±4	LSB
EO	偏移误差		±1.9	±2.8	
EG	增益误差		±2.8	±3	
ED	微分线性误差		±0.7	±1.3	
EL	积分线性误差		±1.2	±1.7	
ET	综合误差	f_{PCLK} = 48 MHz f_{ADC} = 14 MHz，R_{AIN} < 10 kΩ， V_{DDA} = 2.4 ~ 3.6V， T_A= 25 °C	±3.3	±4	LSB
EO	偏移误差		±1.9	±2.8	
EG	增益误差		±2.8	±3	
ED	微分线性误差		±0.7	±1.3	
EL	积分线性误差		±1.2	±1.7	

1. ADC 的直流电压的精度数值是在经过内部校准后测量的。
2. ADC 精度与反向注入电流的关系：需要避免在任何标准的模拟输入引脚上注入反向电流，因为这样会显著地降低另一个模拟输入引脚上正在进行的转换精度。建议在可能产生反向注入电流的标准模拟引脚上，(引脚与地之间)增加一个肖特基二极管。
   如果正向的注入电流，只要处于第 6.3.14 中给出的 $I_{INJ(PIN)}$和 $\Sigma I_{INJ(PIN)}$范围之内，就不会影响 ADC 精度。
3. 最佳的性能可以在受限的 V_{DDA}、频率、V_{REF} 和温度范围下实现。
4. 由综合评估保证，不在生产中测试。

CKS 版权所有

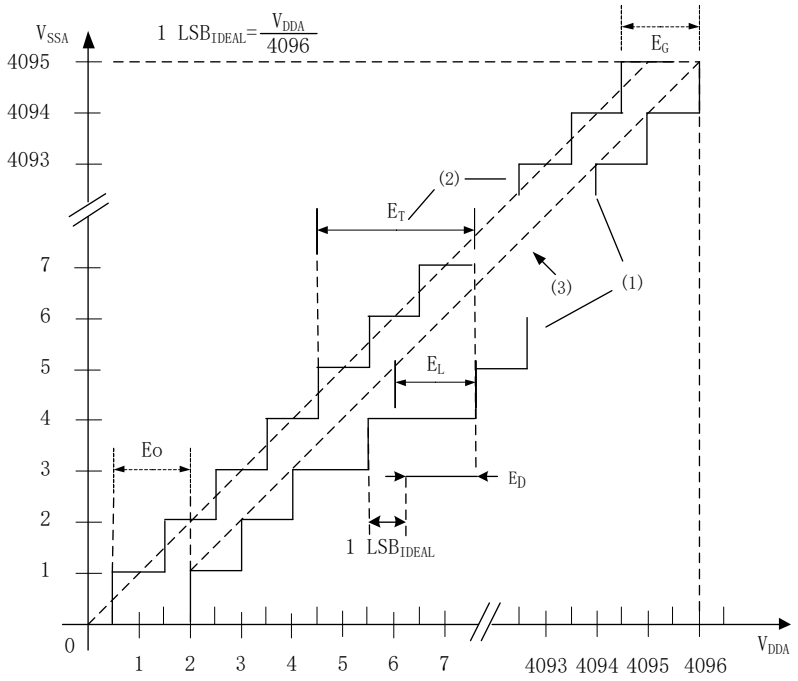


图 23　ADC 精度特性

(1) 为实际 ADC 转换曲线的例子

(2) 理想转换曲线

(3) 终点连线

E_T 综合误差：实际转换曲线与理想转换曲线间的最大偏离。

Eo 偏移误差：实际转换曲线上的第一次跃迁与理想转换曲线上的第一次跃迁之间的差值。

E_G 增益误差：实际转换曲线上的最后一次跃迁与理想转换曲线上的最后一次跃迁之间的差值。

E_D 微分线性误差：实际转换曲线上步距与理想步距(1LSB)之差。

E_L 积分线性误差：实际转换曲线上的跃迁与终点连线间的最大偏离。

CKS 版权所有

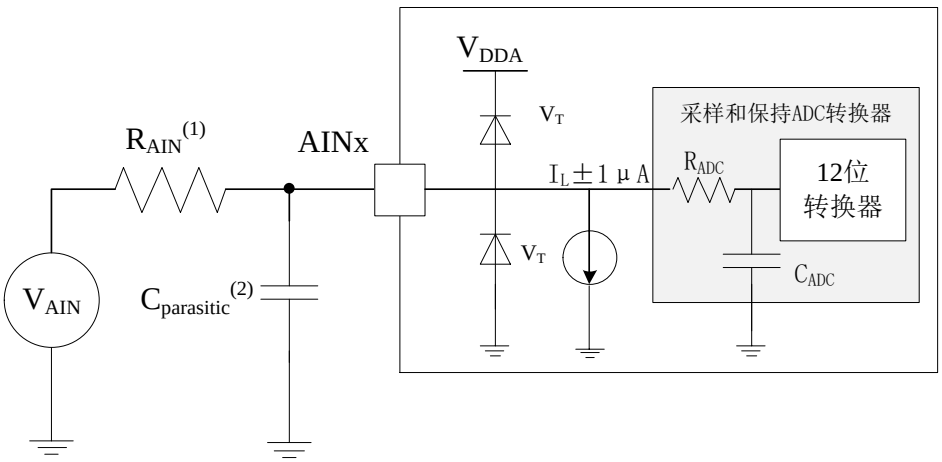


图 24　使用 ADC 典型的连接图

1. 有关 R_{AIN}、R_{ADC} 和 C_{ADC} 的数值，参见表 60。

2. $C_{parasitic}$ 表示 PCB(与焊接和 PCB 布局质量相关)与焊盘上的寄生电容(大约 7pF)。较大的 $C_{parasitic}$ 数值将降低转换的精度，解决的办法是减小 f_{ADC}。

PCB 设计建议

电源的去藕必须按照图 11 连接。图中的 10nF 电容必须是瓷介电容，它们应该尽可能地靠近 MCU 芯片。

6.3.17 温度传感器特性

表 63 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
T_L(1)	V_{SENSE} 相对于温度的线性度	-	±1	±2	ºC
Avg_Slope(1)	平均斜率	4.0	4.3	4.6	mV/ºC
V_{25}	在 25ºC(±5 ºC)时的电压(2)	**1.553**	**1.43**	**1.666**	V
t_{START}(1)	建立时间	-	-	10	µs
t_{S_temp}(1)	当读取温度时，ADC 采样时间	4	-	-	µs

1. 由设计保证，不在生产中测试。
2. 在 V_{DDA} = 3.3V±10mV 测量，V_{30} 的 ADC 转化结果存储在 TS_CAL1 字节里面。根据表 2。

6.3.18 V_{BAT} 监测特性

表 64 V_{BAT} 监测特性

符号	参数	最小值	典型值	最大值	单位
R	V_{BAT}电阻桥	-	2 x 50	-	kΩ
Q	V_{BAT}测量比	-	2	-	
E_r(1)	Q上的错误	-1	-	+1	%
t_{S_vbat}(1)	ADC读取V_{BAT}的采样时间	4	-	-	µs

1. 由设计保证，不在生产中测试。

6.3.19 Timer 定时器特性

下表中列出的参数由设计保证。

有关输入输出复用功能引脚(输出比较、输入捕获、外部时钟、PWM 输出)的特性详情，参第 6.3.14 节。

表 65 TIMx 特性

符号	参数	条件	最小值	典型值	最大值	单位
$t_{res(TIM)}$	定时器分辨时间	-	-	1	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}$= 48MHz	-	20.8	-	ns
f_{EXT}	CH1 至 CH4 的定时器外部时钟频率		-	$f_{TIMxCLK}$/2	-	MHz
		$f_{TIMxCLK}$ = 48MHz	-	24	-	MHz

CKS 版权所有

t_{MAX_COUNT}	16 位计数器最大可能的计数	-	-	2^{16}	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}$= 48MHz	-	1365	-	μs
	32 位计数器最大可能的计数	-	-	2^{32}	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}$= 48MHz	-	89.48	-	s

表 66 40kHz(LSI)时 IWDG 的最小最大超时时间(1)

预分频驱动器	PR[2:0]位	RL[11:0]=0x000 最小超时	RL[11:0]=0x000 最大超时	单位
/4	0	0.1	409.6	ms
/8	1	0.2	819.2	
/16	2	0.4	1638.4	
/32	3	0.8	3276.8	
/64	4	1.6	6553.6	
/128	5	3.2	13107.2	
/256	6 或 7	6.4	26214.4	

1. 这些给出时序是基于 40kHz 的时钟来得出的，但微控制器内部的 RC 频率可以在 30 至 60kHz 之间变化。此外，如果给定一个精确的 RC 振荡器频率，确定的时序仍然取决于 APB 接口时钟相对于 LSI 时钟的相位，从而始终存在一个完整的 RC 不确定时段。

表 67 WWDG 的最小最大超时时间值@48MHz (PCLK)

预分频	WDGTB	最小超时时间值	最大超时时间值	单位
1	0	0.0853	5.4613	ms
2	1	0.1706	10.9226	
4	2	0.3413	21.8453	
8	3	0.6826	43.6906	

CKS 版权所有

6.3.20 通信接口

I²C 接口特性

I²C 接口符合标准 I²C 总线规范和用户手册的时序要求：

- Standard-mode(Sm):比特率高达 100kbit/s
- Fast-mode(Fm): 比特率高达 400kbit/s
- Fast-mode Plus(Fm+):比特率高达 1Mbit/s

当 I2C 外设正确配置时，I2C 时序要求由设计保证(根据用户手册)。

SDA 和 SCL I/O 要求满足以下限制：SDA 和 SCL I/O 引脚不是“真的”开漏。当配置为漏极开路时，连接在 I/O 引脚和 V_{DDIOx} 之间的 PMOS 被禁止，但仍然存在。只有 FTf I/O 引脚支持 Fm+低电平输出电流最

大要求。根据 6.3.14 节，I2C I/O 特性。

所有 I2C SDA 和 SCL I/O 嵌入一个模拟滤波器。模拟滤波器特征见下表：

表 68 I^2C 模拟滤波器特性(1)

符号	参数	最小值	最大值	单位
t_{AF}	由模拟滤波器抑制的尖峰脉冲宽度	50(2)	260(3)	ns

1. 由设计保证，没有在生产中测试。
2. 宽度低于 $t_{AF(min)}$的尖峰被过滤。
3. 宽度高于 $t_{AF(max)}$的尖峰没有被过滤。

SPI/I^2S 接口特性

除非另有说明，表 69 中给出的测试 SPI 参数和表 70 中的 I^2S 来自环境温度，频率 f_{PCLKx} 和电源电压条件见表 17。

更多有关输入输出复用功能特性详情(SPI 的 NSS, SCK, MOSI, MISO 和 WS, CK, SD 对于 I^2S)，参见第 6.3.14 节。

表 69 SPI 特性(1)

符号	参数	条件	最小值	最大值	单位
f_{SCK} $1/t_{c(SCK)}$	SPI 时钟频率	主模式	-	18	MHz
		从模式	-	18	
$t_{r(SCK)}$ $t_{f(SCK)}$	SPI 时钟上升和下降时间	负载电容：C = 15pF	-	6	ns
$t_{su(NSS)}$	NSS 建立时间	从模式	$4T_{pclk}$	-	ns
$t_{h(NSS)}$	NSS 保持时间	从模式	$2\ T_{pclk}+10$	-	
$t_{w(SCKH)}$ $t_{w(SCKL)}$	SCK 高和低的时间	主模式，f_{PCLK} = 36MHz，预分频系数=4	$T_{pclk}/2-2$	$T_{pclk}/2+1$	
$t_{su(MI)}$ $t_{su(SI)}$	数据输入建立时间	主模式	4	-	
		从模式	5	-	
$t_{h(MI)}$	数据输入保持时间	主模式	4	-	
$t_{h(SI)}$		从模式	5	-	
$t_{a(SO)}$ (2)	数据输出访问时间	从模式，f_{PCLK} =20MHz	0	$3T_{pclk}$	
$t_{dis(SO)}$(3)	数据输出禁止时间	从模式	0	18	
$t_{v(SO)}$	数据输出有效时间	从模式(使能边沿之后)	-	22.5	
$t_{v(MO)}$	数据输出有效时间	主模式(使能边沿之后)	-	6	
$t_{h(SO)}$	数据输出保持时间	从模式(使能边沿之后)	11.5	-	
$t_{h(MO)}$		主模式(使能边沿之后)	2	-	
DuCy(SCK)	从机输入时钟占空比	从模式	25	75	%

1. 由综合评估得出，不在生产中测试。
2. 最小值表示驱动输出的最小时间，最大值表示正确获得数据的最大时间。

CKS 版权所有

3. 最小值表示关闭输出的最小时间，最大值表示把数据线置于高阻态的最大时间。

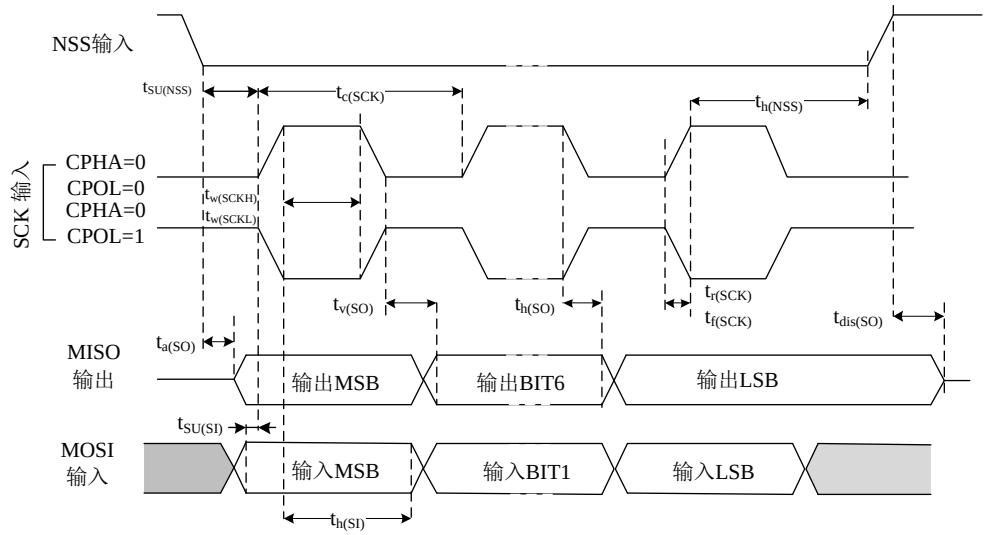
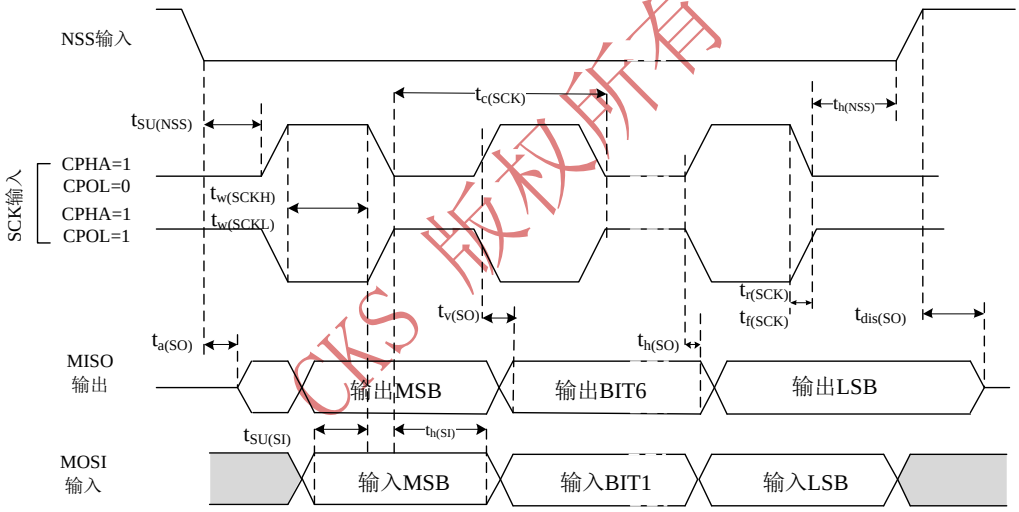


图 25　SPI 时序图-从模式和 CPHA=0



CKS 版权所有

图 26　SPI 时序图– 从模式和 CPHA=1(1)

1. 测量点设置于 CMOS 电平：$0.3V_{DD}$ 和 $0.7V_{DD}$。

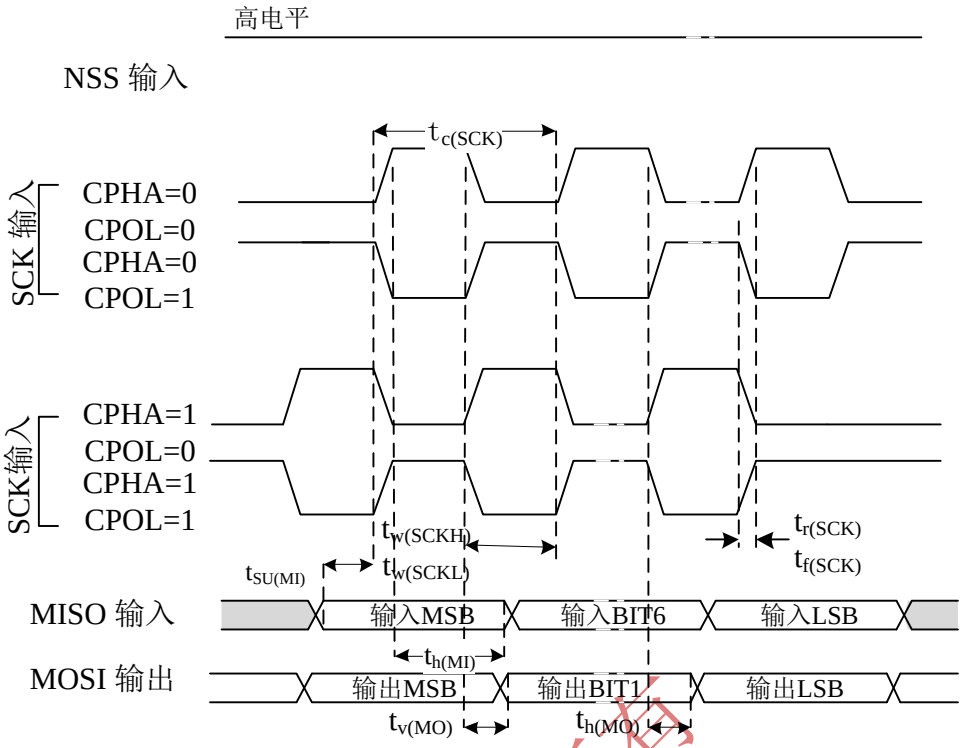


图 27　SPI 时序图-主模式(1)

1. 测量点设置于 CMOS 电平：$0.3V_{DD}$ 和 $0.7V_{DD}$。

表 70　I²S 特性(1)

符号	参数	条件	最小值	最大值	单位
f_{CK} $1/t_{c(CK)}$	I²S 时钟频率	主模式(数据：16 位，频率=48kHz)	1.597	1.601	MHz
		从模式	0	6.5	
$t_{r(CK)}$	I²S 时钟上升时间	负载电容：C = 15pF	-	10	ns
$t_{f(CK)}$	I²S 时钟下降时间		-	12	
$t_{w(CKH)}$	I²S 高的时间	主模式，f_{PCLK} = 16MHz，频率=48kHz	306	-	
$t_{w(CKL)}$	I²S 低的时间		312	-	
$t_{v(WS)}$	数据输出有效时间	主模式	2	-	
$t_{h(WS)}$	数据输出保持时间	主模式	2	-	
$t_{su(WS)}$	数据输出设置时间	从模式	7		
$t_{h(MO)}$	数据输出保持时间	从模式	0	-	
DuCy(SCK)	从机输入时钟占空比	从模式	25	75	%
$t_{su(SD_MR)}$	数据输入设置时间	主接收器	6	-	ns
$t_{su(SD_SR)}$		从接收器	2	-	
$t_{h(SD_MR)}$	数据输入保持时间	主接收器	4	-	
$t_{h(SD_SR)}$		从接收器	0.5	-	
$t_{v(SD_MT)}$	数据输出有效时间	主发射器	-	4	

CKS 版权所有

$t_{v(SD_ST)}$		从发射器	-	20	
$t_{h(SD_MT)}$	数据输出保持时间	主发射器	0	-	
$t_{h(SD_ST)}$		从发射器	13	-	

1. 由综合评估得出，不在生产中测试。
2. 取决于 f_{PCLK}。例如，如果 f_{PCLK}=8MHz，则 $T_{PCLK} = 1/f_{PCLK} = 125ns$

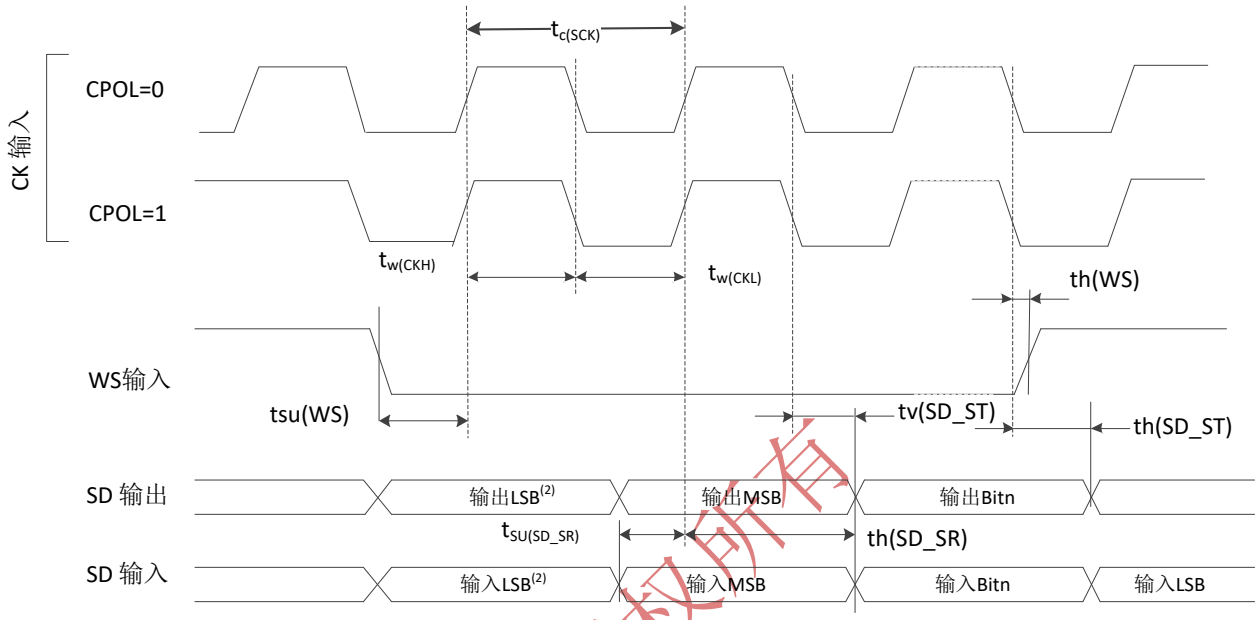


图 28 I²S 从模式时序图

1. 测量点以 CMOS 电平完成：: 0.3 × VDDIOx 和 0.7 × VDDIOx.
2. 先前传输字节的 LSB 发送/接收。 在第一个字节之前没有发送 LSB 发送/接收。

CKS 版权所有

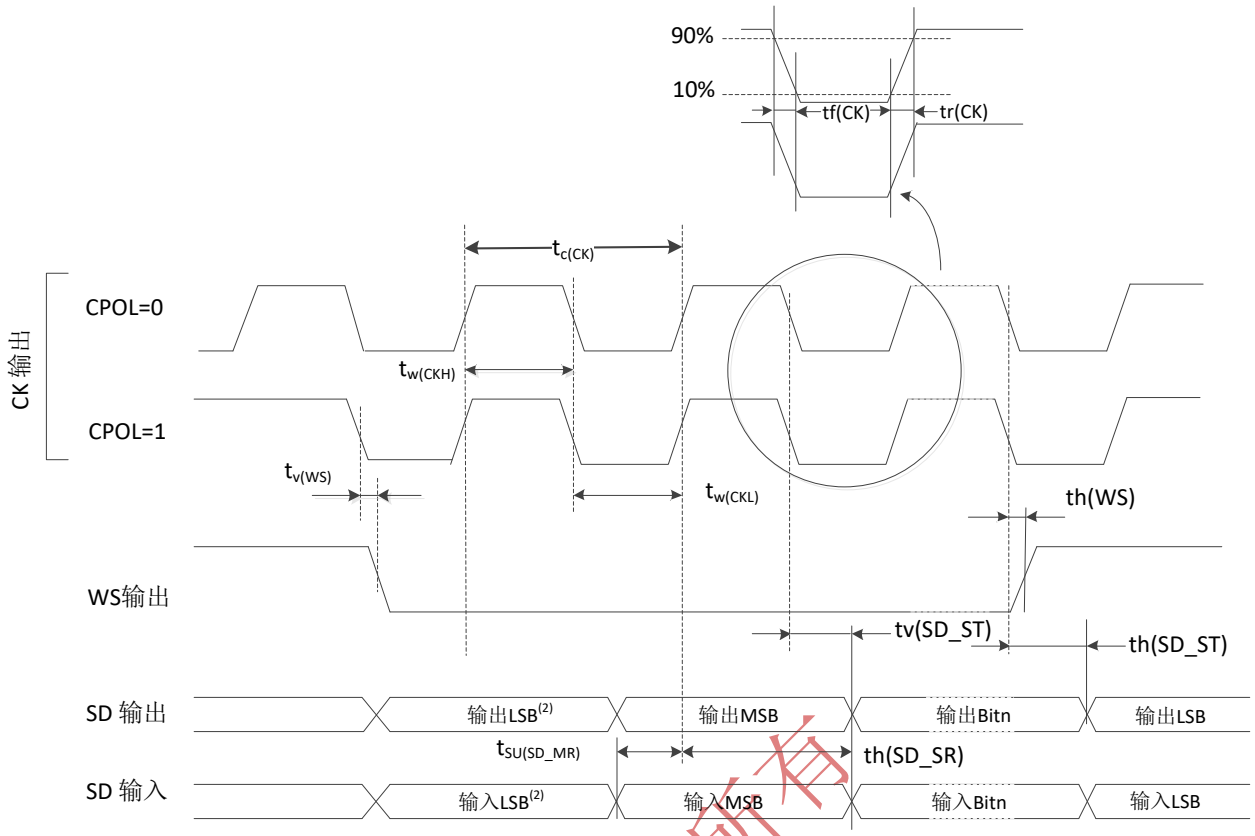


图 29　I2S 主模式时序图

1. 基于特征结果的数据，未在生产中测试.
2. 先前传输字节的 LSB 发送/接收。 在第一个字节之前没有发送 LSB 发送/接收。

CKS 版权所有

7 封装特性

7.1 封装机械数据

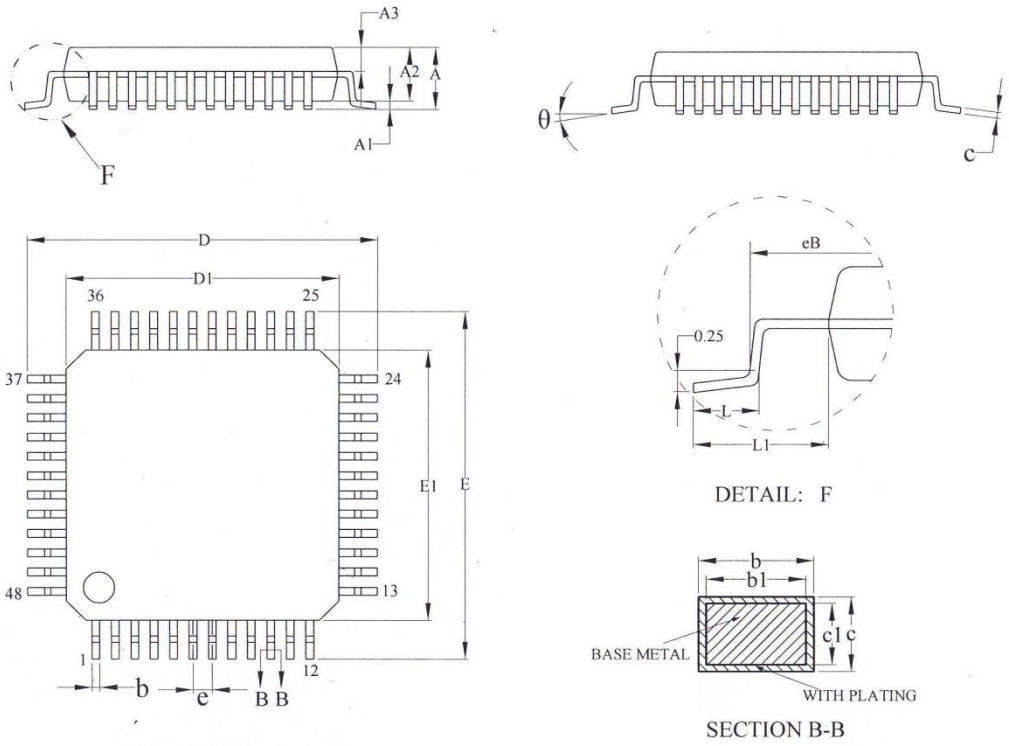


图 29 LQFP48-7x7mm, 48 脚低剖面方形扁平封装图

1. 图不是按照比例绘制。

表 71　LQFP48-7x7mm 48 脚低剖面方形扁平封装机械数据

标号	毫米		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	-	0.26
b1	0.17	0.20	0.23
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	-	8.25
e	0.50BSC		
L	0.40	-	0.65
L1	1.00REF		
θ	0°	-	7°

版权所有

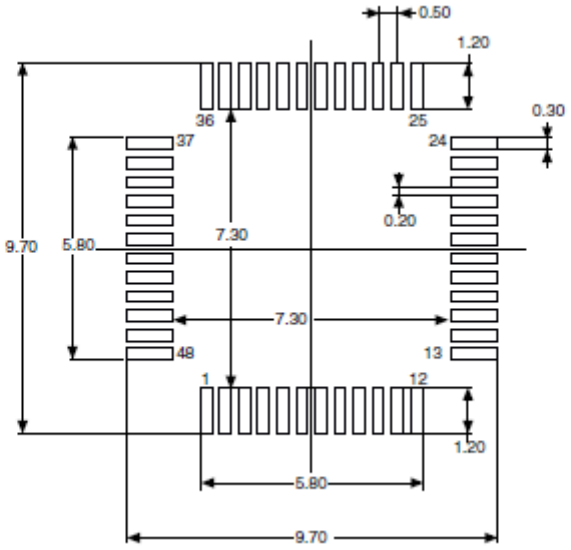


图 30　LQFP48 推荐封装

1. 图不是按照比例绘制。
2. 尺寸以 mm 为单位。

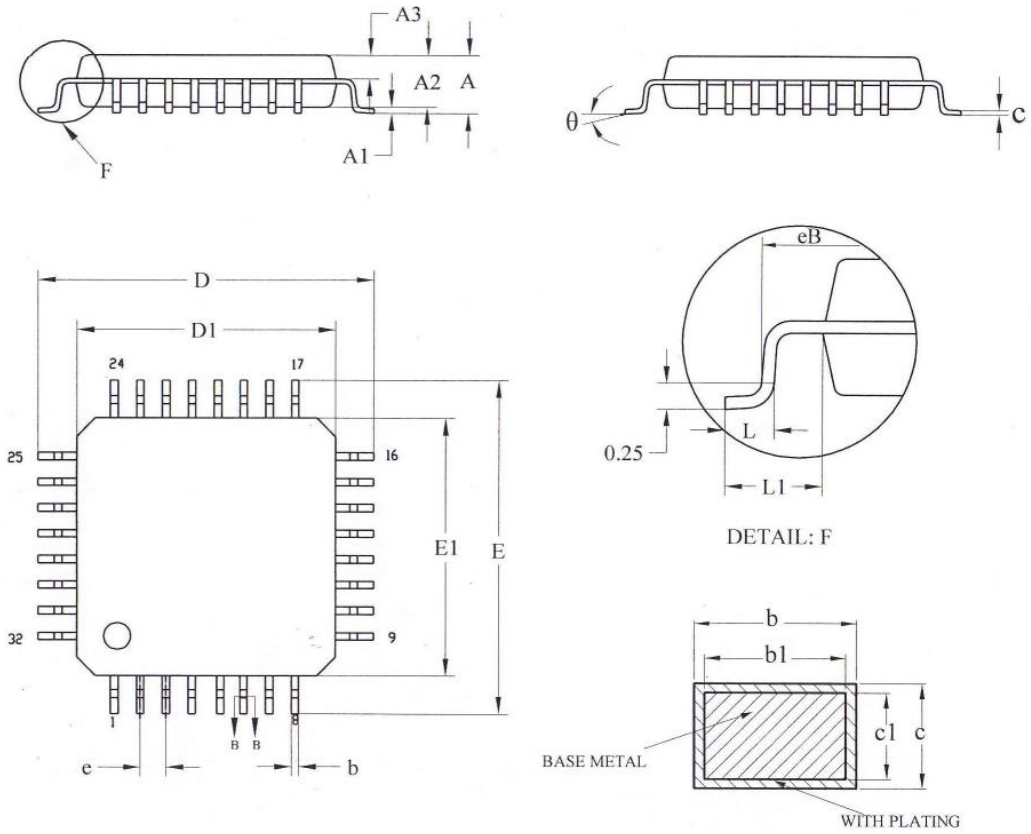


图 31　LQFP32-7x7 mm, 32 脚低剖面方形扁平封装图

1. 图不是按照比例绘制。

CKS 版权

表 72　LQFP32-7x7mm 32 脚低剖面方形扁平封装机械数据

标号	毫米		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.25
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.33	-	0.41
b1	0.32	0.35	0.38
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	-	8.25
e	0.80BSC		
L	0.40	-	0.65
L1	1.00REF		
θ	0°	-	7°

版权所有

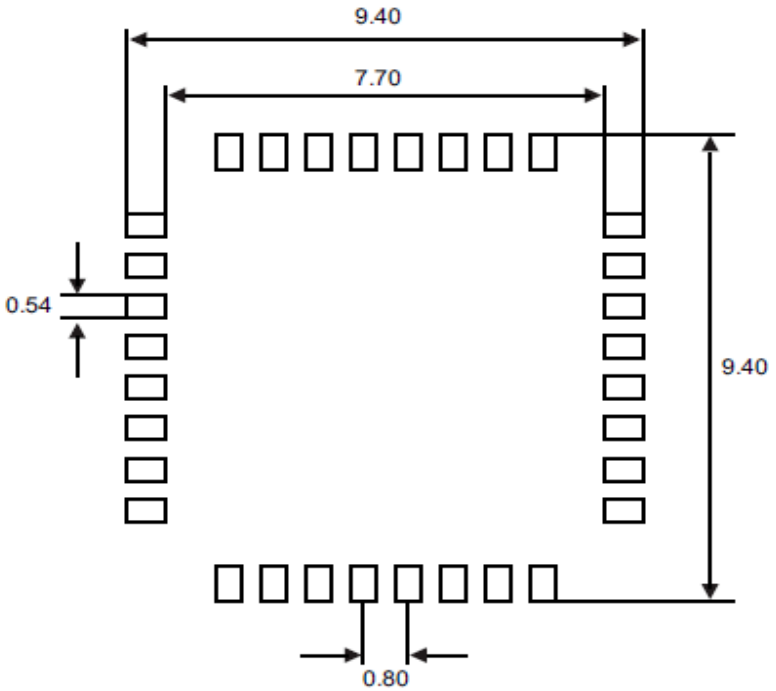


图 32　LQFP32 推荐封装

1. 图不是按照比例绘制。
2. 尺寸单位为毫米。

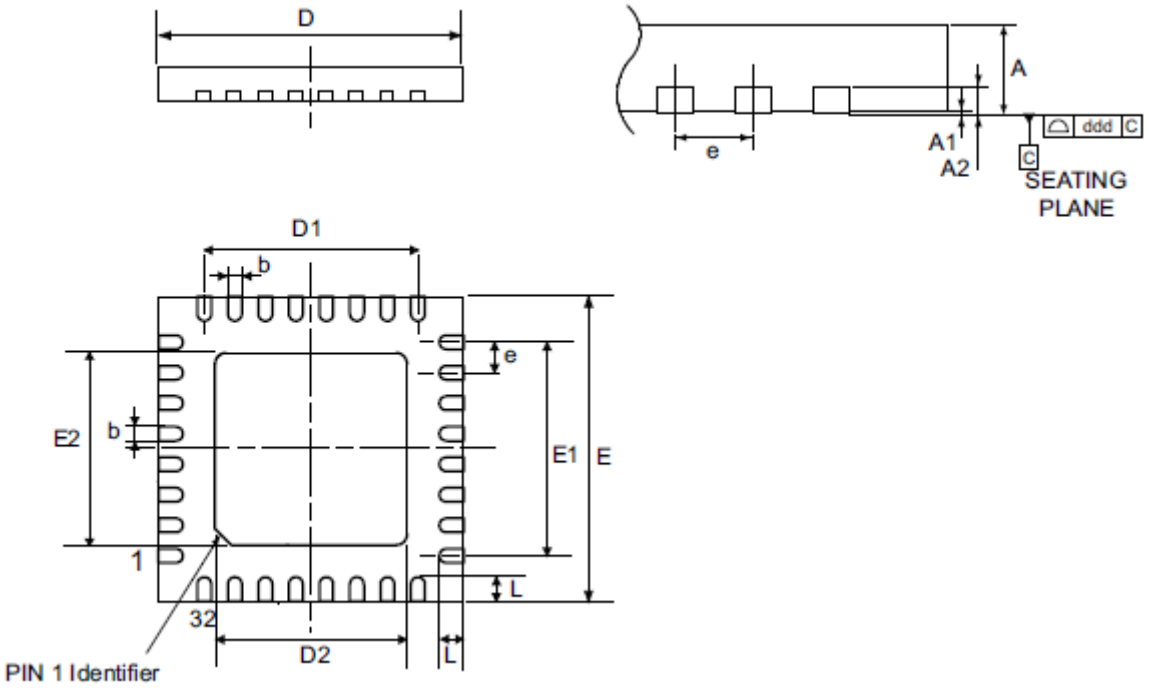


图 33　UFQFPN32 封装图

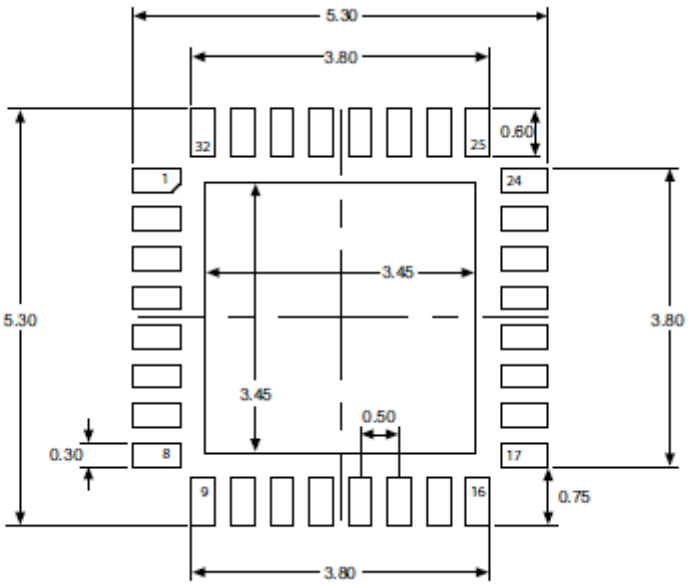
1. 绘图不是按比例的。
2. 所有的引脚/焊盘也应焊接到 PCB 上以改善引脚/焊点的焊点寿命。
3. UFQFPN 封装底部有裸露的裸片焊盘。 该焊盘用于设备接地并且必须连接。 它在表中被称为引脚 0：引脚定义。

CKS 版权所有

表 73　UFQFPN32 封装机械数据(1)

标号	毫米		
	最小值	典型值	最大值
A	0.500	0.550	0.600
A1	0.000	0.020	0.050
A3	-	0.152	-
b	0.180	0.230	0.280
D	4.900	5.000	5.100
D1	3.400	3.500	3.600
D2	3.400	3.500	3.600
E	4.900	5.000	5.100
E1	3.400	3.500	3.600
E2	3.400	3.500	3.600
e	-	0.500	-
L	0.300	0.400	0.500
ddd	-	-	0.080

样本



1. 尺寸单位为毫米。

图 34　UFQFPN32 推荐封装

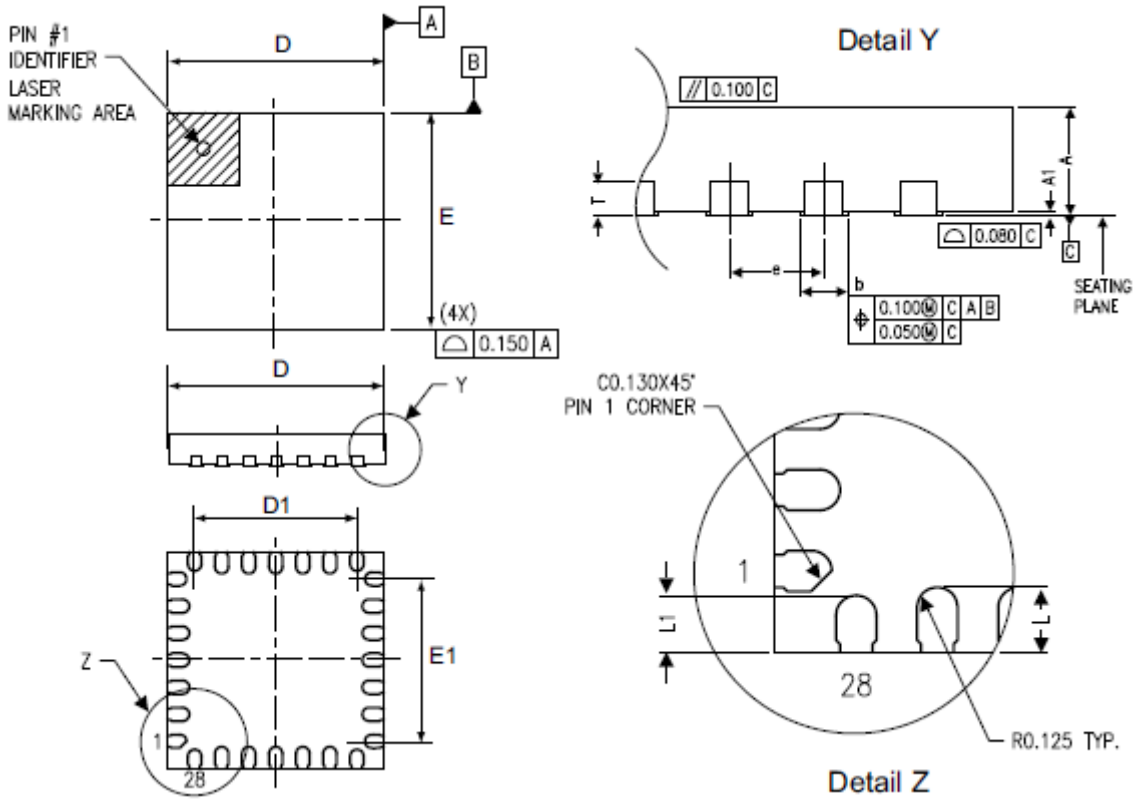


图 35　UFQFPN28 封装图

1. 图不是按照比例绘制。

CKS 版权所

表 74　UFQFPN28 封装机械数据(1)

标号	毫米		
	最小值	典型值	最大值
A	0.500	0.550	0.600
A1	-	0.000	0.050
D	3.900	4.000	4.100
D1	2.900	3.000	3.100
E	3.900	4.000	4.100
E1	2.900	3.000	3.100
L	0.300	0.400	0.500
L1	0.250	0.350	0.450
T	-	0.152	-
b	0.200	0.250	0.300
e	-	0.500	-

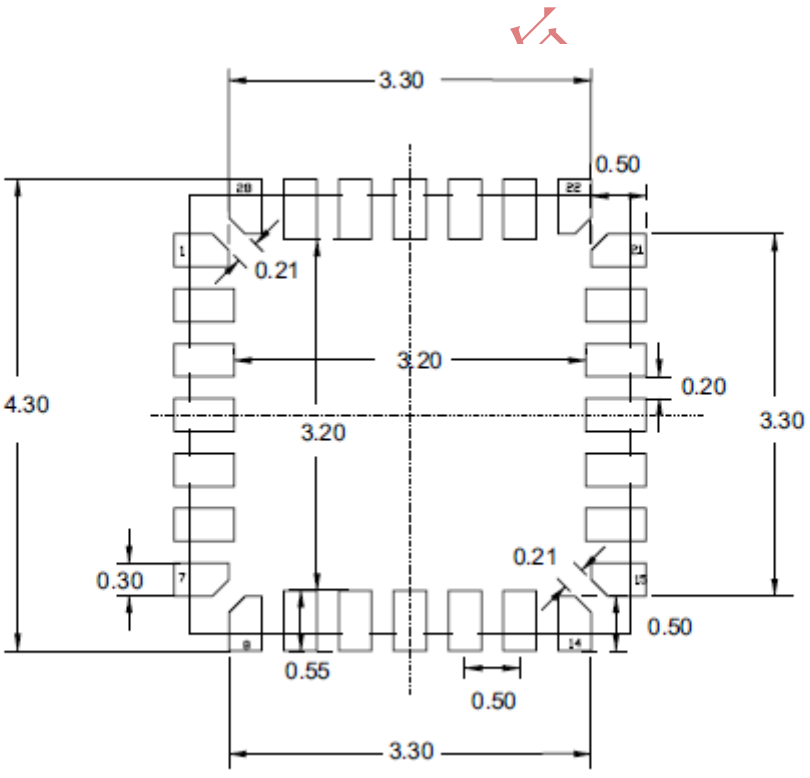


图 36　UFQFPN28 推荐封装图

1. 尺寸单位为毫米。

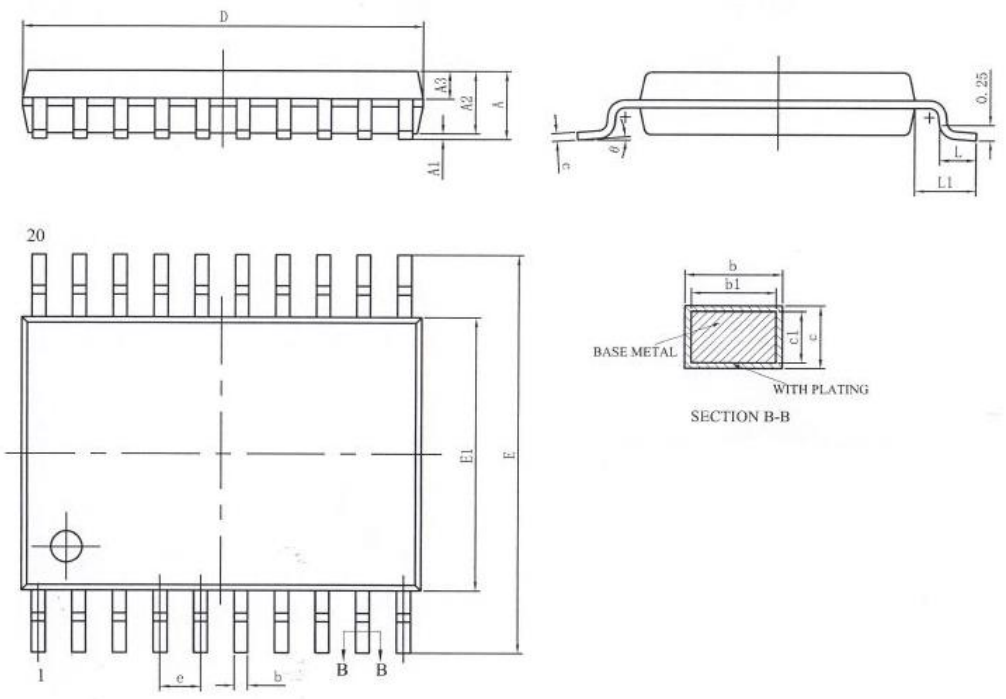


图 38　TSSOP20–20 脚薄细封装图

1. 图不是按照比例绘制。

CKS 版权所有

表 75　TSSOP20–20 脚薄细封装数据

标号	毫米		
	最小值	典型值	最大值
A	-	-	1.20
A1	0.05	-	0.15
A2	0.80	1.00	1.05
A3	0.39	0.44	0.49
b	0.20	-	0.29
b1	0.19	0.22	0.25
c	0.13	-	0.18
c1	0.12	0.13	0.14
D	6.40	6.50	6.60
E1	4.30	4.40	4.50
E	6.20	6.40	6.60
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00BSC		
θ	0°	-	8°

版权所有

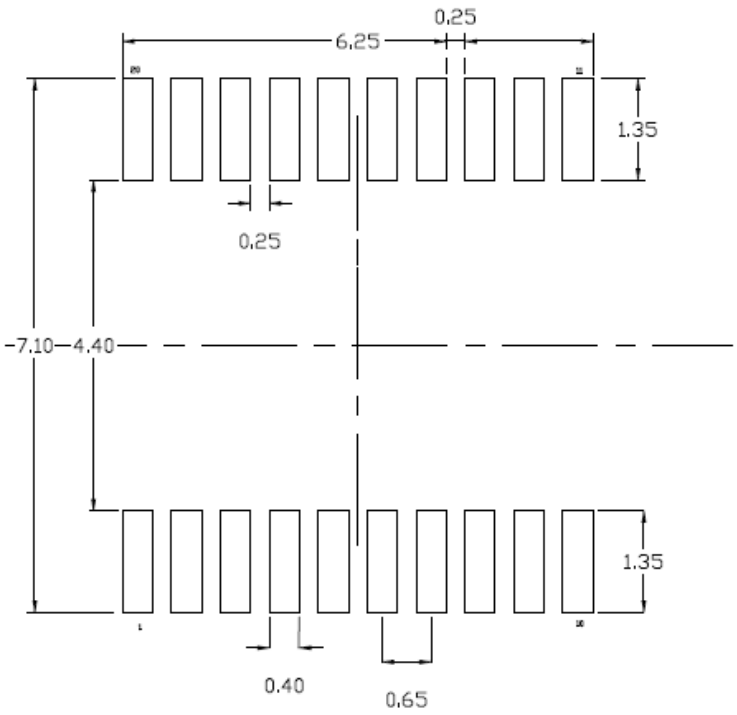


图 39　TSSOP20 推荐封装

1. 尺寸单位为毫米。

7.2 热特性

芯片的最大结温($T_J$max)一定不能超过表 17 给出的数值范围。

芯片的最大结温($T_J$max)用摄氏温度表示，可用下面的公式计算：

$$T_J\text{max} = T_A\text{max} + (P_D\text{max} \times \Theta_{JA})$$

其中：

- $T_A$max 是最大的环境温度，用°C 表示，
- Θ_{JA} 是封装中结到环境的热阻抗，用°C/W 标示，
- $P_D$max 是 P_{INT}max 和 $P_{I/O}$max 的和($P_D\text{max}=P_{INT}\text{max}+P_{I/O}\text{max}$)，
- P_{INT}max 是 I_{DD} 和 V_{DD} 的乘积，用瓦特(Watt)表示，是芯片的最大内部功耗。

$P_{I/O}$max 是所有输出引脚的最大功率消耗：

$$P_{I/O}\text{max} = \Sigma(V_{OL} \times I_{OL}) + \Sigma((V_{DD} - V_{OH}) \times I_{OH})$$

考虑在应用中 I/O 上低电平和高电平的实际的 V_{OL}/I_{OL} 和 V_{OH}/I_{OH}。

表 76 封装的热特性

符号	参数	数值	单位
Θ_{JA}	结到环境的热阻抗——LQFP48–7x7mm	55	°C/W
	结到环境的热阻抗——LQFP32–7x7mm	56	
	结到环境的热阻抗——UFQFPN32–5x5mm	38	
	结到环境的热阻抗——UFQFPN28–4x4mm	118	
	结到环境的热阻抗——TSSOP20–6.5x4.4mm	76	

7.6.1 参考文档

JESD51-2 集成电路热测量环境条件–自然对流(空气静止)。参见 www.jedec.org。

CKS 版权所有

8. CKS32 系列产品命名规则

CKS32 F 031 R 8 T 6 xxx

产品系列

CKS32 = 基于ARM®的32位微控制器

产品类型

F = 通用类型

产品子类型

031 = CKS32F031xx

引脚数目

K = 32脚
C = 48脚
R = 64脚

闪存存储器容量

4 = 16K字节的闪存存储器
6 = 32K字节的闪存存储器
8 = 64K字节的闪存存储器

封装

T = LQFP
U = UFQFPN

温度范围

6 = 工业级温度范围，-40℃~85℃
7 = 工业级温度范围，-40℃~105℃

选项

xxx = 已编程的器件代号(3个数字)
TR = 卷带式包装

CKS 版权所有

9 版本历史

表 77 文档的修订历史

日期	版本	修改部分
2018.05.22	1	最初版本

CKS 版权所有

X-ON Electronics

Largest Supplier of Electrical and Electronic Components

Click to view similar products for EEPROM ***category:***

Click to view products by CKS ***manufacturer:***

Other Similar products are found below :

M29F040-70K6 718278CB 718620G AT28C256-15PU-ND 444358RB 444362FB BR93C46-WMN7TP 442652G 701986CB TC58NVG0S3HBAI4 5962-8751413XA TC58BVG0S3HBAI4 TH58NYG3S0HBAI6 CAT25320YIGT-KK CAT25320DWF LE24C162-R-E 5962-8751417YA 5962-8751409YA CAT25M01LI-G DS28E11P+ BR9016AF-WE2 LE2464DXATBG CAS93C66VP2I-GT3 DS28E25+T DS28EL15Q+T M95320-DFDW6TP DS28E05GB+T AT25320B-SSPDGV-T HE24C64WLCSPD BL24SA128B-CSRC 24FC16T-I/OT 24FC08T-I/OT M24128-BFMN6TP S-24CS04AFM-TFH-U M24C04-FMC5TG M24C16-DRMN3TPK M24C64-DFMN6TP 34AA02-EMS M95080-RMC6TG M95128-DFCS6TP/K M95128-DFDW6TP M95256-DFMN6TP M95320-RDW6TP M95640-RDW6TP AT17LV010-10CU AT24C01C-SSHM-B AT24C01D-MAHM-T AT24C04D-MAHM-T AT24C04D-SSHM-T AT24C08C-SSHM-B