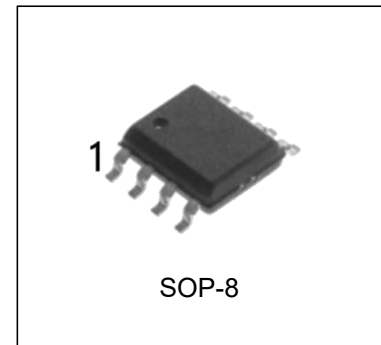


TJA1042 高速总线收发器

主要特点：

- 符合 ISO11898 标准
- 满足车规 Grade1 要求
- 速度快 (可达 5Mbaud)
- 电磁辐射 (EME) 低
- 差分接收器具有较宽的共模范围,
- 较低的 EME 和高的 EMI 特性
- 待机模式, 通过总线唤醒 (远程) 功能
- 可采用 SPLIT 电压输出, 稳定隐性总线电平 (进一步改善 EME)
- 待机总线 BUS 显性超时功能
- 发送数据 TXD 显性超时功能
- TJA1042-3 的 I/O 电压范围支持 3.3V 至 5V MCU
- V_{CC} 和 V_{IO} 电源, 具有欠压保护功能
- 具有热保护功能
- 总线 ESD 保护特性 (±8kV)
- 总线直流耐压 (±70V)



产品订购信息

产品名称	封装	打印名称	包装	包装数量
TJA1042M/TR	SOP-8	A1042	编带	2500 只/盒
TJA1042M-3/TR	SOP-8	A1042-3	编带	2500 只/盒

产品概述

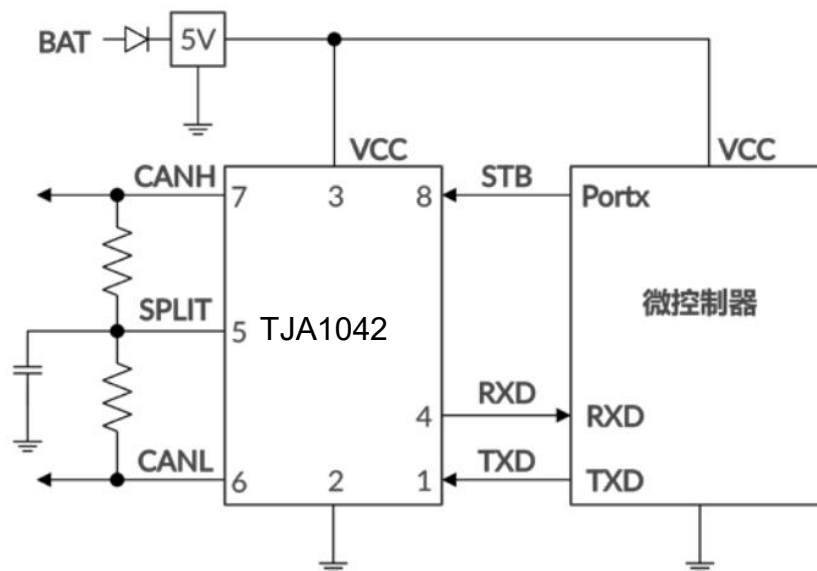
TJA1042 是控制器局域网 (CAN) 协议控制器和物理总线之间的接口电路, 可应用于车用和工业控制等领域, 速可达 5Mbaud。TJA1042 为总线 CAN 控制器提供差动的发送、接收功能。

TJA1042 具有优秀的 EMC 性能。在断电状态下具有理想的无源性能, 可提供低功耗管理, 支持远程唤醒功能。

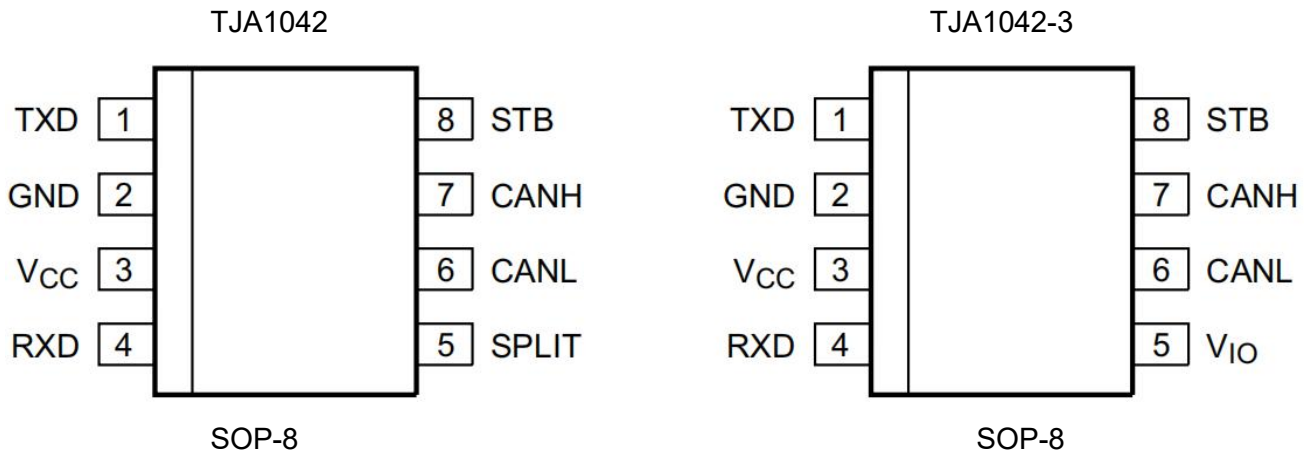
典型应用

- 汽车电子
- 工业控制

典型应用线路图



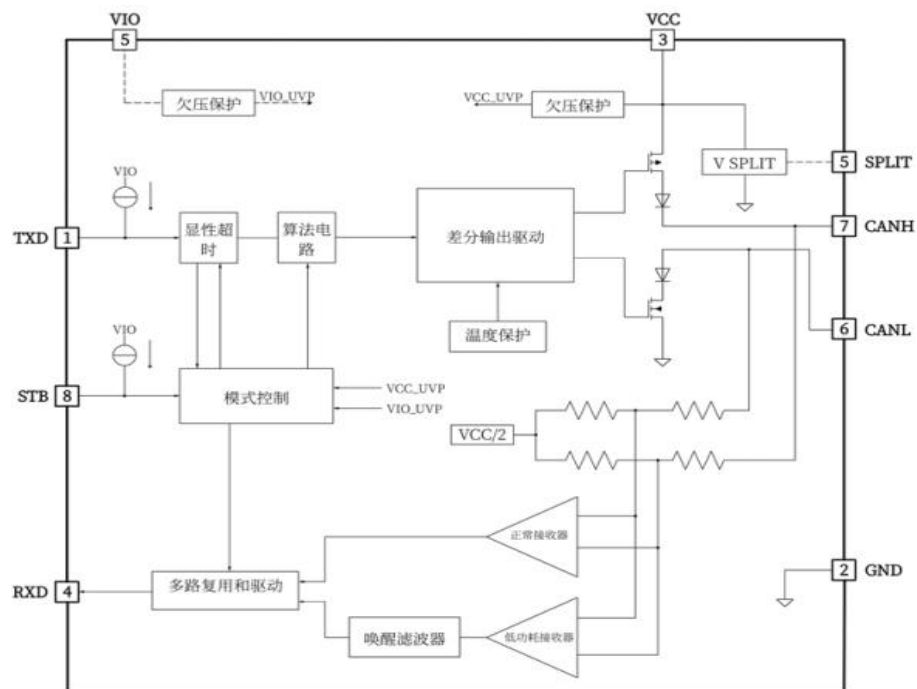
引脚排列



引出端功能

序号	符号	功能描述	序号	符号	功能描述
1	TXD	发送数据输入	5	VIO/SPLIT	收发器电平转换电源/ 共模稳压输出
2	GND	地	6	CANL	低电平 CAN 总线
3	VCC	电源	7	CANH	高电平 CAN 总线
4	RXD	接收数据输出	8	STB	待机模式控制输入

电路方框图



最大额定值（无特别说明情况下， $T_A=25^{\circ}\text{C}$ ）

项目	符号	条件	数值范围	单位
电源电压	V_{CC}	可承受耐压	-0.3 ~ 7	V
		工作范围	4.5 ~ 5.5	V
	V_{IO}	可承受耐压	-0.3 ~ 7	V
		工作范围	2.8 ~ 5.5	V
CANH、CANL 共模电压	V_{CAN}		-70 ~ 70	V
总线差分电压	V_{diff}		-27 ~ 27	V
静电放电电压	V_{ESD}	人体模型	-8 ~ 8	kV
		机器模型	-300 ~ 300	V
	带电器件模型	角落引脚	-750 ~ 750	V
		其他引脚	-500 ~ 500	V
实际结温	T_{VJ}		-40 ~ 150	$^{\circ}\text{C}$
存储温度	T_{STG}		-55 ~ 150	$^{\circ}\text{C}$
引脚温度（焊接 10s）	T_{LEAD}		245	$^{\circ}\text{C}$

注：极限参数是指无论在任何条件下都不能超过的极限值。万一超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

电气参数

(如无特殊说明所有典型值在 $T_A=25^{\circ}\text{C}$, $V_{CC}=5\text{V}$, $R_L=60\Omega$ 的条件下测得。所有电压以地为参考, 正电流的方向是流进 IC 的方向)

参数说明	符号	测试条件	最小值	典型值	最大值	单位
电源部分 (VCC/VIO)						
VCC 电源电流	I_{CC}	正常模式: 隐性 $V_{TXD} = V_{IO}$	2.5	5	10	mA
		正常模式: 显性 $V_{TXD} = 0\text{V}$	20	45	70	mA
		待机模式: TJA1042		10	15	μA
		待机模式: TJA1042-3		0.5	5	μA
VIO 电源电流	I_{IO}	正常模式: 隐性 $V_{TXD} = V_{IO}$		80	200	μA
		正常模式: 显性 $V_{TXD} = 0\text{V}$		350	1000	μA
		待机模式: $V_{TXD} = V_{IO}$		12	17	μA
VCC 欠压保护	V_{UVp_VCC}		3.5		4.5	V
VIO 欠压保护	V_{UVp_VIO}		1.3	2.0	2.7	V
发送数据输入 (TXD)						
高电平输入电压	V_{IH}	-	$0.7V_{IO}$	-	$V_{IO}+0.3$	V
低电平输入电压	V_{IL}	-	-0.3	-	$0.3V_{IO}$	V
高电平输入电流	I_{IH}	$V_{TXD} = V_{IO}$	-5		5	μA
低电平输入电流	I_{IL}	正常模式: $V_{TXD} = 0\text{V}$	-260	-150	-30	μA
待机控制输入 (STB)						
高电平输入电压	V_{IH}	-	$0.7V_{IO}$		$V_{IO}+0.3$	V
低电平输入电压	V_{IL}	-	-0.3		$0.3V_{IO}$	V
高电平输入电流	I_{IH}	$V_{STB} = V_{IO}$	-1		1	μA
低电平输入电流	I_{IL}	$V_{STB} = 0\text{V}$	-15		-1	μA
接收数据输出 (RXD)						
高电平输出电流	I_{OH}	正常模式: $V_{RXD} = V_{IO} - 0.4\text{V}$	-8	-3	-1	mA
低电平输出电流	I_{OL}	$V_{RXD} = 0.4\text{V}$, 总线显性	2	5	12	mA
共模稳压输出 (SPLIT)						
输出电压	V_O	正常模式: $-500\mu\text{A} < I_O < 500\mu\text{A}$	$0.3V_{CC}$	$0.5V_{CC}$	$0.7V_{CC}$	V

参数说明	符号	测试条件	最小值	典型值	最大值	单位
总线发送器特性						
引脚 CANH 的显性输出电压	$V_{OH(D)}$	$V_{TXD} = 0V$	2.75	3.5	4.5	V
引脚 CANL 的显性输出电压	$V_{OL(D)}$	$V_{TXD} = 0V$	0.5	1.5	2.25	V
总线差分输出电压 (显性)	$V_{O(D)}$	$V_{TXD} = 0V$	1.5		3	V
总线差分输出电压 (隐性)	$V_{OD(R)}$	$V_{TXD} = V_{IO}$; 隐性 $45\Omega < RL < 65\Omega$	-12	-	12	mV
		$V_{TXD} = V_{IO}$; 隐性空载	-50	-	50	mV
显性输出电压对称性	$V_{dom(TX)sym}$	$V_{dom(TX)sym} = V_{CC} - V_{CANH} - V_{CANL}$	-400		400	mV
输出电压对称性	$V_{(TX)sym}$	$V_{(TX)sym} = V_{CANH} + V_{CANL}$	$0.9V_{CC}$		$1.1V_{CC}$	V
共模输出电压	V_{OC}	$V_{STB} = 0V$	2.0	2.5	3.0	V
显性隐性共模输出电压差	ΔV_{OC}			30		mV
短路输出电流 (显性)	I_{OS}	$V_{CANH} = -12V, V_{CANL} = open$	-100	-70		mA
		$V_{CANH} = 12V, V_{CANL} = open$		0.36	1	mA
		$V_{CANL} = -12V, V_{CANH} = open$	-1	0.5		mA
		$V_{CANL} = 12V, V_{CANH} = open$		70	100	mA
隐性输出电流	$I_{O(R)}$	正常模式: $V_{TXD} = V_{IO}$ $-27V < V_{CAN} < 32V$	-5.0		5.0	mA
传播延时 (低到高)	t_{PLH}	$V_{STB} = 0V$		90		ns
传播延时 (高到低)	t_{PHL}			65		ns
差分输出上升沿时间	t_r			45		ns
差分输出下降沿时间	t_f			45		ns
待机到正常模式延时	$t_{d(stb-norm)}$				47	μs
TXD 显性超时	t_{dom_TXD}		0.3	2	5	ms
BUS 显性超时	t_{dom_BUS}		0.3	2	5	ms
总线唤醒时间	t_{wake}		0.5		5	μs

参数说明	符号		最小值	典型值	最大值	单位
总线接收器特性						
正输入阈值	V_{IT+}	$V_{STB} = 0V$	500	700	900	mV
负输入阈值	V_{IT-}			650		mV
阈值迟滞区间	V_{HYS}		50	120	200	mV
掉电时 总线输入电流	$I_{O(off)}$	V_{CANH} or $V_{CANL} = 5V,$ Other pin = 0V	-5		5	μA
CANH、CANL 对地输入电容	C_{IN}				20	pF
CANH、CANL 差分输入电容	C_{ID}				10	pF
CANH、CANL 对地输入电阻	R_{IN}	$V_{TXD} = V_{IO}, V_{STB} = 0V$	9	15	28	K Ω
CANH、CANL 差分输入电阻	R_{ID}		19	30	52	K Ω
输入电阻失配度	R_{Imatch}		-1		1	%
共模电压范围	V_{COM}		-30		30	V
传播延时 (低到高)	t_{PLH}	$V_{STB} = 0V$		65		ns
传播延时 (高到低)	t_{PHL}			60		ns
差分输出上升沿时间	t_r			10		ns
差分输出下降沿时间	t_f			10		ns
器件开关特性						
BUS 输出脚的位时间	$t_{bit(BUS)}$	$t_{bit(TXD)} = 500ns$	435		530	ns
		$t_{bit(TXD)} = 200ns$	155		210	ns
RXD 输出脚的 位时间	$t_{bit(RXD)}$	$t_{bit(TXD)} = 500ns$	400		550	ns
		$t_{bit(TXD)} = 200ns$	120		220	ns
环路延迟 1, 驱动器 输入到接收器输出, 隐性到显性	$T_{d(LOOP1)}$	$V_{STB} = 0V$	60		220	ns
环路延迟 2, 驱动器 输入到接收器输出, 显性到隐性	$T_{d(LOOP2)}$		60		220	ns
热关断						
关断结温	$T_{j(sd)}$			190		$^{\circ}C$

应用说明

1. 简述

TJA1042 是控制器局域网 (CAN) 协议控制器和物理总线之间的接口。可应用于卡车、公交、小汽车和工业控制等领域，速度可达 5Mbaud。TJA1042 为 CAN 总线控制器提供差动的发送、接收功能。

TJA1042 有优秀的 EMC 性能，而且在断电状态下具有理想接无源性能，它还提供低功耗管理和远程唤醒功能。TJA1042-3 的 I/O 电压范围支持 3.3V 至 5V MCU。

2. 工作模式与唤醒功能

TJA1042 有两种工作模式，如下表：

模式	STB	TXD	总线	RXD
待机模式	高或悬空	-	没有唤醒请求	高
待机模式	高或悬空	-	检测到唤醒请求	低
正常模式	低	高或悬空	隐态	高
正常模式	低	低	显态	低

当 STB 引脚接高或悬空时，电路处于待机模式，总线驱动器和接收器关闭。低功耗接收器监测总线状态，如果出现超过唤醒阈值 t_{wake} 的显性总线电平，RXD 引脚输出变低。

当 STB 引脚接低时，电路处于正常模式，总线驱动器和接收器正常工作。TXD 引脚高或悬空时，总线隐态，RXD 引脚输出高。TXD 引脚接低时，总线显态，RXD 引脚输出低。

3. 共模稳压功能

总线上不上电的收发器，如果它们在总线和地之间有较强的漏电流，会使总线隐性电压低于 $0.5V_{CC}$ 。在正常模式下，SPILIT 引脚提供一个 $0.5V_{CC}$ 的直流稳压源，将 SPLIT 引脚连接到终端负载的中点，可以使总线隐性电压稳定为 $0.5V_{CC}$ ，总线在显态和隐态之间切换时，共模信号不会产生阶跃，优化电磁辐射 EME 性能。

待机模式时，引脚 SPLIT 悬空。

4. 显性超时功能

在正常模式下，引脚 TXD 的下降沿触发内部定时器，如果引脚 TXD 的低电平持续时间超过阈值 t_{dom_TXD} ，收发器会被禁止工作，强制总线进入隐性状态。引脚 TXD 的上升沿复位，收发器恢复工作。

在待机模式下，如果总线呈显性状态且持续时间超过内部定时器的值 t_{dom_BUS} ，则引脚 RXD 将强制为高电平，总线变为隐性可复位。

两种模式下的显性超时功能可以防止引脚 TXD 因硬件或软件故障而被强制为永久低电平导致总线永久显性状态，阻塞网络通信；也可以防止由于总线短路或网络上其他节点故障导致的永久唤醒。

5. 过热保护

输出驱动器具有过热保护功能，如果温度超过了 190°C 输出驱动器会被禁止工作，因为驱动器是主要的耗能器件，关闭驱动器可以降低功耗从而降低芯片温度。同时，接收器与其他模块不受控于过热保护，仍然保持正常工作。直到检测温度低于 190°C 后，输出驱动器才能恢复工作。

6. 短路保护

TJA1042 的驱动具有限流保护功能，以防止驱动端短接到正、负电源时功耗增加和驱动损坏。

7. 欠压保护

TJA1042 具有欠压检测功能。在 VCC 或 VIO 低于欠压点时，总线输出高阻态，起到保护作用。

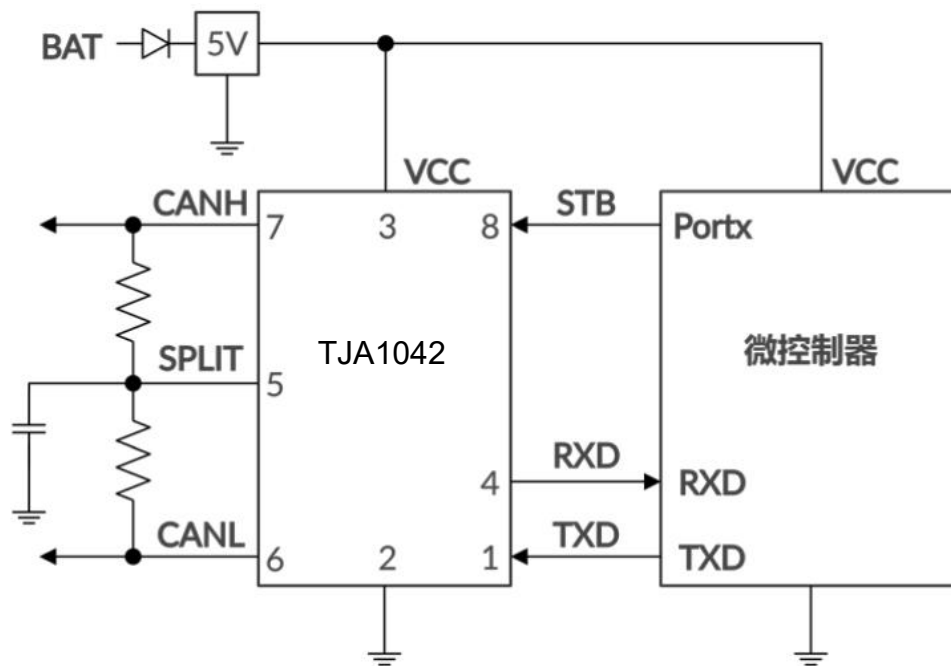
8. 失效保护功能

引脚 TXD 有内部上拉，当引脚 TXD 悬空时，收发器保持隐性状态。

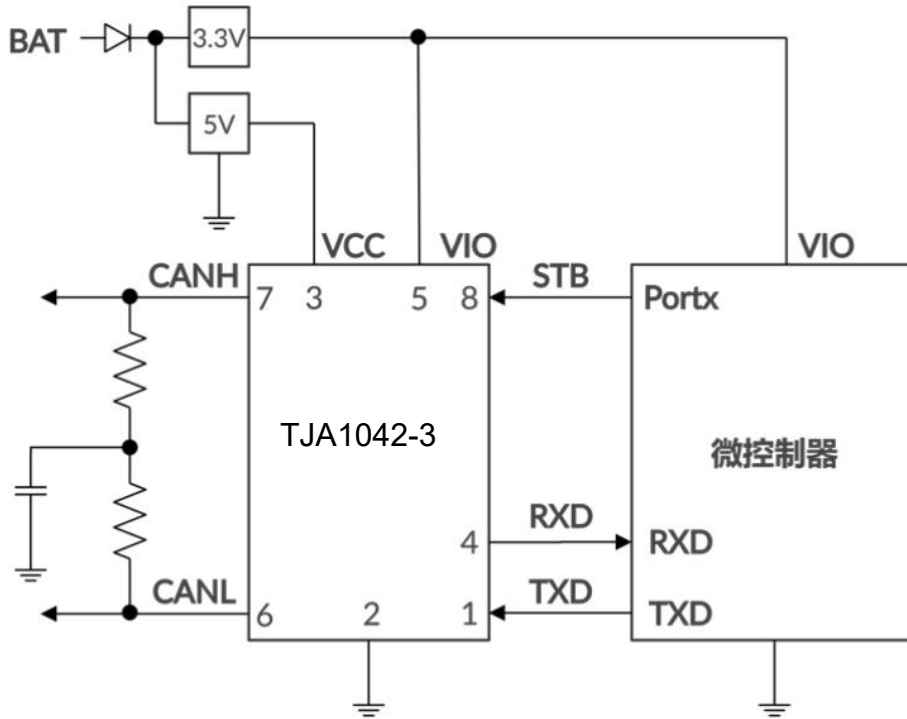
引脚 STB 有内部上拉，当引脚 STB 悬空时，收发器保持待机状态。

如果 Vcc 掉电，引脚 TXD、STB 和 RXD 会变成悬空状态，以防止通过这些引脚产生反向电流。

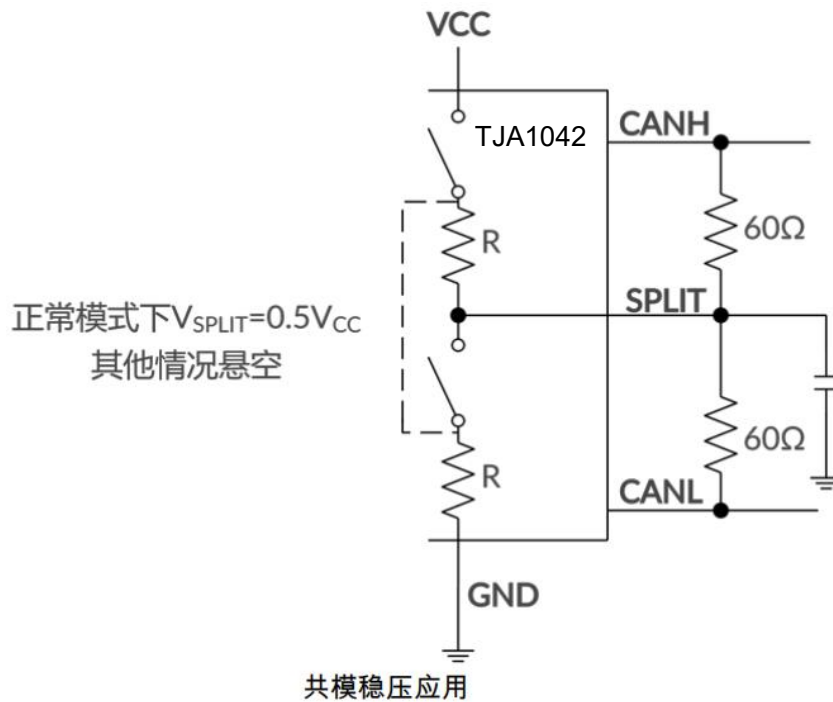
应用电路



TJA1042 和 5V 微控制器的典型应用

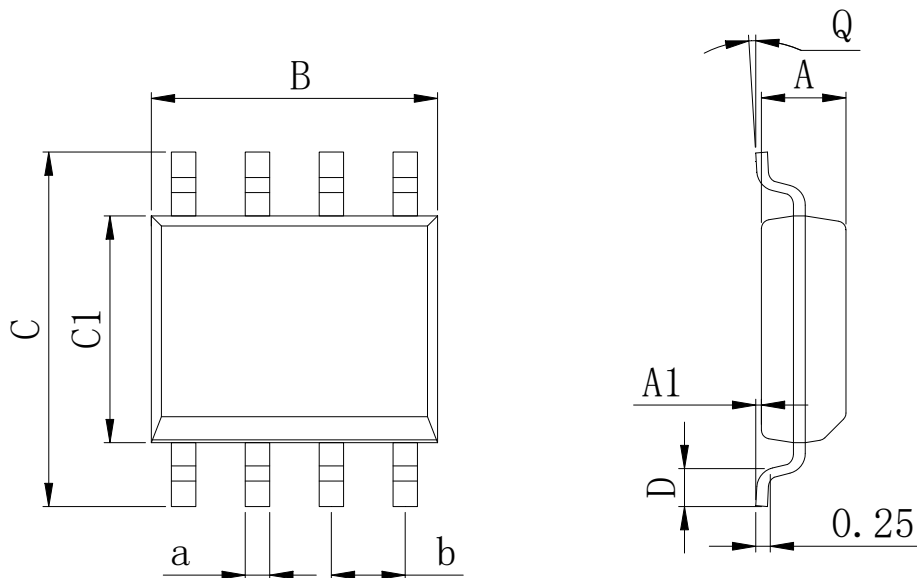


TJA1042-3 和 3.3V 微控制器的典型应用



封装外形尺寸

SOP-8 (150mil)



Dimensions In Millimeters(SOP-8)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	4.90	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	5.10	6.20	4.00	0.80	8°	0.45	

修订历史

日期	修改内容	页码
2017-4-19	新修订	1-13
2023-9-13	增加极限参数注释	4

重要声明:

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。华冠半导体对篡改过的文件不承担任何责任或义务。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施。您将自行承担以下全部责任：针对您的应用选择合适的华冠半导体产品；设计、验证并测试您的应用；确保您的应用满足相应标准以及任何其他安全、安保或其他要求。以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠半导体将不承担产品在这些领域应用造成的后果。因使用方超出该产品适用领域使用所产生的一切问题和责任、损失由使用方自行承担，与华冠半导体无关，使用方不得以本协议条款向华冠半导体主张任何赔偿责任。

华冠半导体所生产半导体产品的性能提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，测试和其他质量控制技术的使用只限于华冠半导体的质量保证范围内。每个器件并非所有参数均需要检测。

华冠半导体的文档资料，授权您仅可将这些资源用于研发本资料所述的产品的应用。您无权使用任何其他华冠半导体知识产权或任何第三方知识产权。严禁对这些资源进行其他复制或展示，您应全额赔偿因在这些资源的使用中对华冠半导体及其代理造成的任何索赔、损害、成本、损失和债务，华冠半导体对此概不负责。

X-ON Electronics

Largest Supplier of Electrical and Electronic Components

Click to view similar products for [CAN Interface IC category](#):

Click to view products by [HGSEMI manufacturer](#):

Other Similar products are found below :

[PCA82C250T/N4](#) [TLE7251VLE](#) [SIT1051AT/3](#) [TJA1042T](#) [TJA1044T](#) [TJA1040T](#) [TJA1051T/3](#) [TPT1042V-SO1R-S](#) [SCM3425ASA](#)
[NCA1042-DSPR](#) [SIT1057QTK/3](#) [SIT1042AQTK/3](#) [SIT1051AQT/3](#) [SIT1044QTK/3](#) [MCP2515-I](#) [TJA1051T](#) [PCA82C251T](#) [MAX3051ESA](#)
[UM3608QA](#) [CA-IF1042VS-Q1](#) [CA-IF1044VS-Q1](#) [HMT1050T](#) [HMT1040T](#) [HGA82C251M/TR](#) [TJA1040M/TR](#) [HG65HVD230M/TR](#)
[TJA1042M-3/TR](#) [PCA82C251M/TR](#) [TDA51SCANHC](#) [TJA1044GT/1](#) [TJA1055T/3/1](#) [SIT1042AQT/3](#) [SIT1051AT](#) [SIT1044QT/3](#)
[SIT1057QT](#) [SIT1042QT](#) [SIT1051QT](#) [SIT1057QT/3](#) [SIT1051AQT/E](#) [SIT1057T/3](#) [SIT1043QTK](#) [SIT1042AT](#) [SIT1042AQT](#) [SIT1042AT/3](#)
[SIT1043QT](#) [SIT1042ATK/3](#) [SIT1057TK/3](#) [SL1040S](#) [SJA1000M/TR](#) [HT82C251ANZ](#)