

EZ-PD™ PMG1-S1 パワーデリバリー MCU

EZ-PD™ PMG1 ファミリの概要

EZ-PD™ PMG1 (第1世代パワーデリバリーマイクロコントローラー)は、高電圧のUSB-Cパワーデリバリー(PD)マイクロコントローラー(MCU)のファミリーです。これらのチップには、Arm® Cortex®-M0/M0+ CPU, USB-C PDコントローラー, およびアナログとデジタルペリフェラルが搭載されます。EZ-PD™ PMG1は、高電圧USB-C PDポートとの間で電力を供給/消費し、マイクロコントローラーを活用して追加の制御機能を提供する組み込みシステムを対象としています。Figure 1に、EZ-PD™ PMG1ファミリのセグメンテーションを示します。

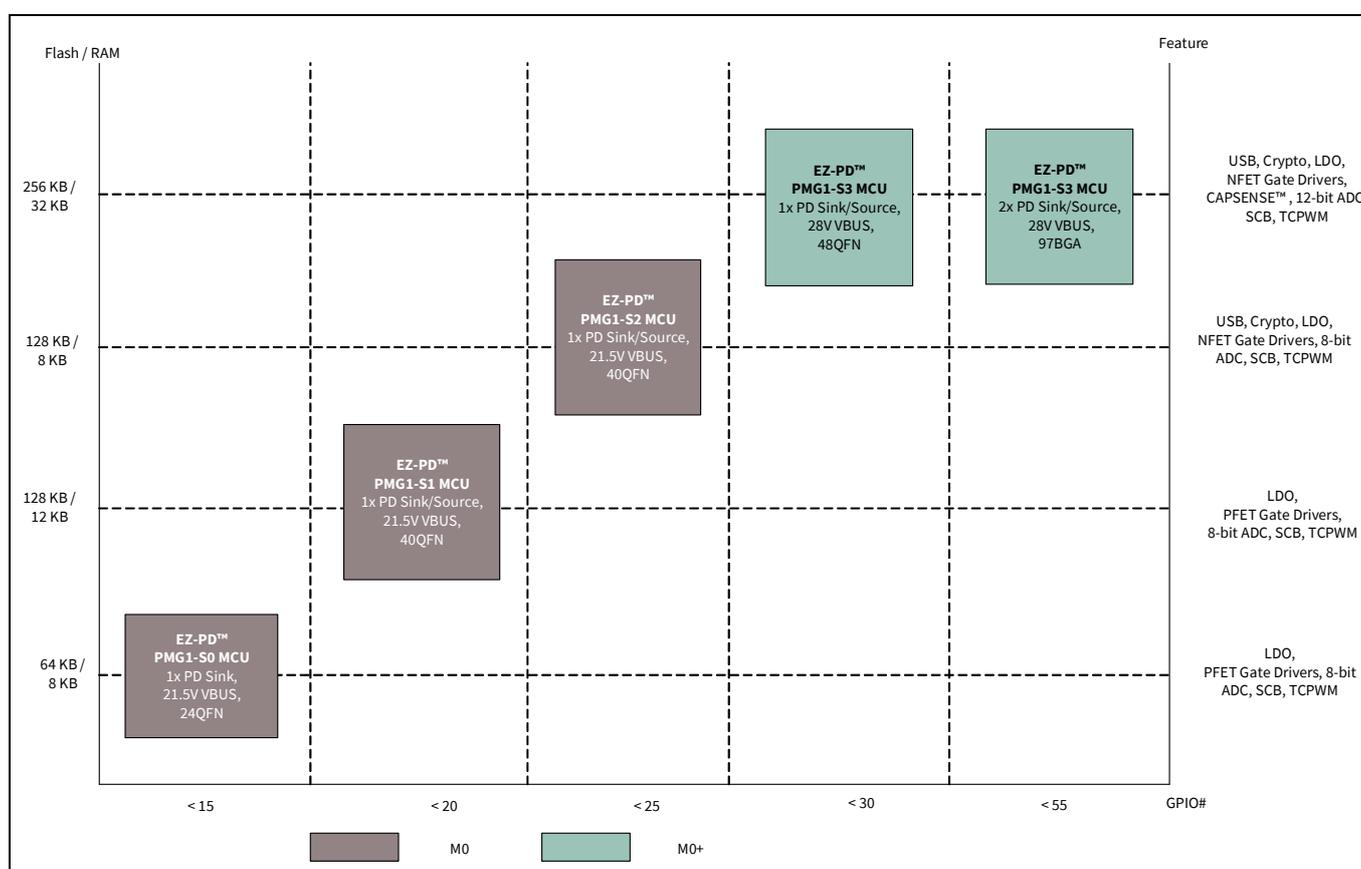


Figure 1 EZ-PD™ PMG1 ファミリー セグメンテーション

EZ-PD™ PMG1 ファミリの概要

Table 1 に、EZ-PD™ PMG1 ファミリのさまざまな MCU の機能の比較を示します。

Table 1 EZ-PD™ PMG1 ファミリのさまざまな MCU の機能の比較

サブシステムまたは範囲	項目	EZ-PD™ PMG1-S0	EZ-PD™ PMG1-S1	EZ-PD™ PMG1-S2	EZ-PD™ PMG1-S3
CPU およびメモリサブシステム	コア	Arm® Cortex®-M0	Arm® Cortex®-M0	Arm® Cortex®-M0	Arm® Cortex®-M0+
	最大周波数 (MHz)	48	48	48	48
	フラッシュ (KB)	64	128	128	256
	SRAM (KB)	8	12	8	32
パワーデリバリー	パワーデリバリーポート	1	1	1	48-QFN の場合は 1 ポート 97-BGA の場合は 2 ポート
	ロール	Sink	DRP	DRP	DRP
	MOSFET ゲートドライバ	1x PFET	2x PFET	2x NFET	柔軟な 2x NFET
	フォールト保護	VBUS OVP および UVP	VBUS OVP, UVP, および OCP。SCP および RCP (ソースコンフィギュレーションのみ)	VBUS OVP, UVP, および OCP	VBUS OVP, UVP, および OCP。SCP および RCP (ソースコンフィギュレーションのみ)
USB	Billboard クラスをサポートする統合されたフルスピード USB 2.0 デバイス	無	無	有	有
電圧範囲	電源電圧 (V)	VDDD (2.7 ~ 5.5) VBUS (4 ~ 21.5)	VSYS (2.75 ~ 5.5) VBUS (4 ~ 21.5)	VSYS (2.7 ~ 5.5) VBUS (4 ~ 21.5)	VSYS (2.8 ~ 5.5) VBUS (4 ~ 28)
	IO (V)	1.71 ~ 5.5	1.71 ~ 5.5	1.71 ~ 5.5	1.71 ~ 5.5
デジタル	SCB (I2C/UART/SPI として設定可能)	2	4	4	48-QFN の場合は 7 (そのうち 5 だけを SPI および UART として設定可能) 97-BGA の場合は 8
	TCPWM ブロック (タイマー、カウンタまたはパルス幅変調器として設定可能)	4	2	4	48-QFN の場合は 7 97-BGA の場合は 8
	ハードウェア認証ブロック (暗号)	無	無	有 (AES-128/192/256, SHA1, SHA2-224, SHA2-256, PRNG, CRC)	有 (AES-128, SHA2-256, TRNG, ベクトルユニット)

EZ-PD™ PMG1 ファミリの概要

Table 1 EZ-PD™ PMG1 ファミリのさまざまな MCU の機能の比較 (continued)

サブシステムまたは範囲	項目	EZ-PD™ PMG1-S0	EZ-PD™ PMG1-S1	EZ-PD™ PMG1-S2	EZ-PD™ PMG1-S3
アナログ	ADC	2x 8 ビット SAR	1x 8 ビット SAR	2x 8 ビット SAR	2x 8 ビット SAR 1x 12 ビット SAR
	内蔵温度センサー	有	有	有	有
ダイレクトメモリアクセス (DMA)	DMA	無	無	無	有
GPIO	I/O の最大数	12 (10 + 2 OVT)	17 (15 + 2 OVT)	20 (18 + 2 OVT)	48-QFN の場合は 26 (24 + 2 OVT) 97-BGA の場合は 50 (48 + 2 OVT)
充電規格	充電ソース	-	BC 1.2, AC	BC 1.2, AC	BC 1.2, AC, AFC および Quick Charge 3.0
	充電シンク	BC 1.2, Apple Charging (AC)	BC 1.2, AC	BC 1.2, AC	BC 1.2, AC
ESD 保護	ESD 保護	有 (最大 ±8kV の接触放電, 最大 ±15kV の空中放電, 人体モデル (HBM) とデバイス帯電モデル (CDM))	有 (HBM, CDM)	有 (最大 ±8kV の接触放電, 最大 ±15kV の空中放電, HBM, CDM)	有 (HBM と CDM)
パッケージ	パッケージオプション	24 ピン QFN (4×4mm, 0.5mm ピッチ)	40 ピン QFN (6×6mm, 0.5mm ピッチ)	40 ピン QFN (6×6mm, 0.5mm ピッチ)	48 ピン QFN (6×6mm, 0.5mm ピッチ) 97-BGA (6×6mm, 0.5mm および 0.65mm ピッチ)

本書の残りの部分では、EZ-PD™ PMG1-S1 デバイスについて詳しく説明します。

EZ-PD™ PMG1-S1 の概要

EZ-PD™ PMG1-S1 は、128KB フラッシュ、すべての終端抵抗 R_P , R_D , デッドバッテリー R_D を備えた完全な Type-C USB PD トランシーバ、および認証用の真性乱数発生器 (TRNG) を備えています。これは 40 ピン QFN パッケージで提供されます。

特長

- USB PD
 - 最新の USB PD 3.0 仕様に対応
 - 高速ロールスワップ (FRS)
 - 拡張データ メッセージング (EDM)
- Type-C
 - ダウンストリームポート (DFP)^[1] ロール用各種ソースとしての内蔵抵抗 (R_P)
 - 500/900mA でのデフォルト電流
 - 1.5A
 - 3A
 - UFP^[2] ロールのための内蔵 R_D 抵抗
 - EMCA ケーブルへの電源供給のための内蔵 VCONN FET
 - 内蔵されたデッド バッテリー終端抵抗
 - Type-C コネクタにおけるVBUSピンとの不慮の短絡故障から保護するためにCCピンに内蔵された高電圧保護機能
- レガシー充電 (ソースとシンク)
 - BCv1.2
 - Apple
- マルチプレクサ
 - USB2.0 HS データのための統合された USB 2.0 アナログ マルチプレクサ
- 統合された VBUS ロード スイッチ コントローラー
 - VBUS プロバイダパスで最大 20V をサポート
 - プロバイダパスで外部 VBUS PFET を駆動するための、24V を許容するスルーレート制御ゲートドライバ
 - コンシューマパスで外部 VBUS PFET を駆動するための、24V を許容するゲートドライバ
 - 設定可能なハードウェア制御の VBUS 過電圧保護 (OVP), 低電圧保護 (UVP), 過電流保護 (OCP), 短絡保護 (SCP), および逆電流保護 (RCP)
 - 5mΩ 直列抵抗を通過する電流を測定できる VBUS ハイサイド電流検出アンプ
 - FRS 要求に応答して、コンシューマ PFET をオフにし、プロバイダ PFET をオン
- LDO
 - デッド バッテリー モード動作に最大 21.5V で動作する統合高電圧 LDO
- 32 ビット MCU サブシステム
 - 48MHz Arm® Cortex® -M0 CPU
 - 128KB フラッシュ
 - 12KB SRAM
- 内蔵デジタルブロック
 - USB PD プロトコルが必要とする応答時間要件を満たす統合された 2 個のタイマー / カウンター
 - 再設定可能な I²C, SPI, または UART 機能を備えた、4 個のランタイムシリアル通信ブロック (SCB)

注:

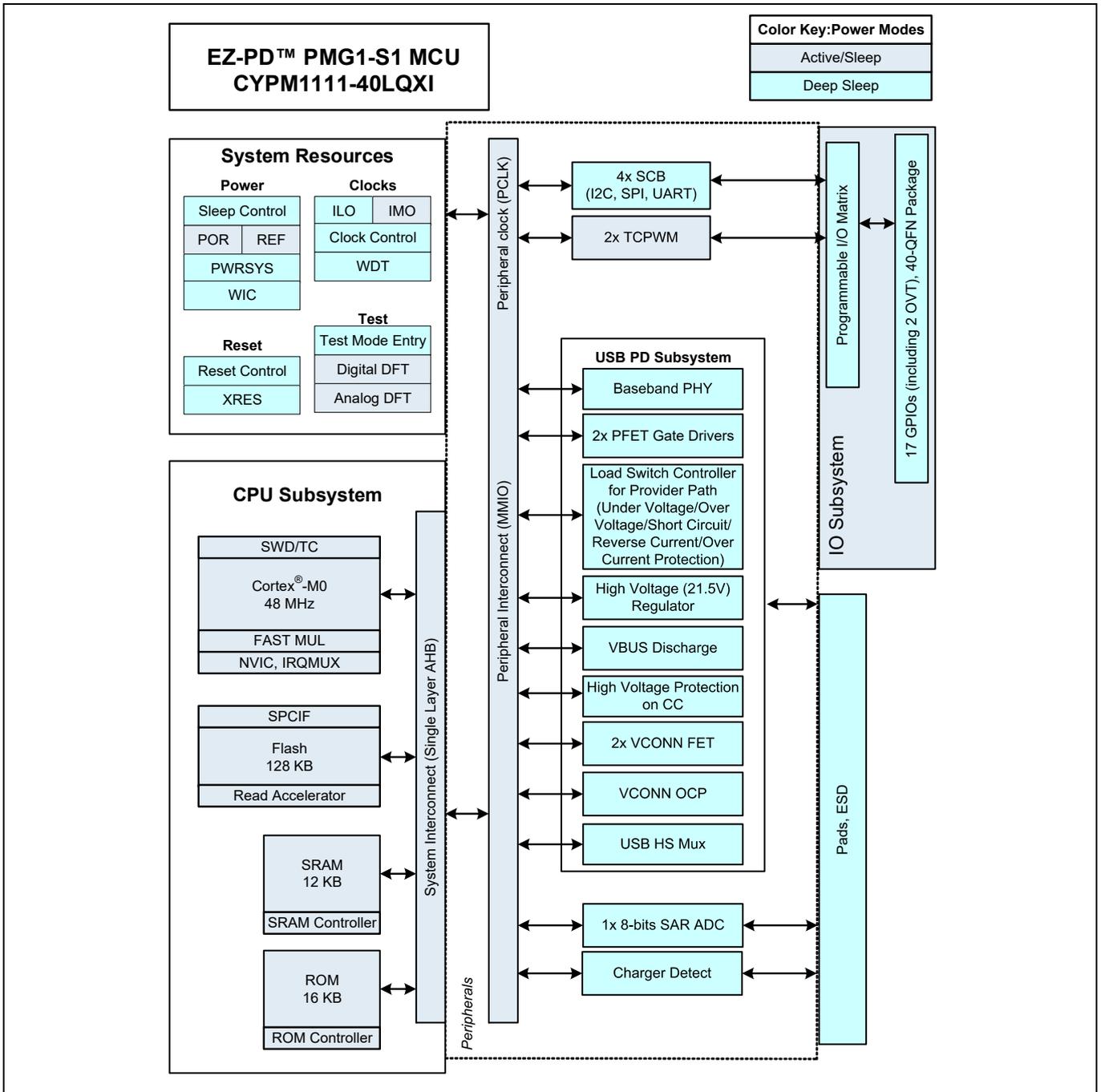
1. DFP はパワー ソースを意味します。
2. UFP はパワー シンクを意味します。

特長

- 認証
 - 真性乱数発生器
- クロックおよび発振器
 - 内蔵発振器により外部クロックが不要
- 動作範囲
 - VSYS (2.75V ~ 5.5V)
 - VBUS (4V ~ 21.5V)
- ホットスワップ可能な I/O
 - SCB1 からの I²C ピンはホットスワップ可能
- パッケージ
 - 6.0mm×6.0mm, 0.5mm, 40 ピン QFN
 - 産業用温度範囲 (-40°C ~ +85°C) に対応

ブロック図

ブロック図



目次

目次

EZ-PD™ PMG1 ファミリの概要	1
EZ-PD™ PMG1-S1 の概要	4
特長	4
ブロック図	6
目次	7
1 開発サポート	8
1.1 ドキュメント	8
1.2 オンライン	8
1.3 ツール	8
1.4 ModusToolbox™ 用 Eclipse IDE	9
2 機能概要	10
2.1 USB PD サブシステム (SS)	10
2.1.1 USB PD 物理層	10
2.1.2 VCONN FET.....	11
2.1.3 ADC	11
2.1.4 USB 2.0 マルチプレクサ	11
2.1.5 VBUS 放電	11
2.1.6 VBUS レギュレータ	12
2.1.7 コンシューマパス上の VBUS PFET のゲートドライバ	12
2.1.8 充電検出	12
2.1.9 高電圧耐性 CC ライン	12
2.1.10 プロバイダパス用の VBUS ロードスイッチコントローラー	12
2.1.11 RCP	12
2.1.12 CSA	13
2.1.13 スルーレート制御可能なゲートドライバ	13
2.1.14 VBUS の過電圧保護と低電圧保護	13
2.1.15 VBUS 過電流保護	13
2.2 TRNG	13
2.3 CPU およびメモリ サブシステム	14
2.3.1 CPU	14
2.3.2 フラッシュ	14
2.3.3 SRAM	14
2.3.4 SRAM	14
2.4 ペリフェラル	14
2.5 Timer/counter/PWM block (TCPWM)	15
2.6 GPIO	15
3 電源システム概要	16
4 ピン配置	17
5 アプリケーション図	20
6 電氣的仕様	22
6.1 絶対最大定格	22
6.2 ピンベースの絶対最大定格	23
6.3 デバイスレベルの仕様	24
6.3.1 DC 仕様	25
6.3.2 CPU	26
6.3.3 GPIO	26
6.3.4 XRES	27
6.4 デジタル ペリフェラル	28
6.4.1 GPIO ピン用のパルス幅変調 (PWM)	28
6.4.2 I2C	28
6.4.3 UART	28
6.4.4 SPI	28
6.4.5 メモリ	29

目次

6.5 システム リソース	30
6.5.1 電圧低下時のパワーオンリセット (POR)	30
6.5.2 SWD インターフェース	30
6.5.3 内部主発振器	30
6.5.4 内部低速発振器	31
6.5.5 PD	31
6.5.6 アナログ - デジタル変換器	32
6.5.7 充電器検出	32
6.5.8 VSYS スイッチ	32
6.5.9 CSA	33
6.5.10 VBUS UV/OV	34
6.5.11 コンシューマ側 PFET ゲートドライバ	34
6.5.12 プロバイダ側 PFET ゲートドライバ	35
6.5.13 プロバイダ側 PFET RCP	36
6.5.14 DP/DM スイッチ	37
6.5.15 VCONN スイッチ	38
6.5.16 VBUS	39
7 注文情報	40
7.1 注文コードの定義	40
8 パッケージ	41
9 略語	42
10 本書の表記法	45
10.1 測定単位	45
改訂履歴	46
免責事項	47

1 開発サポート

EZ-PD™ PMG1 ファミリーには、開発プロセスを支援する豊富なドキュメント、開発ツールおよびオンラインリソースが用意されています。詳細については、[EZ-PD™ PMG1 MCU](#) ウェブページをご覧ください。

1.1 ドキュメント

EZ-PD™ PMG1 ファミリーをサポートするドキュメント一式により、ユーザーは疑問点に対する答えを素早く見つけられます。重要なドキュメントのいくつかをここにリストアップします。

ソフトウェアユーザーガイド: ModusToolbox™ ソフトウェアの使用に関する段階を追った手引書です。ソフトウェアユーザーガイドには、ModusToolbox™ ソフトウェアによるビルドプロセスの詳細、ModusToolbox™ ソフトウェアを用いたソース制御の使い方などが記載されています。

コンポーネントデータシート: EZ-PD™ PMG1 の柔軟性によって、デバイスが量産に入ってから長い期間の後でも新しいペリフェラル (コンポーネント) を作成できます。コンポーネントデータシートには、機能説明、API ドキュメント、推奨サンプルコード、AC/DC 仕様を含む、特定のコンポーネントの選択および使用に必要な情報がすべて記載されています。

アプリケーションノート: 入門のアプリケーションノートとハードウェア設計ガイドラインが含まれます。

テクニカルリファレンスマニュアル: テクニカルリファレンスマニュアル (TRM) には、すべての PMG1 レジスタの詳細な説明など、PMG1 デバイスを使用する際に必要な技術的詳細がすべて記載されています。TRM は [EZ-PD™ PMG1 MCU](#) ウェブページの「Documentation」セクションにあります。

1.2 オンライン

印刷された資料のほかに、[EZ-PD™ PMG1 MCU forums](#) によって 24 時間 365 日、世界中の他のユーザーや EZ-PD™ PMG1 の専門家と連絡がとれます。

1.3 ツール

業界標準のコア、プログラミング、およびデバッグインターフェースを備えた EZ-PD™ PMG1 MCU ファミリーは、開発ツールエコシステムの一部です。

革新的で使いやすい ModusToolbox 用 Eclipse IDE、サポートされるサードパーティーのコンパイラ、プログラマ、デバッガ、および開発キットの最新情報については、Web サイト [ModusToolbox™ software](#) をご覧ください。

開発サポート

1.4 ModusToolbox™ 用 Eclipse IDE

ModusToolbox™ ソフトウェアは、ModusToolbox™ 用 Eclipse IDE を含む、Windows, macOS, および Linux プラットフォーム上の Eclipse ベースの開発環境です。ModusToolbox™ 用 Eclipse IDE はアプリケーションを構築するために、いくつかのデバイスリソース、ミドルウェア、およびファームウェアを組み合わせます。ModusToolbox™ を使用すると、デバイスリソースとミドルウェアライブラリを有効にして設定し、C/C++/アセンブリのソースコードを記述し、デバイスをプログラムしてデバッグできます。

インフィニオンツールの使用の詳細については、[AN232553 - Getting started with EZ-PD™ PMG1 MCU on ModusToolbox™ software](#) と ModusToolbox™ ソフトウェアに統合されたドキュメントおよびヘルプを参照してください。**Figure 2** に示すように、ModusToolbox™ 用 Eclipse IDE を使用すると、以下のことができます。

1. キットまたはデバイスでフィルタリングされるテンプレートアプリケーションのリストに基づいて新しいアプリケーションを作成するか、サンプルコードのコレクションをオンラインで閲覧します。
2. Device Configurator でデバイスリソースを設定して、ワークスペースでハードウェアシステム設計を構築します。
3. ソフトウェアコンポーネントまたはミドルウェアを追加します。
4. アプリケーションファームウェアを開発します。

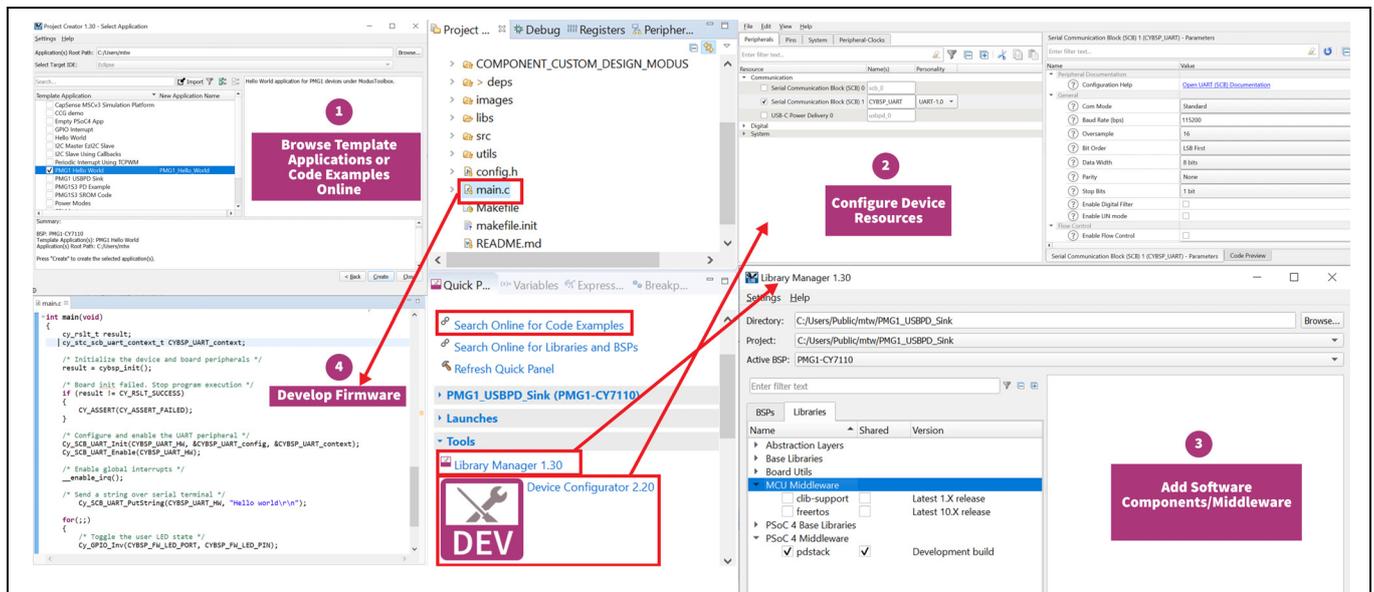


Figure 2 ModusToolbox™ 用 Eclipse IDE とミドルウェア

機能概要

2 機能概要

2.1 USB PD サブシステム (SS)

2.1.1 USB PD 物理層

EZ-PD™ PMG1-S1 USB PD サブシステムは、**Figure 3** に示すように、USBPD 物理層 (PHY) ブロックとサポート回路で構成されています。PHY は、PD 3.0 仕様に基づいて CC チャンネルを介して BMC および 4b/5b 符号化 / 復号されたデータを通信するトランスミッタとレシーバから成ります。すべての通信は半二重です。PHY はチャンネル上の通信エラーを最小限に抑えるために衝突回避を実行します。

さらに、EZ-PD™ PMG1-S1 USBPD ブロックには、USB Type-C 仕様で要求されるすべての終端抵抗 (R_p および R_D) とそれらのスイッチが含まれています。 R_p および R_D 抵抗は、接続検出、プラグ方向検出、および USB ソース / シンクのロールの確立に必要です。

統合された R_p 抵抗により、EZ-PD™ PMG1-S1 をソースとして設定できます。 R_p 抵抗は電流ソースとして実装され、USB Type-C 仕様で定義されている VBUS の電流容量の全範囲をサポートするようにプログラムできます。

R_D 抵抗は、EZ-PD™ PMG1-S1 をデュアル ロール パワー (DRP) アプリケーションでシンクとして識別するために使用されます。デバイスに電力が供給されていないとき、バッテリー切れの検出と充電のために CC ピン上のデッド バッテリー R_D 抵抗が必要です。

最新の USB PD 3.0 仕様をサポートするために、EZ-PD™ PMG1-S1 には高速ロール スワップ (FRS) が備えられています。FRS 機能を使用すると、外部電源が取り外されたときに、外部電源のドックとハブをバス電源にすばやく切り替えられます。

FRS の詳細は、**USB PD 3.0 specification** の 6.3.19 セクションを参照してください。

EZ-PD™ PMG1-S1 は、USB パワー デリバリー仕様のリビジョン 3.0 およびリビジョン 2.0 と完全に相互運用できるように設計されています。

EZ-PD™ PMG1-S1 は、最大 260 バイトのデータを含む拡張メッセージをサポートします。拡張メッセージは、USBPD 2.0 ハードウェアで予想されるよりも大きくなります。リビジョン 2.0 ベースのシステムに対応するために、両方のシステムがより長いメッセージ長をサポートしていることが検出されない限り、メッセージがリビジョン 2.0 のサイズに制限されるようにチャンキングメカニズムが実装されています。

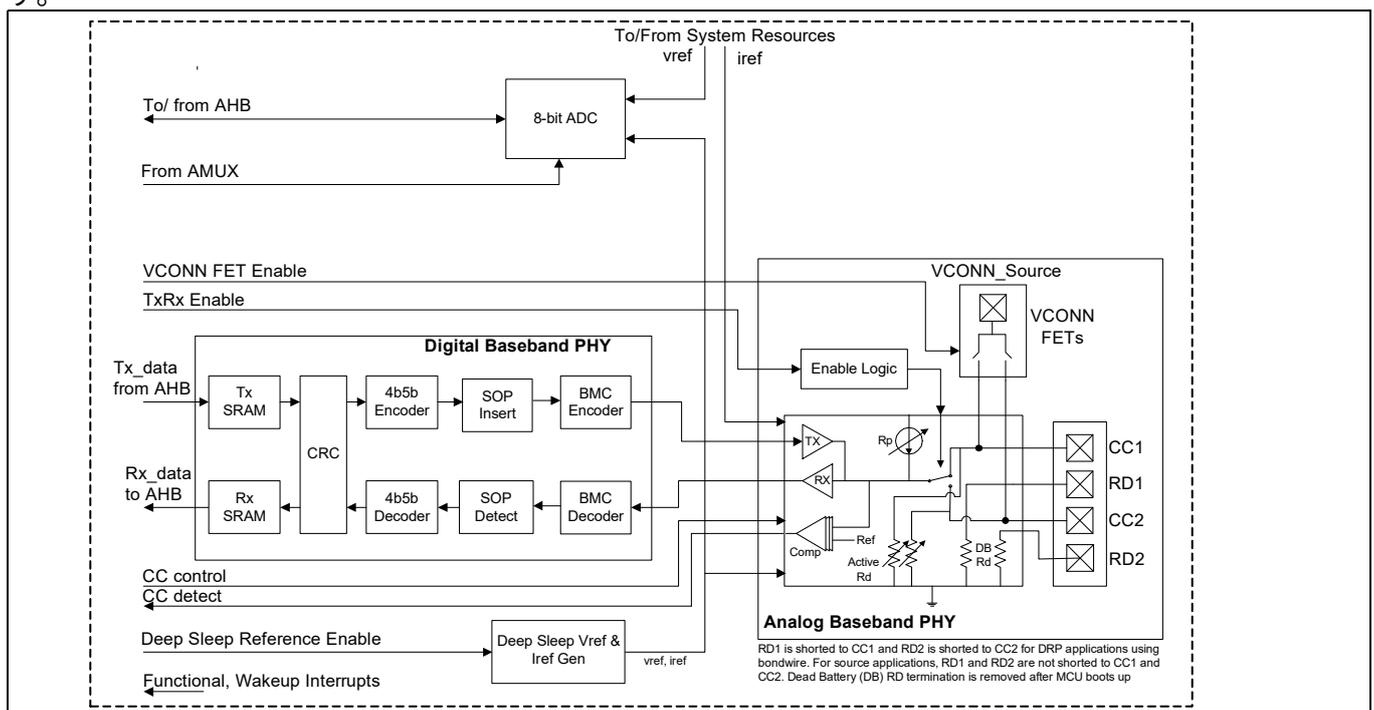


Figure 3 USB PD サブシステム

機能概要

2.1.2 VCONN FET

EZ-PD™ PMG1-S1 には、内蔵 VCONN FET を介して EMCA ケーブルに電力供給するための電源入力 VCONN_Source があります。CC1 ピンまたは CC2 ピンのいずれかに電力を供給する 2 個の VCONN FET があります。これらの FET は、アクティブな EMCA ケーブルの CC1 ピンと CC2 ピンで VCONN を介して 1.5W の電力を供給できます。EZ-PD™ PMG1-S1 は、VCONN での過電流保護 (OCP) も備えられています。

2.1.3 ADC

USB PD サブシステムには、1 個の 8 ビット 125ksps 逐次比較レジスタ アナログ - デジタル変換器 (SAR ADC) があります。その ADC は 8 ビット DAC とコンパレータを含みます。DAC 出力はコンパレータの非反転入力となります。コンパレータの反転入力、4 入力マルチプレクサからのものです。マルチプレクサの 4 本の入力、1 対のグローバル アナログ マルチプレクサバス、内部バンドギャップ電圧、および絶対温度に比例する内部電圧です。チップ上のすべての GPIO は、チップ全体のアナログ マルチプレクサバスを介して ADC にアクセスできます。CC1 と CC2 のピンはマルチプレクサバスに接続できません。

2.1.4 USB 2.0 マルチプレクサ

USB 2.0 HS マルチプレクサには、CC (Type-C プラグ) の向きに基づいて、システムの DP および DM のラインを Type-C の上部または下部のポートにルーティングするための 2×1 クロスバー スイッチが含まれています。

USB 2.0 マルチプレクサには、USB BC1.2 および Apple の終端抵抗を検出するための充電器検出 / エミュレーションも含まれています。充電器検出ブロックは、Figure 4 に示すように、システムから DP および DM に接続されます。

十分なマージンを持って HS アイ ダイアグラムの要件を満たすために、以下のガイドラインに従ってください。

- USB HS 信号の配線長の合計を 4 インチに維持する (USB 2.0 ホストから EZ-PD™ PMG1-S1 まで、EZ-PD™ PMG1-S1 から Type-C コネクタ ピンまで)
- USB 2.0 ホストの駆動強度の調整により、USB HS 信号の配線長の合計を最大 8 インチまで増やせる
- DP/DM 信号配線間の差動インピーダンスは 90Ω であること
- 配線幅は 6mil であること
- エアギャップ (配線間の距離) は 8mil であること

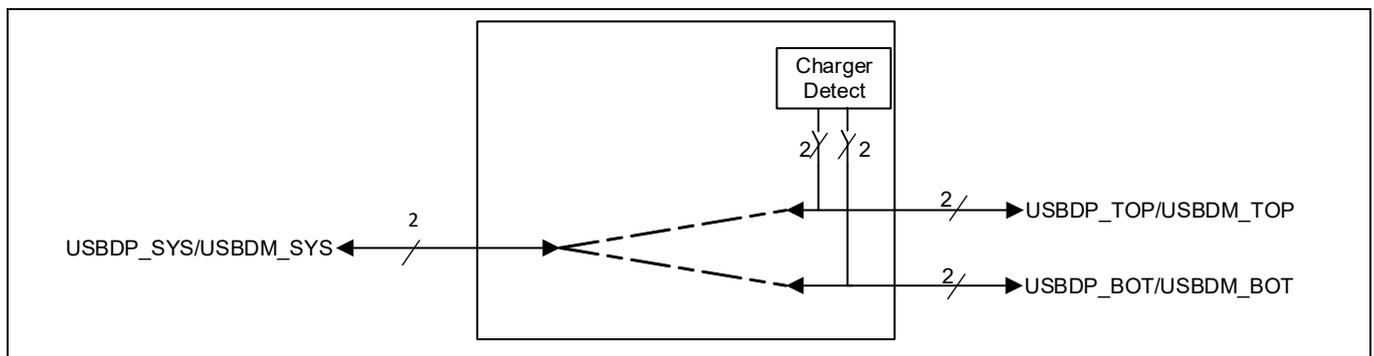


Figure 4 DP/DM スイッチ ブロック図

2.1.5 VBUS 放電

EZ-PD™ PMG1-S1 には VBUS 放電回路も組み込まれています。これは、デタッチ条件または負の電圧遷移時に USB PD 仕様のタイミングを満たすように、VBUS の放電のために使用されます。

機能概要

2.1.6 VBUS レギュレータ

EZ-PD™ PMG1-S1 は VSYS および VBUS の 2 つの電源で動作できます。EZ-PD™ PMG1-S1 は、レギュレータ (最大 21.5V をサポート) を統合して、動作電源電圧を生成します。VSYS は常に VBUS よりも優先されます。VSYS がない場合、レギュレータは VBUS から EZ-PD™ PMG1-S1 に電力を供給します。

2.1.7 コンシューマパス上の VBUS PFET のゲートドライバ

EZ-PD™ PMG1-S1 には、VBUS コンシューマパス上の外部 PFET を駆動するための統合 PFET ゲートドライバを備えています。このゲートドライバは LOW または High-Z の駆動のみが可能であり、外付けプルアップ抵抗が必要です。このピンは VBUS 電圧に耐えられます。

2.1.8 充電検出

EZ-PD™ PMG1-S1 は、USB BC.1.2 と Apple 充電のために、バッテリー充電のエミュレーションと検出を統合します。

2.1.9 高電圧耐性 CC ライン

このチップは、高電圧耐性 CC ラインに対応しています。コネクタで VBUS に CC が短絡している場合、これらのラインは内部で保護されます。

2.1.10 プロバイダパス用の VBUS ロードスイッチコントローラ

ロードスイッチコントローラは、VBUS プロバイダパスで最大 20V をサポートします。

2.1.11 RCP

EZ-PD™ PMG1-S1 は、10 μ s 以上続く逆電流を検出する機能を備えた逆電流保護 (RCP) 回路を統合し、そのようなイベントの検出時にゲートを自動的にシャットダウンすることによってシステムを保護します。

EZ-PD™ PMG1-S1 は、コネクタ VBUS_C からプロバイダ VBUS_P への逆電流を検出できる RCP 回路を提供します。

RCP イベントは、プロバイダ FET がオンのときに VBUS_C > VBUS_P の場合に認識され、コネクタ VBUS からプロバイダ VBUS に電流が流れます。RCP イベントを認識した後、プロバイダ FET がシャットダウンされ、プロバイダとコネクタ VBUS が分離されます。

EZ-PD™ PMG1-S1 には、**Figure 5** に示すように、逆電流を検出する 3 つの異なるメカニズムがあります。

- メカニズム 1: コンパレータは、ピン CSP および CSN を介して外部 Rsense の両端の電圧降下を検出します。このコンパレータが、**Table 34** に示す Vcsa_rcp 電圧により CSN > CSP となる場合は常に、RCP イベントを通知します。このコンパレータの出力は RCP1 として **Figure 5** に示されています。
- メカニズム 2: コンパレータは、EZ-PD™ PMG1-S1 の CSN および VBUS のピンを介してプロバイダ FET の両端の電圧降下を検出します。このコンパレータが、**Table 34** に示された Vcomp_rcp 電圧により VBUS > CSN となる場合は常に、RCP イベントを通知します。このコンパレータの出力は、RCP2 として **Figure 5** に示されています。
- メカニズム 3: コンパレータは CSN ピンの電圧の 20% を検出し、5V プロバイダ VBUS アプリケーションの (Vref = 1.15V) と比較します。このコンパレータは、CSN 電圧が 5V アプリケーションとして **Table 34** に示された Vbus_max_det 電圧を超えると、RCP イベントを通知します。このコンパレータの出力は RCP3 として **Figure 5** に示されています。注: Vref はプログラム可能であり、分圧器には 10% または 20% の値を使用するオプションがあります。プロバイダの電圧が高い場合、VBUS デバイスはこの閾値を自動的に調整します。

3 つのコンパレータ出力のいずれかが RCP イベントを示すと、プロバイダ FET がオフになります。アプリケーションに応じて個々のメカニズムを有効または無効にするファームウェアのオプションがあります。

機能概要

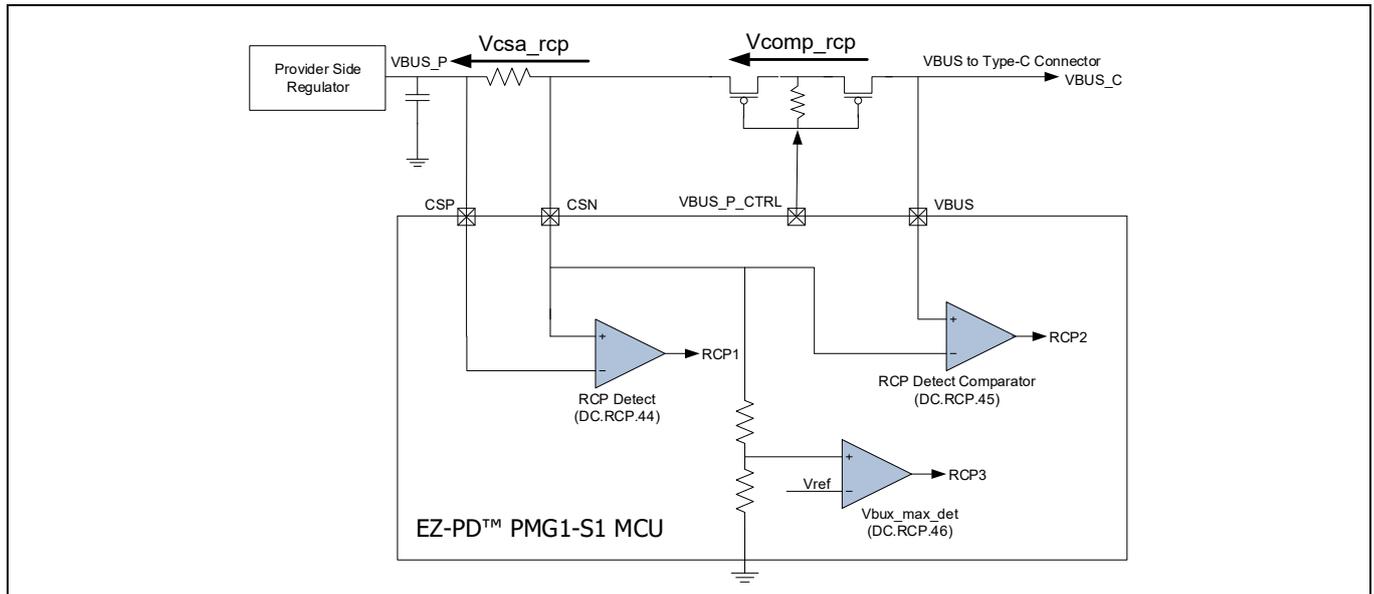


Figure 5 RCP メカニズム

2.1.12 CSA

EZ-PD™ PMG1-S1 MCU チップには、プロバイダパス上の 5mΩ 外付け抵抗を通過する約 100mA の電流を検出できるハイサイド電流検出アンプが組み込まれています。これは、電流負荷を監視し、Type-C ポートのシンクに VBUS を供給しているときに OCP や SCP などのシステム障害を検出するために使用されます。これにより、PD コントローラーはプロバイダ FET をシャットダウンしてデバイスを保護できます。

2.1.13 スルーレート制御可能なゲートドライバ

EZ-PD™ PMG1-S1 には、プログラム可能なスルーレート制御可能なゲートドライバがあり、接続イベント中の突入電流を制限するのに役立ちます。

2.1.14 VBUS の過電圧保護と低電圧保護

EZ-PD™ PMG1-S1 は、VBUS 電源用の低電圧 / 過電圧 (UVOV) 検出回路を実装しています。OV および UV 検出の閾値は個別に設定できます。UV 検出器および OV 検出器の閾値はプログラム可能であり、ファームウェアによって制御されます。OV コンパレータへの入力、VBUS 電源電圧とリファレンス電圧の除算 (8% または 10%) です。リファレンス電圧は、10mV のステップで 200mV ~ 2190mV の範囲で設定できます。

UV コンパレータへの入力、VBUS 電源電圧とリファレンス電圧の除算 (10% または 20%) です。リファレンス電圧は、10mV のステップで 200mV ~ 2190mV の範囲で設定できます。

2.1.15 VBUS 過電流保護

EZ-PD™ PMG1-S1 は、ハイサイド電流検出アンプを統合して、VBUS 上の過電流を検出します。VBUS 負荷は、「CSP」ピンと「CSN」ピンの間に接続された外付け 5mΩ 検出抵抗を使用して検出され、OCP 検出器の閾値と比較されます。OCP 検出器の閾値はプログラム可能であり、ファームウェアによって制御されます。

2.2 TRNG

EZ-PD™ PMG1-S1 は、乱数を生成するための真性乱数発生器 (TRNG) をサポートしています。乱数は、USB Type-C 認証仕様 (USBTCAS) のイニシエーター実装の一部としてランダム チャレンジを生成するために使用できます。

機能概要

2.3 CPU およびメモリ サブシステム

2.3.1 CPU

EZ-PD™ PMG1-S1 の Cortex®-M0 CPU は 32 ビット MCU サブシステムの一部であり、広範なクロックゲーティングに対応した低消費電力動作に最適化されています。

また、CPU は 2 線式 JTAG のシリアルワイヤ デバッグ (SWD) インターフェースも備えています。EZ-PD™ PMG1-S1 に使用するデバッグ コンフィギュレーションには、4 個のブレークポイント (アドレス) コンパレータと 2 個のウォッチポイント (データ) コンパレータがあります。

2.3.2 フラッシュ

EZ-PD™ PMG1-S1 デバイスは、フラッシュ ブロックからの平均アクセス時間を改善するために、CPU に密結合されたフラッシュ アクセラレータを備えた 128KB フラッシュ モジュールを持っています。フラッシュ ブロックは、48MHz で 2 ウェイトステート (WS) アクセス時間を提供するように設計されます。フラッシュ アクセラレータは、シングル サイクル SRAM のアクセス性能の平均 85% を達成します必要に応じて、EEPROM 動作をエミュレートするためにフラッシュ モジュールの一部を使用できます。

2.3.3 SRAM

ブートおよびコンフィギュレーションルーチンを含む監視 ROM が提供されます。

2.3.4 SRAM

EZ-PD™ PMG1-S1 は、12KB SRAM に対応します。

2.4 ペリフェラル

EZ-PD™ PMG1-S1 は 4 個の SCB を内蔵しています。それぞれは I²C, UART, または SPI インターフェースを実装できます。

I²C モード: ハードウェア I²C ブロックは完全なマルチマスターとスレーブ インターフェースを実装します (マルチマスター アービトレーションが可能)。このブロックは最大 1Mbps (ファースト モード プラス) で動作でき、CPU 用の割込みオーバヘッドとレイテンシを削減するためにバッファリング オプションを柔軟に選択できます。FIFO モードはすべてのチャンネルに対応し、DMA がない場合に非常に有用です。

I²C ペリフェラルは NXP I²C バスの仕様とユーザー マニュアル (UM10204) で定義されているとおりに I²C 標準モード、ファースト モード、およびファースト モード プラスのデバイスと互換性があります。I²C バス I/O は、オープンドレインモードの GPIO を使って実装されます。I²C バスは、すべてのノードに接続されたクロックおよびデータ用のバスにプルアップ抵抗を備えたクロックおよびデータ用オープンドレインドライバを使用します。異なる I²C 速度に対応する必要な立ち上りおよび立ち下り時間は、V_{DD}, バス容量, および抵抗の許容誤差に依存する適切なプルアップ抵抗値を使用することによって保証されます。

設計に最適なプルアップ抵抗値を計算する方法の詳細は、UM10204 I²C バスの仕様とユーザー マニュアルを参照してください (最新リビジョンは www.nxp.com で入手できます)。

EZ-PD™ PMG1-S1 は、以下の点では I²C 仕様には完全に準拠していません。

- SCB1 のみが過電圧耐性があります。SCB2, SCB3, および SCB4 の GPIO セルは、過電圧耐性がないため、I²C システムの残りの部分から独立してホットスワップや電源投入できません。
- ファスト モード プラスの I_{OL} 仕様は、V_{OL} 0.4V で 20mA です。GPIO セルは V_{OL} 最大値 0.6V で I_{OL} 最大値は 8mA です。
- ファスト モードとファスト モード プラスは、GPIO セルで満たせない最小立ち下り時間の仕様があります。低速ストロング モードはバス負荷によってはこの仕様を満たすことがあります。

UART モード: 最大 1Mbps で動作するフル機能の UART です。基本 UART プロトコルから少し発展した車載向けシングルワイヤ インターフェース (LIN)、赤外線インターフェース (IrDA)、SmartCard (ISO7816) プロトコルに対応しています。また、共通の RX と TX ラインを介して接続したペリフェラルのアドレス指定を可能にする 9 ビット マルチプロセッサ モードに対応しています。パリティ エラー、ブレーク検出、

機能概要

およびフレームエラーなどの一般的な UART 機能に対応しています。深さ 8 ビットの FIFO は、非常に大きい CPU サービスレイテンシを許容できるようにします。

SPI モード : SPI モードは Motorola SPI、TI SSP (SPI コデックの同期化用の開始パルスを本質的に追加)、National Microwire (半二重の SPI) に完全に対応しています。SPI ブロックは FIFO を使用できます。

2.5 Timer/counter/PWM block (TCPWM)

EZ-PD™ PMG1-S1 には 2 個の TCPWM ブロックがあります。各 TCPWM ブロックは、ユーザーがプログラム可能な周期長の 4 個の 16 ビット カウンターから成ります。キャプチャレジスタは、I/O イベントなどのイベントのときにカウント値を記録します。周期レジスタは、カウンターのカウントが周期レジスタのカウントに等しくなるとときにカウントを停止、または自動的にリロードします。比較レジスタは、PWM デューティ比の出力として使用される比較値信号を生成します。ブロックは真出力とコンプリメンタリー出力 (それらの間のオフセットがプログラム可能) も提供しており、これらをプログラム可能なデッドバンド付きコンプリメンタリー PWM 出力として使用することを可能にします。また、出力を事前に決定された状態に移行させるキル (Kill) 入力もあります。例えば、モータ駆動システムでは、過電流状態が示され、FET を駆動している PWM をソフトウェア介入なしに直ちに止める必要があるとき、キル入力を使用されます。

2.6 GPIO

EZ-PD™ PMG1-S1 には、GPIO として使用可能な SCB および SWD ピンを含む 17 個の GPIO があります。SCB1 のみの I²C ピンは、過電圧耐性があります。GPIO ブロックは以下を実装します。

- 7 つの駆動強度モード
 - 入力のみ
 - 弱プルアップ、強プルダウン
 - 強プルアップ、弱プルダウン
 - オープンドレイン、強プルダウン
 - オープンドレイン、強プルアップ
 - 強プルアップ、強プルダウン
 - 弱プルアップ、弱プルダウン
- 入力閾値選択 (CMOS または LVTTTL)
- 駆動強度モード以外に、入力と出力バッファのイネーブル / ディセーブルの個別制御
- 前の状態をラッチするための保持モード (ディープスリープモードで I/O 状態を維持するため)
- EMI を改善するための dV/dt 関連のノイズ制御用の選択可能なスルーレート

ピンは、8 ビット幅のポートと呼ばれる論理エンティティに構成されています。電源投入とリセットの間、入力に過電流を与えず、過剰なターンオン電流を発生させないために、ブロックは無効状態にされます。高速 I/O マトリックスとして知られている多重化ネットワークは、1 本の I/O ピンに接続され得る複数の信号間を多重化するために使用されます。固定機能ペリフェラルのピン位置は、内部多重化の複雑さを減少させるために固定されています。

データ出力とピンステートレジスタそれぞれはピン上で駆動される値とそれらのピンの状態を格納します。各 I/O ピンは有効になった場合に割込みを生成できます。各 I/O ポートには、割込み要求 (IRQ) とそれに対応する割込みサービスルーチン (ISR) のベクタがあります (EZ-PD™ PMG1-S1 の場合、6 ポートがあるため、ベクタ数は 6 です)。

3 電源システム概要

Figure 6 に、EZ-PD™ PMG1-S1 の電源システムの概要を示します。EZ-PD™ PMG1-S1 は、VBUS (4V ~ 21.5V) または VSYS (2.75V ~ 5.5V) の外部電源から動作できます。VBUS 電源電圧は LDO によってチップ内で安定化されます。スイッチング電源 VDDD は、一部のアナログ ブロック内で直接使用され、コアの大部分に電源を供給する VCCD にさらに降圧されます。EZ-PD™ PMG1-S1 は 2 つの電力モード (アクティブおよびディープスリープ) があります。これらの消費電力モード間の遷移は電源システムによって管理されます。GPIO には、個別のパワードメイン VDDIO が提供されます。レギュレータの出力である VDDD ピンと VCCD ピンは、レギュレータの安定性のみを目的として、それぞれ 1 μ F と 0.1 μ F のコンデンサを接続するために引き出されています。VCCD ピンは電源としてサポートされていません。VDDD は、外部負荷用に 2mA (Max) を供給できます。EZ-PD™ PMG1-S1 では、VDDD は PCB 上の VDDIO に短絡されます。

Table 2 EZ-PD™ PMG1-S1 電力モード

モード	説明
リセット	電源が有効および XRES はアサートされていない。内部リセット ソースはアサートされたか、またはスリープ コントローラーがシステムをリセット状態から起動している
アクティブ	電源が有効および CPU が命令を実行している
ディープスリープ	主レギュレータおよびほとんどのブロックがオフにされる。ディープ スリープレギュレータがロジックに電源を供給するが、低速クロックのみ利用可能

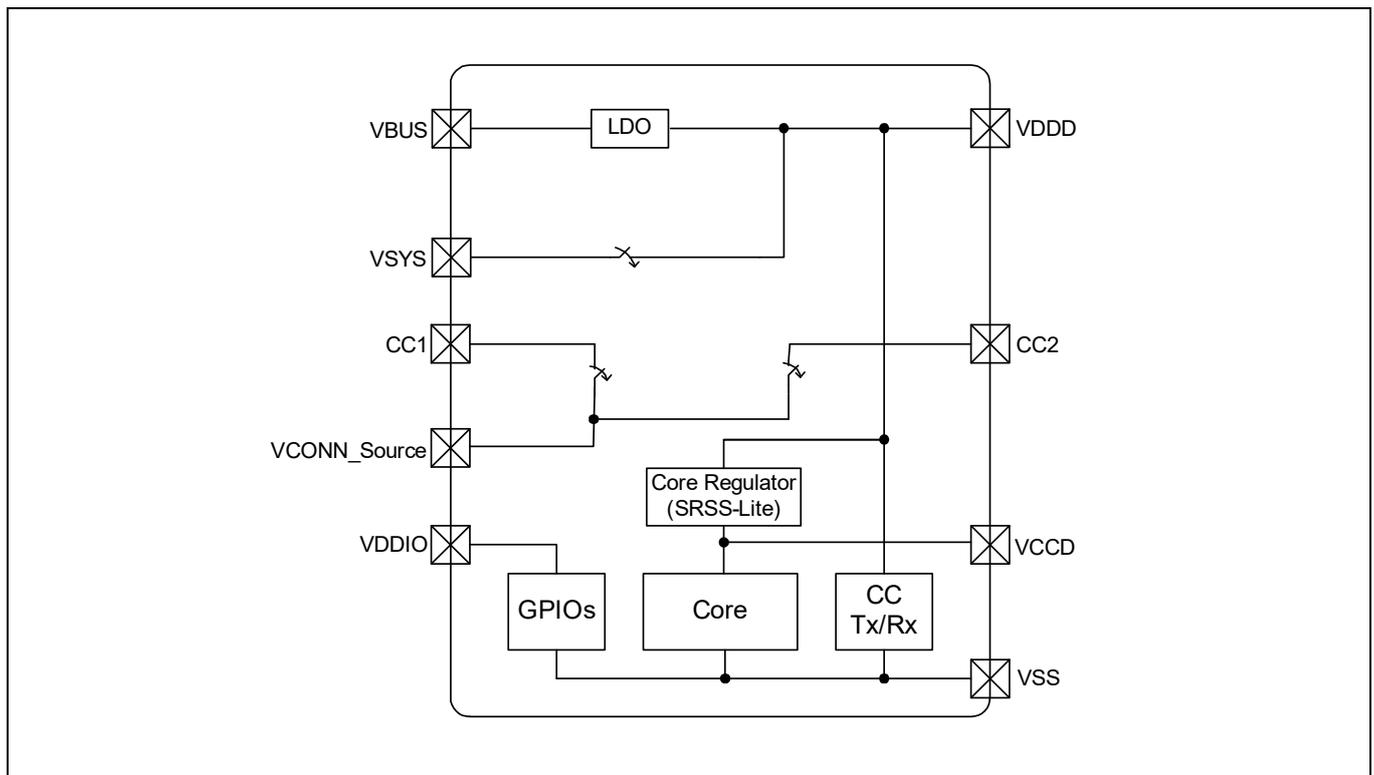


Figure 6 EZ-PD™ PMG1-S1 電力システム

ピン配置

4 ピン配置

Table 3 CYPM1111-40LQXI ピン配置

グループ	40 ピン QFN	ピン名	説明
GPIO およびシリアルインターフェース	2	P1.0/SWD_CLK/UART_2_RX/SPI_2_SEL	GPIO/SWD Clock/UART_2_RX/SPI_2_SEL
	3	P1.1/UART_2_TX/SPI_2_MOSI/I2C_2_SDA	GPIO/UART_2_TX/SPI_2_MOSI/I2C_2_SDA
	4	P1.2/UART_2_CTS/SPI_2_MISO/I2C_2_SCL	GPIO/UART_2_CTS/SPI_2_MISO/I2C_2_SCL
	5	P1.3/UART_2_RTS/SPI_2_CLK	GPIO/UART_2_RTS/SPI_2_CLK
	6	P1.4/SWD_IO	GPIO/SWD IO
	13	P2.0/UART_4_CTS/SPI_4_SEL/I2C_4_SCL	GPIO/UART_4_CTS/SPI_4_SEL/I2C_4_SCL
	14	P2.1/UART_4_RTS/SPI_4_MOSI/I2C_4_SDA	GPIO/UART_4_RTS/SPI_4_MOSI/I2C_4_SDA
	15	P2.2/UART_1_CTS/SPI_1_SEL	GPIO/UART_1_CTS/SPI_1_SEL
	16	P5.0/UART_1_RTS/SPI_1_MOSI/I2C_1_SDA	GPIO/UART_1_RTS/SPI_1_MOSI/I2C_1_SDA
	17	P5.1/UART_1_TX/SPI_1_MISO/I2C_1_SCL	GPIO/UART_1_TX/SPI_1_MISO/I2C_1_SCL
	18	P3.0/UART_1_RX/SPI_1_CLK	GPIO/UART_1_RX/SPI_1_CLK
	20	P3.1/UART_3_CTS/SPI_3_SEL/I2C_3_SDA	GPIO/UART_3_CTS/SPI_3_SEL/I2C_3_SDA
	21	P3.2/UART_3_RTS/SPI_3_MOSI/I2C_3_SCL	GPIO/UART_3_RTS/SPI_3_MOSI/I2C_3_SCL
	29	P4.0/UART_3_TX/SPI_3_MISO	GPIO/UART_3_TX/SPI_3_MISO。未使用の場合、フローティングのままにする
	30	P4.1/UART_3_RX/SPI_3_CLK	GPIO/UART_3_RX/SPI_3_CLK。未使用の場合、フローティングのままにする
USB Type-C	9	CC1	Type-C CC1 ピンに接続。GND に接続した 390pF コンデンサでノイズをフィルタリング
	7	CC2	Type-C CC2 ピンに接続。GND に接続した 390pF コンデンサでノイズをフィルタリング
マルチプレクサ/スイッチ	23	USBDP_SYS	ホスト側から USB 2.0 DP に接続
	24	USBDM_SYS	ホスト側から USB 2.0 DM に接続
	25	USBDM_BOT	Type-C D- ボトム ピンに接続。配線長を 2 インチ未満に維持
	26	USBDP_BOT	Type-C D+ ボトム ピンに接続。配線長を 2 インチ未満に維持
	27	USBDM_TOP	Type-C D- トップ ピンに接続。配線長を 2 インチ未満に維持
	28	USBDP_TOP	Type-C D+ トップ ピンに接続。配線長を 2 インチ未満に維持
VBUS	11	VBUS_P_CTRL	プロバイダ側 PFET を有効 / 無効にするためのスルーレート制御 I/O 0: パスがオン High Z: パスがオフ
	12	VBUS_C_CTRL	コンシューマ側 PFET を有効 / 無効にするためのピン 0: パスがオン High Z: パスがオフ

ピン配置

Table 3 CYPM1111-40LQXI ピン配置 (continued)

グループ	40 ピン QFN	ピン名	説明
VBUS OCP/SCP/RCP	1	CSP	電流検出正入力 このピンを CSN ピンよりも高い電位に接続
	40	CSN	電流検出負入力
リセット	10	XRES	リセット入力 (アクティブ LOW)
電源	8	VCONN_Source	EMCA ケーブルに電力を供給する 4.85V ~ 5.5V の電源入力。低インピーダンス スイッチを使用して CC1 または CC2 に接続。 UFP/ シンク専用アプリケーションは NA
	19	VSYS	PD サブシステムおよびシステム リソース用の電源入力 (2.75V ~ 5.5V)
	22	VBUS	3.3V レギュレータへの VBUS 電源入力 (4V ~ 21.5V)。このピンは、内部プルダウン抵抗を使用して VBUS を放電し、過電圧および低電圧状態のモニタも備える
	31	VDDD	3.3V レギュレータへの VBUS 出力、またはスイッチを使用して VSYS に接続。GND に接続したコンデンサでバイパス。このピンは 2mA の外部負荷を駆動可能。
	32	VDDIO	I/O 用の 1.71V ~ 5.5V 電源
	33	VCCD	フィルター コンデンサ用の 1.8V レギュレータ出力。このピンは外部負荷を駆動不可
GND	EPAD	VSS	グラウンド
NC	34	NC	未接続
	35	NC	未接続
	36	NC	未接続
	37	NC	未接続

ピン配置

Table 4 は、シリアルインターフェースのさまざまな設定オプションを提供します。

Table 4 SCB およびそれらの機能

ポート ピン	40ピンQFN ピン番号	SCB 機能			GPIO 機能
		UART	SPI	I2C	
P5.0	16	UART_1_RTS	SPI_1_MOSI	I2C_1_SDA	GPIO
P5.1	17	UART_1_TX	SPI_1_MISO	I2C_1_SCL	GPIO
P3.0	18	UART_1_RX	SPI_1_CLK	-	GPIO
P2.2	15	UART_1_CTS	SPI_1_SEL	-	GPIO
P1.0	2	UART_2_RX	SPI_2_SEL	-	SWD_CLK/GPIO
P1.1	3	UART_2_TX	SPI_2_MOSI	I2C_2_SDA	GPIO
P1.2	4	UART_2_CTS	SPI_2_MISO	I2C_2_SCL	GPIO
P1.3	5	UART_2_RTS	SPI_2_CLK	-	GPIO
P3.1	20	UART_3_CTS	SPI_3_SEL	I2C_3_SDA	GPIO
P3.2	21	UART_3_RTS	SPI_3_MOSI	I2C_3_SCL	GPIO
P4.0	29	UART_3_TX	SPI_3_MISO	-	GPIO
P4.1	30	UART_3_RX	SPI_3_CLK	-	GPIO
P2.0	13	UART_4_CTS	SPI_4_SEL	I2C_4_SCL	GPIO
P2.1	14	UART_4_RTS	SPI_4_MOSI	I2C_4_SDA	GPIO
P0.0	38	UART_4_TX	SPI_4_MISO	-	GPIO
P0.1	39	UART_4_RX	SPI_4_CLK	-	GPIO

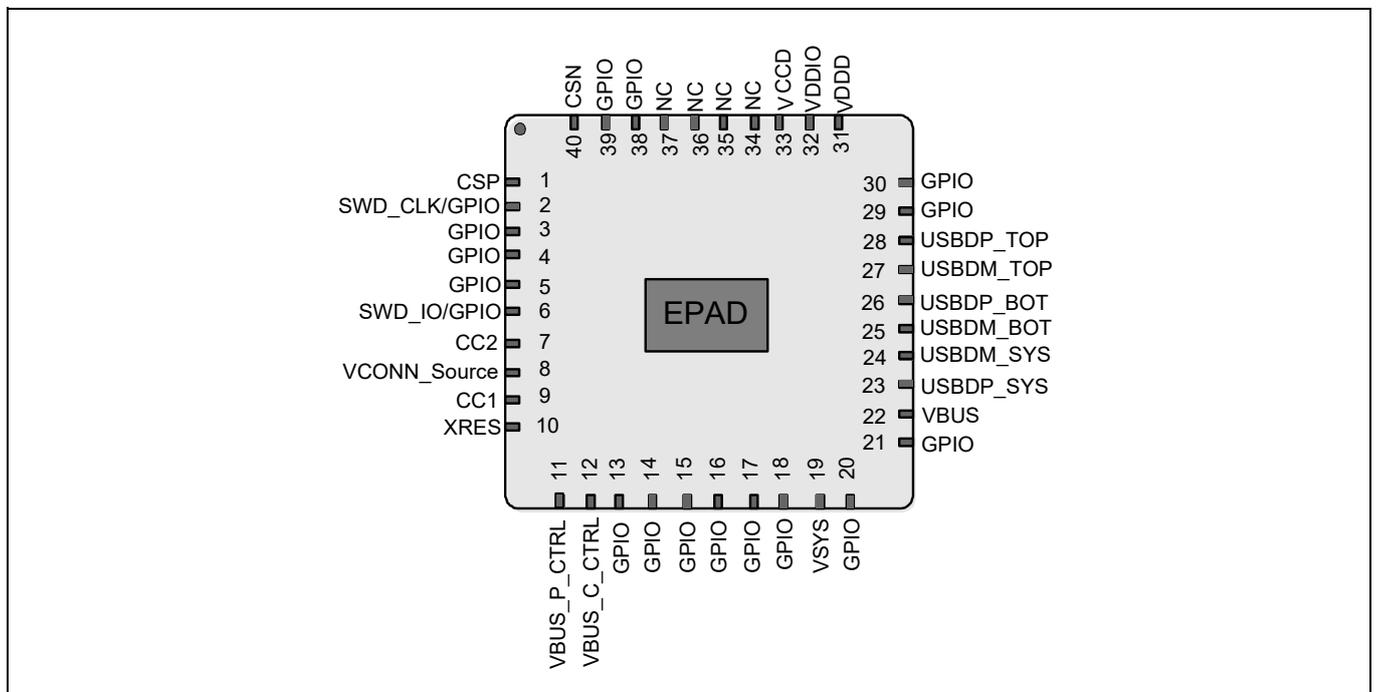


Figure 7 CYPM1111-40LQXI の 40 ピン QFN ピン配置 (上面図)

アプリケーション図

5 アプリケーション図

Figure 8 に EZ-PD™ PMG1-S1 を使用したシンク アプリケーションを示します。これには 2 つの主要部分として、アプリケーションに電力をシンクする USB Type-C レセプタクルと、出力電力として使用される負荷があります。

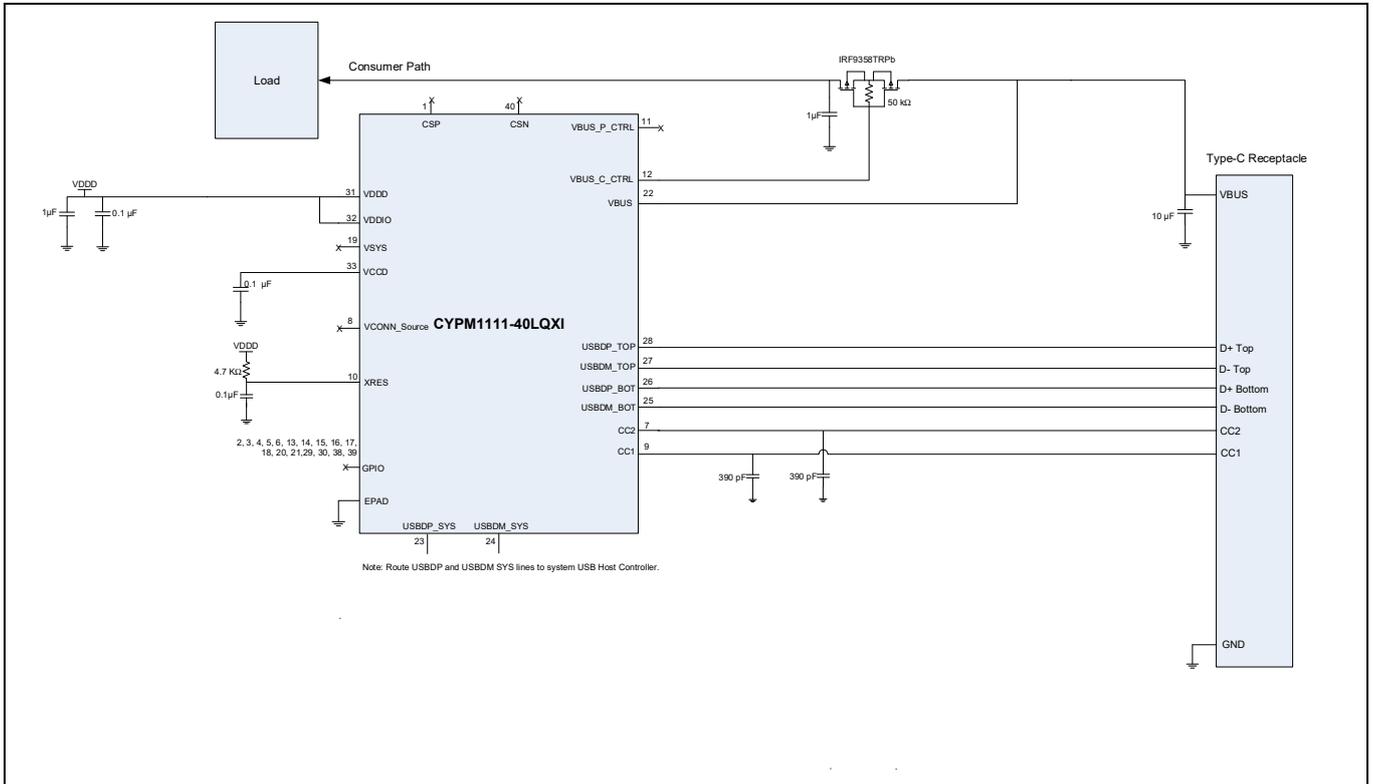


Figure 8 EZ-PD™ PMG1-S1 ベースのシンク アプリケーション図

電氣的仕様

6 電氣的仕様

6.1 絶対最大定格

Table 5 絶対最大定格^[3]

パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
V _{SYS_MAX}	V _{SS} を基準にした電源電圧	-	-	6	V ^[4]	-
V _{CONN_SOURCE_MAX}	V _{SS} を基準にした最大電源電圧	-	-	6	V	
V _{BUS_MAX}	V _{SS} を基準にした最大 V _{BUS} 電圧	-	-	24	V	
V _{DDIO_MAX}	V _{SS} を基準にした最大電源電圧	-	-	V _{DDD}	V	
V _{GPIO_ABS}	GPIO, DP/DM マルチプレクサへの入力 (USB DP/DM_SYS, USB DP/DM_TOP/BOT)	-0.5 ^[5]	-	V _{DDIO} + 0.5	V	
I _{GPIO_ABS}	GPIO ごとの最大電流	-25	-	25	mA	-
I _{GPIO_INJECTION}	GPIO 注入電流, V _{IH} > V _{DDD} の場合は Max, V _{IL} < V _{SS} の場合は Min	-0.5	-	0.5	mA	絶対最大値, ピンごとの注 入された電流
ESD_HBM	静電気放電 (人体モデル) (ESD-HBM)	2200	-	-	V	-
ESD_CDM	静電気放電 (デバイス帯電モデル) (ESD-CDM)	500	-	-	V	-
LU	ラッチ アップ時のピン電流	-200	-	200	mA	-
V _{CC_PIN_ABS}	CC1 と CC2 ピンの最大電圧	-	-	24	V	-
V _{GPIO_OVT_ABS}	OVT ピン (16, 17) 電圧	-0.5	-	6	V	-

注:

- Table 5 に記載されている絶対最大条件を超えて使用すると、デバイスに恒久的なダメージを与える可能性があります。長時間にわたって絶対最大条件下に置くと、デバイスの信頼性に影響する可能性があります。最大保管温度は JEDEC 標準「JESD22-A103、High Temperature Storage Life」に準拠した 150°C です。絶対最大条件以下で使用している場合でも、標準的な動作条件を超えると、デバイスが仕様に従って動作しない可能性があります。
- 特に指定がない限り、すべての電圧はグラウンドを基準にしています。
- システムでは、負のスパイクがここで指定された最小電圧を超える場合は、ショットキー ダイオードを追加して負のスパイクをクランプすることを推奨します。

電氣的仕様

6.2 ピンベースの絶対最大定格

Table 6 ピンベースの絶対最大定格

No.	ピン (40 QFN)	名称	絶対最小値 (V)	絶対最大値 (V)	備考
1	2	P1.0	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
2	3	P1.1	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
3	4	P1.2	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
4	5	P1.3	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
5	6	P1.4	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
6	13	P2.0	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
7	14	P2.1	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
8	15	P2.2	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
9	16	P5.0	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
10	17	P5.1	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
11	18	P3.0	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
12	20	P3.1	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
13	21	P3.2	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
14	29	P4.0	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
15	30	P4.1	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
16	38	P0.0	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
17	39	P0.1	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
18	9	CC1	-0.5	24	-
19	7	CC2	-0.5	24	-
20	23	USBDP_SYS	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
21	24	USBDM_SYS	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
22	25	USBDM_BOT	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
23	26	USBDP_BOT	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
24	27	USBDM_TOP	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
25	28	USBDP_TOP	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
26	11	VBUS_P_CTRL	-0.5	24	これは出力専用ピンです
27	12	VBUS_C_CTRL	-0.5	24	これは出力専用ピンです
28	1	CSP	-0.5	6	-
29	40	CSN	-0.5	6	-
30	10	XRES	-0.5	6	最大電圧は VDDIO + 0.5 を越えられません
31	8	VCONN_Source	-	6	-
32	19	VSYS	-	6	-
33	22	VBUS	-	24	-
34	31	VDDD	-	6	これは出力専用ピンです
35	32	VDDIO	-	VDDD	-
36	33	VCCD	-	1.95	これは出力専用ピンです

電氣的仕様

Table 6 ピンベースの絶対最大定格

No.	ピン (40 QFN)	名称	絶対最小値 (V)	絶対最大値 (V)	備考
37	EPAD	VSS	-	-	-
38	34	NC	-	-	-
39	35	NC	-	-	-
40	36	NC	-	-	-
41	37	NC	-	-	-

6.3 デバイスレベルの仕様

特記のない限り、すべての仕様は $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ および $T_J \leq 100^{\circ}\text{C}$ の条件で有効です。仕様は、特に注記した場合を除いて、3.0V ~ 5.5V において有効です。

電氣的仕様

6.3.1 DC仕様

Table 7 DC仕様 (動作条件)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.PWR#23	V _{SYS}	-	2.75	-	5.5	V	UFP アプリケーション
SID.PWR#23_A	V _{SYS}	-	3	-	5.5	V	DFP/DRP アプリケーション
SID.PWR#22	V _{BUS}	-	4	-	21.5	V	-
SID.PWR#1	V _{DDD}	V _{SYS} 電源時の安定化出力電圧	V _{SYS} - 0.05	-	V _{SYS}	V	-
SID.PWR#1_A	V _{DDD}	V _{BUS} 電源時の安定化出力電圧	3	-	3.65	V	-
SID.PWR#26	V _{5V}	-	4.85	-	5.5	V	-
SID.PWR#13	V _{DDIO}	-	V _{DDD}	-	V _{DDD}	V	-
SID.PWR#24	V _{CCD}	安定化出力電圧 (コアロジック用)	-	1.8	-	V	-
SID.PWR#15	C _{EFC}	V _{CCD} 用のレギュレータバイパスコンデンサ	-	100	-	nF	X5R セラミック
SID.PWR#16	C _{EXC}	V _{DDD} 用のレギュレータバイパスコンデンサ	-	1	-	μF	

アクティブモード, V_{SYS} = 2.75V ~ 5.5V。Typ 値は V_{SYS} = 3.3V で測定

SID.PWR#4	I _{DD12}	供給電流	-	10	-	mA	T _A = 25°C, CC I/O 送信 / 受信, I/O ソース電流なし, CPU 速度 24MHz, PD ポートがアクティブ
-----------	-------------------	------	---	----	---	----	--

ディープスリープモード, V_{SYS} = 2.75V ~ 3.6V

SID34	I _{DD29}	V _{SYS} = 2.75 ~ 3.6V, I ² C, ウェイクアップおよび WDT がオン	-	150	-	μA	V _{SYS} = 3.3V, T _A = 25°C,
SID_DS1	I _{DD_DS1}	V _{SYS} = 3.3V, CC ウェイクアップがオン, Type-C が未接続	-	100	-	μA	電源ソース = V _{SYS} , Type-C が未接続, CC ウェイクアップが有効, R _P と R _D は CPU による 70ms 間隔で接続
SID_DS3	I _{DD_DS2}	V _{SYS} = 3.3V, CC ウェイクアップがオン, ADC/CSA/UVOV がオンの状態で DP/DM がオン	-	500	-	μA	ID _{DD_DS1} + DP/DM, CC がオン, ADC/CSA/UVOV がオン

XRES 電流

SID307	I _{DD_XR}	XRES がアサート時の供給電流	-	50	-	μA	電源ソース = V _{SYS} = 3.3V, Type-C が未接続, T _A = 25°C
--------	--------------------	------------------	---	----	---	----	---

電氣的仕様

6.3.2 CPU

Table 8 CPU仕様 (特性評価で保証)

仕様ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.CLK#4	F _{CPU}	CPU 入力周波数	-	-	48	MHz	すべての V _{DD}
SID.PWR#21	T _{DEEPSLEEP}	ディープスリープモードからの復帰時間	-	35	-	μs	特性評価で保証
SYS.XRES#5	T _{XRES}	外部リセットパルス幅	5	-	-	μs	
SYS.FES#1	T _{_PWR_RDY}	電源投入から「I ² C/CC コマンドが受信できる」までの時間	-	5	25	ms	

6.3.3 GPIO

Table 9 GPIOのDC仕様

仕様ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.GIO#37	V _{IH_CMOS}	入力電圧 HIGH 閾値	0.7 × V _{DDIO}	-	-	V	CMOS 入力
SID.GIO#38	V _{IL_CMOS}	入力電圧 LOW 閾値	-	-	0.3 × V _{DDIO}	V	CMOS 入力
SID.GIO#39	V _{IH_VDDIO2.7-}	LVTTL 入力, V _{DDIO} < 2.7V	0.7 × V _{DDIO}	-	-	V	-
SID.GIO#40	V _{IL_VDDIO2.7-}	LVTTL 入力, V _{DDIO} < 2.7V	-	-	0.3 × V _{DDIO}	V	-
SID.GIO#41	V _{IH_VDDIO2.7+}	LVTTL 入力, V _{DDIO} ≥ 2.7V	2.0	-	-	V	-
SID.GIO#42	V _{IL_VDDIO2.7+}	LVTTL 入力, V _{DDIO} ≥ 2.7V	-	-	0.8	V	-
SID.GIO#33	V _{OH}	出力 HIGH 電圧	V _{DDIO} - 0.6	-	-	V	3V V _{DDIO} で I _{OH} = -4mA
SID.GIO#34	V _{OH}	出力 HIGH 電圧	V _{DDIO} - 0.5	-	-	V	1.8V V _{DDIO} で I _{OH} = -1mA
SID.GIO#35	V _{OL}	出力 LOW 電圧	-	-	0.6	V	1.8V V _{DDIO} で I _{OL} = 4mA
SID.GIO#35A	V _{OL_I2C_2}	出力 LOW 電圧			0.4	V	I _{OL} = 3mA, V _{DDIO} > 2V
SID.GIO#35B	V _{OL_I2C_3}	出力 LOW 電圧			0.6 ^[6]	V	I _{OL} = 6mA, V _{DDIO} > 1.71V
SID.GIO#35C	V _{OL1_20mA}	出力 LOW 電圧			0.4	V	I _{OL} = 20mA, V _{DDIO} > 3.0V, 過電圧耐性ピンにのみ適用可能
SID.GIO#36	V _{OL}	出力 LOW 電圧	-	-	0.6	V	3V V _{DDIO} で I _{OL} = 10mA (IOL_LED)
SID.GIO#5	R _{pu}	有効時プルアップ抵抗	3.5	5.6	8.5	kΩ	+25°C T _A , すべての V _{DDIO}
SID.GIO#6	R _{pd}	有効時プルダウン抵抗	3.5	5.6	8.5	kΩ	+25°C T _A , すべての V _{DDIO}
SID.GIO#16	I _{IL}	入力リーク電流 (絶対値)	-	-	2	nA	+25°C T _A , 3V V _{DDIO}
SID.GIO#17	C _{PIN}	ピン最大負荷容量	-	3	7	pF	-
SID.GIO#43	V _{HYSTTL}	入力ヒステリシス, LVTTL	15	40	-	mV	V _{DDIO} > 2.7V。特性評価で保証
SID.GIO#44	V _{HYSCMOS}	入力ヒステリシス CMOS	0.05 × V _{DDIO}	-	-	mV	V _{DDIO} < 4.5V

電氣的仕様

Table 9 GPIO の DC 仕様 (continued)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.GIO#44A	V _{HYS} CMOS55	入力ヒステリシス CMOS	200	-	-	mV	V _{DDIO} > 4.5V

Table 10 GPIO の AC 仕様 (特性評価で保証)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID70	T _{RISE} F	高速ストロングモードでの立ち上がり時間	2	-	12	ns	3.3V V _{DDIO} , C _{load} = 25pF
SID71	T _{FALL} F	高速ストロングモードでの立ち下り時間	2	-	12	ns	3.3V V _{DDIO} , C _{load} = 25pF
SID.GIO#46	T _{RISE} S	低速ストロングモードでの立ち上がり時間	10	-	60	ns	3.3V V _{DDIO} , C _{load} = 25pF
SID.GIO#47	T _{FALL} S	低速ストロングモードでの立ち下り時間	10	-	60	ns	3.3V V _{DDIO} , C _{load} = 25pF
SID.GIO#48	F _{GPIO_OUT1}	GPIO F _{OUT} ; 3.3V ≤ V _{DDIO} ≤ 5.5V。 高速ストロングモード	-	-	16	MHz	90/10%, 25pF 負荷
SID.GIO#49	F _{GPIO_OUT2}	GPIO F _{OUT} ; 1.7V ≤ V _{DDIO} ≤ 3.3V。 高速ストロングモード	-	-	16	MHz	90/10%, 25pF 負荷
SID.GIO#50	F _{GPIO_OUT3}	GPIO F _{OUT} ; 3.3V ≤ V _{DDIO} ≤ 5.5V。 低速ストロングモード	-	-	7	MHz	90/10%, 25pF 負荷
SID.GIO#51	F _{GPIO_OUT4}	GPIO F _{OUT} ; 1.7V ≤ V _{DDIO} ≤ 3.3V。 低速ストロングモード	-	-	3.5	MHz	90/10%, 25pF 負荷
SID.GIO#52	F _{GPIO_IN}	GPIO 入力動作周波数; 1.7V ≤ V _{DDIO} ≤ 5.5V	-	-	16	MHz	90/10% V _{IO}

6.3.4 XRES

Table 11 XRES の DC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細/条件
SID.XRES#1	V _{IH}	入力電圧 HIGH 閾値	0.7 × V _{DDIO}	-	-	V	CMOS 入力
SID.XRES#2	V _{IL}	入力電圧 LOW 閾値	-	-	0.3 × V _{DDIO}	V	CMOS 入力
SID.XRES#3	C _{IN}	入力静電容量	-	-	7	pF	-
SID.XRES#4	V _{HYS} XRES	入力電圧ヒステリシス	-	0.05 × V _{DDIO}	-	mV	特性評価で保証

注:

6. 400kHz でバスの全負荷を駆動するためには、0.6V V_{OL} で 6mA の I_{OL} が必要です。この仕様を満たさないデバイスは引き続き機能しますが、400kHz および 400pF では機能しません。

電氣的仕様

6.4 デジタルペリフェラル

6.4.1 GPIO ピン用のパルス幅変調 (PWM)

次の仕様は、タイマーモードでのタイマー / カウンター / PWM ペリフェラルに適用されます。

Table 12 PWM の AC 仕様
(特性評価で保証)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.TCPWM.3	$T_{CPWMFREQ}$	動作周波数	-	-	Fc	MHz	Fc max = CLK_SYS。 Max = 48MHz
SID.TCPWM.4	$T_{PWMENEXT}$	入力トリガパルス幅	2/Fc	-	-	ns	すべてのトリガイベント
SID.TCPWM.5	T_{PWMEXT}	出力トリガパルス幅	2/Fc	-	-	ns	オーバーフロー, アンダーフロー, および CC (カウンタ = 比較値) 出力の最小幅
SID.TCPWM.5A	T_{CRES}	カウンターの分解能	1/Fc	-	-	ns	逐次カウント同士間の最小時間
SID.TCPWM.5B	PWM_{RES}	PWM 分解能	1/Fc	-	-	ns	PWM 出力の最小パルス幅
SID.TCPWM.5C	Q_{RES}	直交位相入力分解能	1/Fc	-	-	ns	直交位相入力同士間の最小パルス幅

6.4.2 I²C

Table 13 固定 I²C の AC 仕様
(特性評価で保証)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID153	F_{I2C1}	ビットレート	-	-	1	Mbps	-

6.4.3 UART

Table 14 固定 UART の AC 仕様
(特性評価で保証)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID162	F_{UART}	ビットレート	-	-	1	Mbps	-

6.4.4 SPI

Table 15 固定 SPI の AC 仕様
(特性評価で保証)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID166	F_{SPI}	SPI 動作周波数 (マスタ; 6 倍オーバーサンプリング)	-	-	8	MHz	-

Table 16 固定 SPI マスタモードの AC 仕様
(特性評価で保証)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID167	T_{DMO}	SClock 駆動エッジ後の MOSI 有効時間	-	-	15	ns	-

電氣的仕様

Table 16 固定 SPI マスタ モードの AC 仕様

(特性評価で保証) (continued)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID168	T _{DSI}	SClock 取得エッジ前の MISO 有効時間	20	-	-	ns	フルクロック, MISO の遅いサンプリング
SID169	T _{HMO}	直前の MOSI データ ホールド時間	0	-	-	ns	スレーブ取得エッジを基準にする

Table 17 固定 SPI スレーブ モードの AC 仕様

(特性評価で保証)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID170	T _{DMI}	Sclock 取得エッジ前の MOSI 有効時間	40	-	-	ns	-
SID171	T _{DSO}	Sclock 駆動エッジ後の MISO 有効時間	-	-	48 + (3 × T _{SCB})	ns	T _{SCB} = T _{CPU}
SID171A	T _{D_{SO}_EXT}	外部クロック モードでの Sclock 駆動エッジ後の MISO 有効時間	-	-	48	ns	-
SID172	T _{H_{SO}}	直前の MISO データ ホールド時間	0	-	-	ns	-
SID172A	T _{SSEL_{SCK}}	SSEL 有効から最初の SCK 有効エッジまでの時間	100	-	-	ns	-

6.4.5 メモリ

Table 18 フラッシュの AC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.MEM#4	T _{ROW_WRITE}	行 (ブロック) 書き込み時間 (消去 + プログラム)	-	-	20	ms	-
SID.MEM#3	T _{ROW_ERASE}	行消去時間	-	-	13	ms	-
SID.MEM#8	T _{ROWPROGRAM}	消去後の行プログラム時間	-	-	7	ms	25°C ~ 55°C, すべての V _{DDD}
SID178	T _{BULKERASE}	バルク消去時間 (128 KB)	-	-	35	ms	設計で保証
SID180	T _{DEVPROG}	総デバイス プログラム時間	-	-	25	s	設計で保証
SID.MEM#6	F _{END}	フラッシュ アクセス可能回数	100k	-	-	サイクル	-
SID182	F _{RET1}	フラッシュデータ保持期間, T _A ≤ 55°C, 10 万回の P/E サイクル	20	-	-	年	-
SID182A	F _{RET2}	フラッシュデータ保持期間, T _A ≤ 85°C, 1 万回の P/E サイクル	10	-	-	年	-
SID182B	F _{RET3}	フラッシュデータ保持期間, T _A ≤ 105°C, 1 万回の P/E サイクル	3	-	-	年	-

電氣的仕様

6.5 システム リソース

6.5.1 電圧低下時のパワーオンリセット (POR)

Table 19 低精度パワーオンリセット (IPOR)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID185	V _{RISEIPOR}	立ち上りトリップ電圧	0.80	-	1.50	V	特性評価で保証
SID186	V _{FALLIPOR}	立ち下りトリップ電圧	0.70	-	1.4	V	

Table 20 高精度パワーオンリセット (POR)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID190	V _{FALLPPOR}	アクティブ / スリープのモードでの電圧低下検出 (BOD) トリップ電圧	1.48	-	1.62	V	特性評価で保証
SID192	V _{FALLDPSLP}	ディープスリープモードでの BOD トリップ電圧	1.1	-	1.5	V	

6.5.2 SWD インターフェース

Table 21 SWD インターフェース仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.SWD#1	F_SWDCCLK1	$3.3V \leq V_{DDIO} \leq 5.5V$	-	-	14	MHz	SWDCLK ≤ 1/3 CPU クロック周波数
SID.SWD#2	F_SWDCCLK2	$1.8V \leq V_{DDIO} \leq 3.3V$	-	-	7	MHz	SWDCLK ≤ 1/3 CPU クロック周波数
SID.SWD#3	T_SWDI_SETUP	$T = 1/f \text{ SWDCLK}$	$0.25 \times T$	-	-	ns	特性評価で保証
SID.SWD#4	T_SWDI_HOLD	$T = 1/f \text{ SWDCLK}$	$0.25 \times T$	-	-	ns	
SID.SWD#5	T_SWDO_VALID	$T = 1/f \text{ SWDCLK}$	-	-	$0.50 \times T$	ns	
SID.SWD#6	T_SWDO_HOLD	$T = 1/f \text{ SWDCLK}$	1	-	-	ns	

6.5.3 内部主発振器

Table 22 IMO の AC 仕様

(設計で保証)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.CLK#13	F _{IMOTOL}	48MHz での周波数誤差 (トリム済み)	-	-	±2	%	$2.7V \leq V_{DD} < 5.5V$ $-25^\circ\text{C} \leq T_A \leq 85^\circ\text{C}$
SID226	T _{STARTIMO}	IMO 起動時間	-	-	7	μs	-
SID.CLK#1	F _{IMO}	IMO 周波数	-	48	-	MHz	-

電氣的仕様

6.5.4 内部低速発振器

Table 23 ILO の AC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID234	T _{STARTILO1}	I _{LO} 起動時間	-	-	2	ms	特性評価で保証
SID238	T _{ILODUTY}	I _{LO} デューティ比	40	50	60	%	
SID.CLK#5	F _{ILO}	I _{LO} 周波数	20	40	80	kHz	

6.5.5 PD

Table 24 PD の DC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.DC.cc_shvt.1	vSwing	トランスミッタ出力 HIGH 電圧	1.05	-	1.2	V	-
SID.DC.cc_shvt.2	vSwing_low	トランスミッタ出力 LOW 電圧		-	0.075	V	-
SID.DC.cc_shvt.3	zDriver	トランスミッタ出力インピーダンス	33	-	75	Ω	-
SID.DC.cc_shvt.4	zBmcRx	レシーバ入力インピーダンス	10	-		MΩ	設計で保証
SID.DC.cc_shvt.5	Idac_std	USB 標準アダプタイズメントのソース電流	64	-	96	μA	-
SID.DC.cc_shvt.6	Idac_1p5a	5V アダプタイズメント, 1.5A でのソース電流	165.6	-	194.4	μA	-
SID.DC.cc_shvt.7	Idac_3a	5V アダプタイズメント, 3A でのソース電流	303.6	-	356.4	μA	-
SID.DC.cc_shvt.8	R _D	UFP (アップストリームポート) として機能する場合のプルダウン終端抵抗	4.59	-	5.61	kΩ	-
SID.DC.cc_shvt.9	Rd_db	UFP として機能する場合のデッド バッテリー付きプルダウン終端抵抗	4.08	-	6.12	kΩ	-
SID.DC.cc_shvt.10	zOPEN	無効時のグラウンドへの CC インピーダンス	108	-		kΩ	-
SID.DC.cc_shvt.11	DFP_default_0p2	DFP 側の CC 電圧 - 標準 USB	0.15	-	0.25	V	-
SID.DC.cc_shvt.12	DFP_1.5A_0p4	DFP 側の CC 電圧 - 1.5A	0.35	-	0.45	V	-
SID.DC.cc_shvt.13	DFP_3A_0p8	DFP 側の CC 電圧 - 3A	0.75	-	0.85	V	-
SID.DC.cc_shvt.14	DFP_3A_2p6	DFP 側の CC 電圧 - 3A	2.45	-	2.75	V	-
SID.DC.cc_shvt.15	UFP_default_0p66	UFP 側の CC 電圧 - 標準 USB	0.61	-	0.7	V	-
SID.DC.cc_shvt.16	UFP_1.5A_1p23	UFP 側の CC 電圧 - 1.5A	1.16	-	1.31	V	-
SID.DC.cc_shvt.17	Vattach_ds	ディープスリープのアタッチ閾値	0.3	-	0.6	%	-
SID.DC.cc_shvt.18	Rattach_ds	ディープスリープのプルアップ抵抗	10	-	50	kΩ	-
SID.DC.cc_shvt.30	FS_0p53	高速スワップ検出の電圧閾値	0.49	-	0.58	V	-

電氣的仕様

6.5.6 アナログ - デジタル変換器

Table 25 ADC の DC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.ADC.1	Resolution	ADC 分解能	-	8	-	ビット	-
SID.ADC.2	INL	積分非直線性	-1.5	-	1.5	LSB	-
SID.ADC.3	DNL	微分非直線性	-2.5	-	2.5	LSB	-
SID.ADC.4	Gain Error	利得誤差	-1.5	-	1.5	LSB	-
SID.ADC.5	VREF_ADC1	ADC のリファレンス電圧	V_{DDmin}	-	V_{DDmax}	V	V_{DD} から生成されたリファレンス電圧
SID.ADC.6	VREF_ADC2	ADC のリファレンス電圧	1.96	2.0	2.04	V	ディープスリープリファレンスから生成されたリファレンス電圧

6.5.7 充電器検出

Table 26 充電器検出の DC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
DC.CHGDET.1	VDAT_REF	充電器検出モードでのデータ検出電圧	250	-	400	mV	-
DC.CHGDET.2	VDM_SRC	充電器検出モードでの Dn 電圧ソース	500	-	700	mV	-
DC.CHGDET.3	VDP_SRC	充電器検出モードでの Dp 電圧ソース	500	-	700	mV	-
DC.CHGDET.4	IDM_SINK	充電器検出モードでの Dn シンク電流	25	-	175	μ A	-
DC.CHGDET.5	IDP_SINK	充電器検出モードでの Dp シンク電流	25	-	175	μ A	-
DC.CHGDET.6	IDP_SRC	データコンタクト検出の電流ソース	7	-	13	μ A	-
DC.CHGDET.32	RDM_UP	Dp/Dn プルアップ抵抗	0.9	-	1.575	k Ω	-
DC.CHGDET.31	RDM_DWN	Dp/Dn プルダウン抵抗	14.25	-	24.8	k Ω	-
DC.CHGDET.29	RDAT_LKG	Dp/Dn 上のデータラインのリーク電流	300	-	500	k Ω	-
DC.CHGDET.34	VSETH	論理閾値	1.26	-	1.54	V	-
DC.pmg1s1.dpdm.14	RDCP_DAT	DP と DN 間の専用充電ポート抵抗	-	-	40	Ω	-

6.5.8 V_{SYS} スイッチ

Table 27 V_{SYS} スイッチの仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.DC.VDDDSW.1	Res_sw	電源入力から出力電源 V_{DD} までの抵抗	-	-	1.5	Ω	V_{DD} で 5mA ~ 10mA の負荷電流で測定

電氣的仕様

6.5.9 CSA

Table 28 CSA の DC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
DC.csa_scp.42	SCP_6A	短絡電流検出 @ 6A	-	±10	-	%	-
DC.csa_scp.43	SCP_10A	短絡電流検出 @10A	-	±10	-	%	-
OP.csa_scp.11	Rsense	外付け検出抵抗	-	5	-	mΩ	1% 精度
DC.csa_scp.44	locp_1A	Rsense = 5mΩ, 1A での OCP トリップ閾値	-	130 ±20%	-	%	コントラクト値の 130% に設定された 1A PD コントラクト OCP, またはユーザーがプログラム可能
	locp_1A	Rsense = 10mΩ, 1A での OCP トリップ閾値	-	130 ±10%	-	%	コントラクト値の 130% に設定された 1A PD コントラクト OCP, またはユーザーがプログラム可能
DC.csa_scp.45	locp_5A	Rsense = 5/10mΩ, 2A, 3A, 4A, および 5A コントラクトでの OCP トリップ閾値	-	130 ±10%	-	%	コントラクト値の 130% に設定された 2A, 3A, 4A, 5A PD コントラクト OCP, またはユーザーがプログラム可能
DC.rcp_scp.7a	I_csainn_lk	RCP および CSA ブロックがオフの場合の CSP ピン入力リーク電流	-	-	10	μA	プロバイダ V _{BUS} = 5V
DC.rcp_scp.6a	I_csainp_lk	RCP および CSA ブロックがオフの場合の CSN ピン入力リーク電流	-	-	80	μA	プロバイダ V _{BUS} = 5V
DC.sys.1	I_CSP_RCP_ON_CSA_OFF	RCP ブロックがオン、SCP がオフの場合の CSP ピン電流	-	-	20	μA	プロバイダ V _{BUS} = 5V
DC.sys.2	I_CSN_RCP_ON_CSA_OFF	RCP ブロックがオン、SCP がオフの場合の CSN ピン電流	-	-	100	μA	プロバイダ V _{BUS} = 5V
DC.sys.3	I_CSP_CSA_ON	RCP ブロックがオフ、SCP がオンの場合の CSP ピン電流	-	-	30	μA	プロバイダ V _{BUS} = 5V
DC.sys.4	I_CSN_CSA_ON	RCP ブロックがオフ、SCP がオンの場合の CSN ピン電流	-	-	100	μA	プロバイダ V _{BUS} = 5V
DC.sys.5	I_CSP_RCP_ON_CSA_ON	RCP ブロックがオン、SCP がオンの場合の CSP ピン電流	-	-	50	μA	プロバイダ V _{BUS} = 5V。設計で保証
DC.sys.6	I_CSP_RCP_ON_CAS_ON	RCP ブロックがオン、SCP がオンの場合の CSN ピン電流	-	-	120	μA	プロバイダ V _{BUS} = 5V。設計で保証

電氣的仕様

6.5.10 V_{BUS} UV/OV

Table 29 V_{BUS} UV/OV 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.UVOV.1	$V_{THUVOV1}$	バンドギャップリファレンスを使用したアクティブモードでの電圧閾値精度	-	±3	-	%	-
SID.UVOV.2	$V_{THUVOV2}$	ディープスリープリファレンスを使用したディープスリープモードでの電圧閾値精度	-	±5	-	%	-
SID.COMP_ACC	COMP_ACC	4s でのコンパレータ入力オフセット	-15	-	15	mV	-

6.5.11 コンシューマ側 PFET ゲートドライバ

Table 30 コンシューマ側 PFET ゲートドライバの DC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.DC.PGDO.1	Rpd	「pull_dn」が有効な場合の抵抗	-	-	5	kΩ	-
DC.pgdo_pd_isnk.12	iout_0	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 1$ で $iref_out$ を通過するシンク電流	-	2	-	μA	-
DC.pgdo_pd_isnk.13	iout_1	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 2$ で $iref_out$ を通過するシンク電流	-	4	-	μA	-
DC.pgdo_pd_isnk.14	iout_2	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 4$ で $iref_out$ を通過するシンク電流	-	8	-	μA	-
DC.pgdo_pd_isnk.15	iout_3	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 8$ で $iref_out$ を通過するシンク電流	-	16	-	μA	-
DC.pgdo_pd_isnk.16	iout_4	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 16$ で $iref_out$ を通過するシンク電流	-	32	-	μA	-
DC.pgdo_pd_isnk.17	iout_5	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 32$ で $iref_out$ を通過するシンク電流	-	63	-	μA	-
DC.pgdo_pd_isnk.18	iout_6	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 64$ で $iref_out$ を通過するシンク電流	-	126	-	μA	-
DC.pgdo_pd_isnk.19	iout_7	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 128$ で $iref_out$ を通過するシンク電流	-	252	-	μA	-
DC.pgdo_pd_isnk.20	iout_8	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 256$ で $iref_out$ を通過するシンク電流	-	504	-	μA	-
DC.pgdo_pd_isnk.21	iout_9	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 512$ で $iref_out$ を通過するシンク電流	-	1008	-	μA	-
DC.pgdo_pd_isnk.22	iout_10	$iref_ctrl_lv < 11 \geq LOW$ および $iref_ctrl_lv < 10:0 \geq 1024$ で $iref_out$ を通過するシンク電流	-	2016	-	μA	-

電氣的仕様

Table 31 コンシューマ側 PFET ゲート ドライバの AC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.ac.pgdo.2	Tr_discharge	出力ノードの放電速度	-	-	5	V/μs	設計で保証
SID.ac.pgdo.sys_1	Tsoft_on	ソフトスタートのコンシューマ FET ターンオン遅延	-	5	-	ms	-

6.5.12 プロバイダ側 PFET ゲート ドライバ

Table 32 プロバイダ側 PFET ゲート ドライバの DC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
DC.pgdo_pu_1	Rpd	USBPD_PGDO_PD_ISNK_CFG レジスタの「STRONG_EN=1」フィールドで、最強のプルダウン強度を使用して有効にした場合のプルダウン抵抗	-	-	2	kΩ	-
DC.pgdo_pu.2	Rpu	プルアップ抵抗	-	1	2	kΩ	-
DC.pgdo_pd_isnk.1	Rpd_0	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 1	-	6830	-	Ω	-
DC.pgdo_pd_isnk.2	Rpd_1	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 2	-	3760	-	Ω	-
DC.pgdo_pd_isnk.3	Rpd_2	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 4	-	1900	-	Ω	-
DC.pgdo_pd_isnk.4	Rpd_3	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 8	-	1000	-	Ω	-
DC.pgdo_pd_isnk.5	Rpd_4	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 16	-	660	-	Ω	-
DC.pgdo_pd_isnk.6	Rpd_5	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 32	-	1700	-	Ω	-
DC.pgdo_pd_isnk.7	Rpd_6	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 64	-	900	-	Ω	-
DC.pgdo_pd_isnk.8	Rpd_7	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 128	-	630	-	Ω	-

電氣的仕様

Table 32 プロバイダ側 PFET ゲート ドライバの DC 仕様 (continued)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
DC.pgdo_pd_isnk.9	Rpd_8	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 256	-	560	-	Ω	-
DC.pgdo_pd_isnk.10	Rpd_9	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 512	-	530	-	Ω	-
DC.pgdo_pd_isnk.11	Rpd_10	グラウンドに接続した iref_out の抵抗値, en_lv = HIGH, iref_ctrl_lv < 11 ≥ HIGH および iref_ctrl_lv < 10:0 ≥ 1024	-	520	-	Ω	-

Table 33 プロバイダ側 PFET ゲート ドライバの AC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
AC.pgdo_pu.1	Tpu	プルアップ遅延	-	10	35	μs	4nF コンデンサと 50kΩ 抵抗のプルアップ 負荷
AC.pgdo_pu.2	Tpd	プルダウン遅延	-	-	2	μs	-
AC.pgdo_pu.3	SRpu	出力立ち上り波形の 20% から 80% までで測定した出力 スルーレート	-	-	8	V/μs	Cload = 4nF, Vout = 0V ~ 24V, 50kΩ の外付け プルアップ抵抗
AC.pgdo_pu.4	SRpd	出力立ち下り波形の 80% から 20% までで測定した出力 スルーレート	-	-	8	V/μs	Cload = 4nF, Vout = 24V ~ 0V, 50kΩ の外付け プルアップ抵抗
AC.pgdo.sys_1	Tsoft_on	ソフト スタートのプロバイ ダ FET ターンオン遅延	-	5	-	ms	-

6.5.13 プロバイダ側 PFET RCP

Table 34 プロバイダ側 PFET RCP の DC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
DC.RCP.44	Vcsa_rcp	RCP 状態が検出された CSP と CSN 間の外付け Rsense の両端の電圧 (CSN は Vcsa_rcp の分 CSP より高い)	-	2	6	mV	-
DC.RCP.45	Vcomp_rcp	RCP 状態が検出された V _{BUS} ピンと CSN ピン間 の電圧	20	-	130	mV	-
DC.RCP.46	Vbus_max_det	RCP 状態が検出された、 プロバイダ FET がオン (ソース) 中の CSN ピン の電圧 (この閾値はユー ザーがプログラム可能)	5.55	5.75	5.95	V	この仕様は、5V プロバイダ の V _{BUS} 電圧用。より高い電 圧の場合、ファームウェア は V _{BUS} コントラクト電圧に 基づいてこの閾値を変更

電氣的仕様

Table 35 プロバイダ側 PFET RCP, SCP の AC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
AC.RCP_SYS.1	Toff_scp	プロバイダ PFET を通過する短絡電流検出後のプロバイダ PFET スイッチング オフ時間	-	10	-	μs	プロバイダ FET は、50kΩ のゲート プルアップ抵抗と合計 4nF のゲート コンデンサでオフになる。
AC.RCP_SYS.1	Toff_rcp	プロバイダ PFET を通過する逆電流検出後のプロバイダ PFET スイッチング オフ時間	-	10	-	μs	プロバイダ FET は、50kΩ のゲート プルアップ抵抗と合計 4nF のゲート コンデンサでオフになる。
AC.RCP_SYS.2	Ton	ターンオン PFET RCP 状態が除去されるまでの回復時間	-	55	80	μs	-

Table 36 V_{BUS} プロバイダの遷移仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
AC.tr.1	Ton	プロバイダ FET の V _{BUS} LOW から HIGH まで (10% から 90%) の時間	-	5	-	ms	0 から 5V までの遷移、システムレベル、50kΩ のゲート プルアップ抵抗と合計 4nF のゲート コンデンサの外部 PFET
AC.tr.2	FR_Ton	FR スワップ中の V _{BUS} LOW から HIGH まで (10% から 90%) の時間	-	50	150	μs	0 から 5V までの遷移、システムレベル、50kΩ のゲート プルアップ抵抗と合計 4nF のゲート コンデンサの外部 PFET
AC.tr.3	Toff	内蔵アクティブ プルアップ抵抗を使用した場合の V _{BUS} _P_CTRL HIGH から LOW まで (90% から 10%) の時間	-	11	-	μs	5 から 0V までの遷移、システムレベル、50kΩ のゲート プルアップ抵抗と合計 4nF のゲート コンデンサの外部 PFET

6.5.14 DP/DM スイッチ

Table 37 DP/DM スイッチの DC 仕様

(充電器検出ブロックは、スイッチを介して USB_{DP}_TOP, USB_{DM}_TOP, USB_{DP}_BOT, および USB_{DM}_BOT から切断されます)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
DC.pmg1s1.dpdm.1	RON_HS	DP/DM オン抵抗 (0 ~ 0.5V) - HS モード	-	-	8	Ω	-
DC.pmg1s1.dpdm.2	RON_FS	DP/DM オン抵抗 (0 ~ 3.3V) - FS モード	-	-	12	Ω	-
DC.pmg1s1.dpdm.5	Con_FS	6MHz でのオン容量 - FS モード	-	-	50	pF	設計で保証
DC.pmg1s1.dpdm.6	Con_HS	240MHz でのオン容量 - HS モード	-	-	10	pF	-
DC.pmg1s1.dpdm.9	ileak_pin	DP/DM コネクタ側とホスト側のピンリーク電流	-	-	1	μA	-
DC.pmg1s1.dpdm.11	RON_FLAT_HS	HS モードでの DP/DM オンフラット抵抗 (0 ~ 0.4V)	-	-	0.5	Ω	設計で保証
DC.pmg1s1.dpdm.12	RON_FLAT_FS	FS モードでの DP/DM オンフラット抵抗 (0 ~ 3.3V)	-	-	4	Ω	設計で保証

電氣的仕様

Table 38 DP/DM スイッチの AC 仕様

(充電器検出ブロックは、スイッチを介して USBDP_TOP, USBDM_TOP, USBDP_BOT, および USBDM_BOT から切断されます)

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
AC.pmg1s1.dpdm.1	BW_3dB_HS	3db 帯域幅	700	-	-	MHz	設計で保証
AC.pmg1s1.dpdm.2	BW_3dB_FS	3db 帯域幅	100	-	-	MHz	設計で保証
AC.pmg1s1.dpdm.5	T _{ON}	DP/DM スイッチ ターンオン時間	-	-	200	μs	-
AC.pmg1s1.dpdm.6	T _{OFF}	DP/DM スイッチ ターンオフ時間	-	-	0.4	μs	設計で保証
AC.pmg1s1.dpdm.7	T _{ON_VPUMP}	DP/DM チャージポンプ起動時間	-	-	200	μs	特性評価で保証
AC.pmg1s1.dpdm.8	Off_isolation_HS	HS でのオフアイソレーション	-20	-	-	dB	設計で保証
AC.pmg1s1.dpdm.9	Off_isolation_FS	FS でのオフアイソレーション	-50	-	-	dB	設計で保証
AC.pmg1s1.dpdm.10	X_talk	F=12MHz での FS から HS への切り替えのクロストーク	-50	-	-	dB	設計で保証

6.5.15 VCONN スイッチ**Table 39 VCONN スイッチの DC 仕様**

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
DC.pmg1s1.20VCONN.1	R _{on}	VCONN_Source = 5V, 負荷電流 215mA でのオン抵抗	-	0.7	1.3	Ω	-
DC.pmg1s1.20VCONN.9	I _{ocp}	CC1/CC2 の過電流検出範囲	550	-	-	mA	-
DC.pmg1s1.20VCONN.10	OVP_threshold	V _{DD} または VCONN_Source のいずれか高い方を超える, CC1, CC2 過電圧保護検出閾値	200	-	1200	mV	-
DC.pmg1s1.20VCONN.11	OVP_hysteresis	過電圧検出ヒステリシス	50	-	200	mV	設計で保証
DC.pmg1s1.20VCONN.12	OCP_hysteresis	過電流検出ヒステリシス	20	-	60	mA	-
DC.pmg1s1.20VCONN.14	OVP_threshold_on	CC1 または CC2 スイッチが有効である場合の CC1/2 の VCONN_Source を超える過電圧検出閾値。同じ閾値が逆電流保護回路をトリガ	200	-	700	mV	-

Table 40 VCONN スイッチの AC 仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
AC.pmg1s1.20VCONN.1	T _{ON}	VCONN スイッチ ターンオン時間	-	-	200	μs	-
AC.pmg1s1.20VCONN.2	T _{OFF}	VCONN スイッチ ターンオフ時間	-	-	3	μs	設計で保証

電氣的仕様

6.5.16 V_{BUS}

Table 41 V_{BUS} 放電仕様

仕様 ID	パラメーター	説明	Min	Typ	Max	単位	詳細 / 条件
SID.VBUS.DISC.1	Ron1	20V NMOS オン抵抗	1500	-	3000	Ω	-
SID.VBUS.DISC.2	Ron2	20V NMOS オン抵抗	750	-	1500	Ω	-
SID.VBUS.DISC.3	Ron3	20V NMOS オン抵抗	500	-	1000	Ω	-
SID.VBUS.DISC.4	Ron4	20V NMOS オン抵抗	375	-	750	Ω	-
SID.VBUS.DISC.5	Ron5	20V NMOS オン抵抗	300	-	600	Ω	-

注文情報

7 注文情報

Table 42 に、EZ-PD™ PMG1-S1 の製品番号と機能を一覧表示します。

Table 42 EZ-PD™ PMG1-S1 注文情報

製品番号	アプリケーション	Type-C ポート	終端抵抗 : R_{D-DB}	ロール	パッケージ	Si ID
CYPM1111-40LQXI CYPM1111-40LQXIT	DRP アプリケーション	1	$R_p^{[7]}$, $R_D^{[8]}$, $R_{D-DB}^{[9]}$	DRP	40 ピン QFN	0x2A20

7.1 注文コードの定義

製品番号は CYPM1ABC-DEFGHIJ の形式であり、フィールドは以下のように定義されています。

Table 43 注文コードの定義

フィールド	説明	値	意味
CY	サイプレスの接頭辞	CY	会社 ID
PM	マーケティングコード	PM	PM = パワーデリバリー MCU ファミリ
1	MCU ファミリ世代	1	製品ファミリ世代
A	ファミリ	0	S0
		1	S1
		2	S2
		3	S3
B	PD ポート	1	1-PD ポート
		2	2-PD ポート
C	アプリケーション特有	X	アプリケーション特有
DE	ピン	XX	パッケージのピン数
FG	パッケージコード	LQ	QFN
		BZ	BGA
		FN	CSP
H	鉛フリー	X	鉛 : X = 鉛フリー
I	温度範囲	I	産業用
J	T&R のみ	T	テープ & リール

注:

7. 終端抵抗はソースを意味します。
8. 終端抵抗はアクセサリまたはシンクを意味します。
9. 終端抵抗はデッド バッテリ終端を意味します。

パッケージ

8 パッケージ

Table 44 パッケージ特性

パラメーター	説明	条件	Min	Typ	Max	単位
T _A	動作周囲温度	産業用	-40	25	85	°C
T _J	動作接合部温度	産業用	-40	25	100	°C
T _{JA}	パッケージ θ _{JA} (40 ピン QFN)	-	-	-	19.3	°C/W
T _{JC}	パッケージ θ _{JC} (40 ピン QFN)	-	-	-	13.6	°C/W

Table 45 はんだリフロー ピーク温度

パッケージ	最高ピーク温度	ピーク温度の 5°C 以内での最長時間
40 ピン QFN	260°C	30 秒

Table 46 パッケージの湿度感度レベル (MSL), IPC/JEDEC J-STD-2

パッケージ	MSL
40 ピン QFN	MSL 3

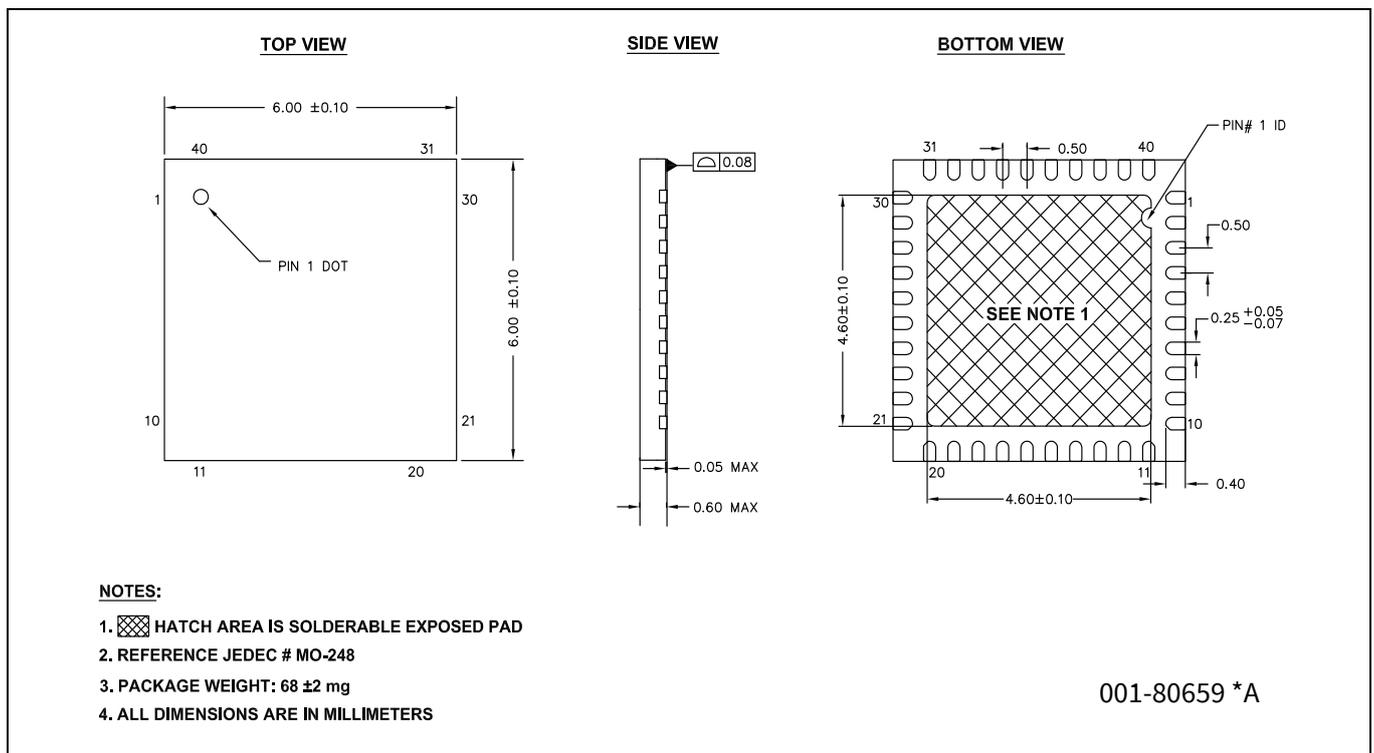


Figure 10 40 ピン QFN (6×6×0.5mm), LR40A/LQ40A 4.6×4.6 E-PAD (Sawn) パッケージ外形図, 001-80659

略語

9 略語

Table 47 本書で使用される略語

略語	説明
ADC	analog-to-digital converter (アナログ - デジタル変換器)
AES	advanced encryption standard (高度暗号化標準)
API	application programming interface (アプリケーションプログラミングインターフェース)
Arm®	advanced RISC machine (高度な RISC マシン): CPU アーキテクチャの一種
CC	configuration channel (コンフィギュレーションチャネル)
BOD	Brown out Detect (電圧低下検出)
CPU	central processing unit (中央演算処理装置)
CRC	cyclic redundancy check (巡回冗長検査): エラーチェックプロトコルの一種
CS	current sense (電流検出)
CSA	current sense amplifier (電流検出アンプ)
DFP	downstream facing port (ダウンストリームポート)
DP	DisplayPort (ディスプレイポート): Video Electronics Standards Association によって策定されるデジタルディスプレイインターフェース規格
DIO	digital input/output (デジタル入出力): アナログなし、デジタル機能のみを持つ GPIO。GPIO を参照してください。
DMA	direct memory access (ダイレクトメモリアクセス)
DRP	dual role power (デュアルロールパワー)
EEPROM	electrically erasable programmable read-only memory (電氣的消去書き込み可能読み出し専用メモリ)
EMCA	electronically marked cable assembly (電子的マーク付きケーブルアセンブリ): 定格電流などのケーブル特性を Type-C ポートに報告する IC を内蔵した USB ケーブル
EMI	electromagnetic interference (電磁干渉)
ESD	electrostatic discharge (静電気放電)
FPB	flash patch and breakpoint (フラッシュパッチおよびブレークポイント)
FRS	fast role swap (高速ロールスワップ)
FS	full-speed (フルスピード)
GPIO	general-purpose input/output (汎用入出力)
IC	integrated circuit (集積回路)
IDE	integrated development environment (統合開発環境)
I ² C (別名: IIC)	Inter-Integrated Circuit (インターインテグレートドサーキット): 通信プロトコルの一種
ILO	internal low-speed oscillator (内部低速発振器)。IMO を参照してください。
IMO	internal main oscillator (内部主発振器)。ILO を参照してください。
I/O	input/output (入出力)。GPIO を参照してください。
LVD	low-voltage detect (低電圧検出)
LVTTL	low-voltage transistor-transistor logic (低電圧トランジスタ - トランジスタロジック)
MCU	microcontroller unit (マイクロコントローラユニット)

略語

Table 47 本書で使用される略語 (continued)

略語	説明
NC	no connect (未接続)
NMI	nonmaskable interrupt (マスク不可割込み)
NVIC	nested vectored interrupt controller (ネスト型ベクタ割込みコントローラー)
OCP	overcurrent protection (過電流保護)
opamp	operational amplifier (オペアンプ, 演算増幅器)
OVP	overvoltage protection (過電圧保護)
OVT	overvoltage tolerant (過電圧許容)
PCB	printed circuit board (プリント回路基板)
PD	power delivery (パワーデリバリー)
PGA	programmable gain amplifier (プログラマブルゲインアンプ)
PHY	physical layer (物理層)
POR	power-on reset (パワーオンリセット)
PRES	precise power-on reset (高精度パワーオンリセット)
PRNG	pseudo random number generation (疑似乱数生成期)
PWM	pulse-width modulator (パルス幅変調器)
RAM	random-access memory (ランダムアクセスメモリ)
RCP	reverse current protection (逆電流保護): ソースコンフィギュレーションでのみサポート
RISC	reduced-instruction-set computing (縮小命令セットコンピューティング)
RMS	root-mean-square (二乗平均平方根)
RTC	real-time clock (リアルタイムクロック)
RX	receive (受信)
SAR	successive approximation register (逐次比較レジスタ)
SCB	serial communication block (シリアル通信ブロック)
SCL	I ² C serial clock (I ² C シリアルクロック)
SCP	short circuit protection (短絡保護): ソースコンフィギュレーションでのみサポート
SDA	I ² C serial data (I ² C シリアルデータ)
S/H	sample and hold (サンプル/ホールド)
SHA	secure hash algorithm (セキュアハッシュアルゴリズム)
SPI	Serial Peripheral Interface (シリアルペリフェラルインターフェース): 通信プロトコルの一種
SRAM	static random access memory (スタティックランダムアクセスメモリ)
SWD	serial wire debug (シリアルワイヤデバッグ): テストプロトコルの一種
TCPWM	timer counter pulse-width modulator (タイマー/カウンター/パルス幅変調器)
TRNG	true random number generator (真性乱数発生器)
TX	transmit (送信)
Type-C	薄型 USB コネクタとリバーシブルなケーブルの新規格。最大 100W までの電力を提供することが可能

略語

Table 47 本書で使用される略語 (continued)

略語	説明
UART	Universal Asynchronous Transmitter Receiver (汎用非同期トランスミッタ レシーバ): 通信プロトコルの一種
UFP	upstream facing port (アップストリームポート)
USB	Universal Serial Bus (ユニバーサルシリアルバス)
USBIO	USB input/output (USB 入出力): USB ポートへの接続に使用される EZ-PD™ PMG1-S1 ピン
UVP	undervoltage protection (低電圧保護)
XRES	external reset I/O pin (外部リセット I/O ピン)

本書の表記法

10 本書の表記法

10.1 測定単位

Table 48 測定単位

記号	測定単位
°C	摂氏温度
Hz	ヘルツ
KB	1024 バイト
kHz	キロヘルツ
kΩ	キロオーム
Mbps	メガビット毎秒
MHz	メガヘルツ
MΩ	メガオーム
Msps	メガサンプル毎秒
μA	マイクロアンペア
μF	マイクロファラド
μs	マイクロ秒
μV	マイクロボルト
μW	マイクロワット
mA	ミリアンペア
mΩ	ミリオーム
ms	ミリ秒
mV	ミリボルト
nA	ナノアンペア
ns	ナノ秒
Ω	オーム
pF	ピコファラド
ppm	100 万分の 1
ps	ピコ秒
s	秒
sps	サンプル毎秒
V	ボルト

改訂履歴

改訂履歴

Document version	Date of release	Description of change
**	2021-12-09	これは英語版 002-31597 Rev. *B を翻訳した日本語版 002-34373 Rev. ** です。
*A	2022-09-29	これは英語版 002-31597 Rev. *C を翻訳した日本語版 002-34373 Rev. *A です。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2022-09-29

Published by

Infineon Technologies AG

81726 Munich, Germany

© 2022 Infineon Technologies AG.

All Rights Reserved.

Do you have a question about this document?

Go to www.infineon.com/support

Document reference

002-34373 Rev. *A

重要事項

本文書に記載された情報は、いかなる場合も、条件または特性の保証とみなされるものではありません（「品質の保証」）。

本文に記載された一切の事例、手引き、もしくは一般的な価値、および/または本製品の用途に関する一切の情報に関し、インフィニオンテクノロジーズ（以下、「インフィニオン」）はここに、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

さらに、本文書に記載された一切の情報は、お客様の用途におけるお客様の製品およびインフィニオン製品の一切の使用に関し、本文書に記載された義務ならびに一切の関連する法的要件、規範、および基準をお客様が遵守することを条件としています。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。

X-ON Electronics

Largest Supplier of Electrical and Electronic Components

Click to view similar products for [USB Interface IC](#) category:

Click to view products by [Infineon](#) manufacturer:

Other Similar products are found below :

[CY7C69356-48LTXC](#) [CYUSB2304-68LTXI](#) [USB2227-NU-11](#) [USB2251-NU-06](#) [CG7648AM](#) [CYPD2120-24LQXI](#) [CYUSB3014-BZXCT](#)
[CYWB0164BB-BZXI](#) [CYWB0224ABS-BZXI](#) [USB3321C-GL-TR](#) [USB1T1103MHX](#) [LIF-UC120-SWG36ITR50](#) [CP2102NP1174GM](#)
[CG8454AM](#) [DPO2039DABQ-13](#) [UPD720115K8-611-BAK-A](#) [USB7216C-I/KDX](#) [UPD720115K8-711-BAK-A](#) [UPD720211K8-711-BAL-A](#)
[CYPD6127-48LQXIT](#) [CY7C68034-56LTXC](#) [TUSB213IRGYT](#) [TUSB213RGYT](#) [TUSB214RWBT](#) [TUSB215RGYT](#) [USB2517I-JZX-TR](#)
[USB3318-CP](#) [USB3343-CP](#) [USB3503T-I/ML](#) [USB4624I-1080HN](#) [CHY100D-TL](#) [STUSB1602AQTR](#) [TUSB214IRWBT](#) [TUSB8043RGCT](#)
[USB3319C-CP-TR](#) [USB3310C-CP-TR](#) [USB3310C-CP](#) [USB2532I-1080AEN](#) [CY7C63310-SXC](#) [CY7C65213-32LTXIT](#) [CY7C68013A-](#)
[56LTXIT](#) [CYUSB2024-BZXI](#) [CYUSB3025-BZXI](#) [UTC2000-E/MG](#) [USB3340-EZK](#) [USB3317-GJ-TR](#) [USB3311-GJ-TR](#) [USB3250-ABZJ](#)
[USB2422T/MJ](#) [MAX3107ETG+](#)