

## 1、概述

SN74HC08DR-JSM是高速 CMOS 电路,管脚兼容低功耗肖特基 TTL(LSTTL)系列。

SN74HC08DR-JSM遵循 JEDEC标准no.7A。SN74HC08DR-JSM

实现了2输入与门功能。其主要特点如下:

- 兼容JEDEC标准no.8-1A
- ESD保护  
HBM EIA/JESD22-A114-A exceeds 2000V  
MM EIA/JESD22-A115-A exceeds 200V
- 温度范围:  $-40^{\circ}\text{C}\sim+85^{\circ}\text{C}$
- 封装形式: DIP-14/SOP-14

## 2、功能框图及引脚说明

### 2.1、功能框图

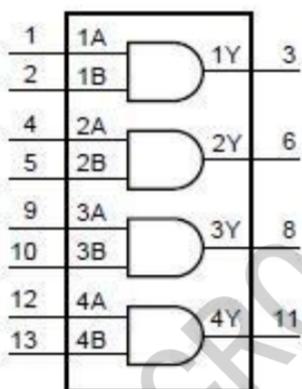


图 1、功能框图

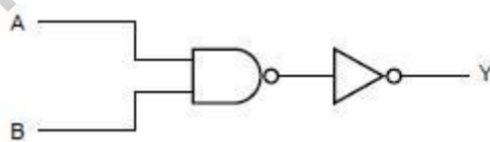


图 2、单个逻辑门框图

## 2.2、引脚排列图

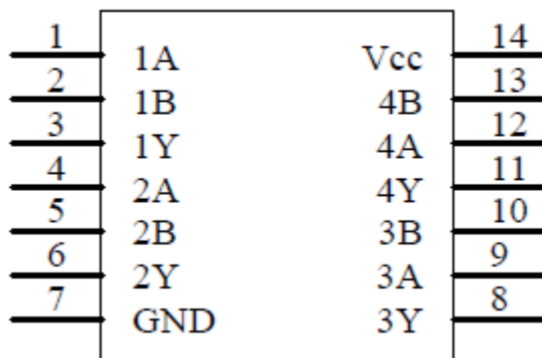


图 3、引脚排列图

## 2.3、引脚说明

引脚	符号	功能	引脚	符号	功能
1	1A	数据输入	8	3Y	数据输出
2	1B	数据输入	9	3A	数据输入
3	1Y	数据输出	10	3B	数据输入
4	2A	数据输入	11	4Y	数据输出
5	2B	数据输入	12	4A	数据输入
6	2Y	输入输出	13	4B	数据输入
7	GND	地 (0V)	14	Vcc	电源电压

## 2.4、真值表

输入		输出
nA	nB	nY
L	L	L
L	H	L
H	L	L
H	H	H

## 3、电特性

### 3.1、极限参数 (除非另有规定, Tamb=25°C, GND=0V)

参数名称	符号	条件	最小	典型	最大	单位	
电源电压	V <sub>CC</sub>	—	-0.5	—	+7	V	
输入钳位电流	I <sub>IK</sub>	V <sub>O</sub> < -0.5V 或 V <sub>O</sub> > V <sub>CC</sub> +0.5V	—	—	±20	mA	
输出钳位电流	I <sub>OK</sub>	V <sub>O</sub> = -0.5V ~ V <sub>CC</sub> +0.5V	—	—	±20	mA	
输出电流	I <sub>O</sub>	—	—	—	±25	mA	
V <sub>CC</sub> 或 GND 电流	I <sub>CC</sub> , I <sub>GND</sub>	—	—	—	±50	mA	
贮存温度	T <sub>STG</sub>	—	-65	—	+150	°C	
焊接温度	T <sub>L</sub>	10 秒	DIP	—	245	—	°C
			SOP	—	250	—	

### 3.2、推荐使用条件

参数名称	符号	条件	最小	典型	最大	单位
电源电压	$V_{CC}$		2.0	5.0	6.0	V
输入电压	$V_I$		0	-	$V_{CC}$	V
输出电压	$V_O$		0	-	$V_{CC}$	V
输入上升、下降时间	tr,tf	$V_{CC}=2.0V$	-	-	1000	ns
		$V_{CC}=4.5V$	-	6.0	500	ns
		$V_{CC}=6.0V$	-	-	400	ns
工作温度	$T_{amb}$		-40	+25	+85	°C

### 3.3、电气特性

#### 3.3.1 直流参数 1 (除非另有规定, $T_{amb} = 25^{\circ}C, GND = 0V$ )

参数名称	符号	测试条件	最小	典型	最大	单位	
输入高电平电压	$V_{IH}$	$V_{CC}=2.0V$	1.5	1.2	-	V	
		$V_{CC}=4.5V$	3.15	2.4	-	V	
		$V_{CC}=6.0V$	4.2	3.2	-	V	
输入低电平电压	$V_{IL}$	$V_{CC}=2.0V$	-	0.8	0.5	V	
		$V_{CC}=4.5V$	-	2.1	1.35	V	
		$V_{CC}=6.0V$	-	2.8	1.8	V	
输出高电平电压	$V_{OH}$	$V_i = V_{IH}$ 或 $V_{IL}$	$V_{CC}=2.0V, I_o = -20\mu A$	1.9	2.0	-	V
			$V_{CC}=4.5V, I_o = -20\mu A$	4.4	4.5	-	V
			$V_{CC}=6.0V, I_o = -20\mu A$	5.9	6.0	-	V
			$V_{CC}=4.5V, I_o = -4.0mA$	3.98	4.32	-	V
			$V_{CC}=6.0V, I_o = -5.2mA$	5.48	5.81	-	V
输出低电平电压	$V_{OL}$	$V_i = V_{IH}$ 或 $V_{IL}$	$V_{CC}=2.0V, I_o = 20\mu A$	-	0	0.1	V
			$V_{CC}=4.5V, I_o = 20\mu A$	-	0	0.1	V
			$V_{CC}=6.0V, I_o = 20\mu A$	-	0	0.1	V
			$V_{CC}=4.5V, I_o = 4.0mA$	-	0.15	0.26	V
			$V_{CC}=6.0V, I_o = 5.2mA$	-	0.16	0.26	V
输入漏电流	$I_{L1}$	$V_i = V_{CC}$ 或 $GND, V_{CC}=6.0V$	-	-	$\pm 0.1$	$\mu A$	
静态电流	$I_{CC}$	$V_i = V_{CC}$ 或 $GND, V_{CC}=6.0V, I_o = 0 \mu A$	-	-	2.0	$\mu A$	

**3.3.2、直流参数 2** (除非另有规定,  $T_{amb} = -40 \sim +85^{\circ}C$ ,  $GND=0$ )

参数名称	符号	测试条件	最小	典型	最大	单位	
输入高电平电压	$V_{IH}$	$V_{CC}=2.0V$	1.5	—	—	V	
		$V_{CC}=4.5V$	3.15	—	—	V	
		$V_{CC}=6.0V$	4.2	—	—	V	
输入低电平电压	$V_{IL}$	$V_{CC}=2.0V$	—	—	0.5	V	
		$V_{CC}=4.5V$	—	—	1.35	V	
		$V_{CC}=6.0V$	—	—	1.8	V	
输出高电平电压	$V_{OH}$	$V_i=V_{IH}$ 或 $V_{IL}$	$V_{CC}=2.0V, I_o=-20\mu A$	1.9	—	—	V
			$V_{CC}=4.5V, I_o=-20\mu A$	4.4	—	—	V
			$V_{CC}=6.0V, I_o=-20\mu A$	5.9	—	—	V
			$V_{CC}=4.5V, I_o=-4.0mA$	3.84	—	—	V
			$V_{CC}=6.0V, I_o=-5.2mA$	5.34	—	—	V
输出低电平电压	$V_{OL}$	$V_i=V_{IH}$ 或 $V_{IL}$	$V_{CC}=2.0V, I_o=20\mu A$	—	—	0.1	V
			$V_{CC}=4.5V, I_o=20\mu A$	—	—	0.1	V
			$V_{CC}=6.0V, I_o=20\mu A$	—	—	0.1	V
			$V_{CC}=4.5V, I_o=4.0mA$	—	—	0.33	V
			$V_{CC}=6.0V, I_o=5.2mA$	—	—	0.33	V
输入漏电流	$I_{LI}$	$V_i=V_{CC}$ 或 $GND, V_{CC}=6.0V$	—	—	$\pm 1.0$	$\mu A$	
静态电流	$I_{CC}$	$V_i=V_{CC}$ 或 $GND, V_{CC}=6.0V, I_o=0 \mu A$	—	—	20	$\mu A$	

**3.3.3 交流参数 1** (除非另有规定,  $T_{amb}=25^{\circ}C, GND=0, t_r = t_f = 6.0ns, C_L=50pF$ ; 见图4, 图5)

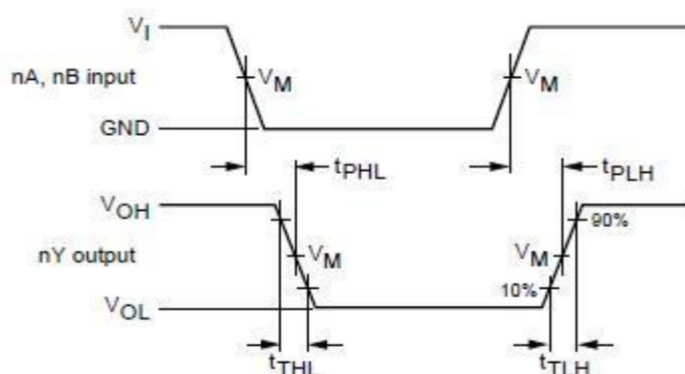
参数名称	符号	测试条件	最小	典型	最大	单位
nA, nB 到 nY 的传输延时	$t_{PHL}/t_{PLH}$	$V_{CC}=2.0V$	—	25	90	ns
		$V_{CC}=4.5V$	—	9	18	ns
		$V_{CC}=6.0V$	—	7	15	ns
输出转换时间	$t_{THL}/t_{TLH}$	$V_{CC}=2.0V$	—	19	75	ns
		$V_{CC}=4.5V$	—	7	15	ns
		$V_{CC}=6.0V$	—	6	13	ns

**3.3.4 交流参数 2** (除非另有规定,  $T_{amb} = -40 \sim +85^{\circ}C, GND=0, t_r = t_f = 6.0ns, C_L=50pF$ ; 见图4, 图5)

参数名称	符号	测试条件	最小	典型	最大	单位
nA, nB 到 nY 的传输延时	$t_{PHL}/t_{PLH}$	$V_{CC}=2.0V$	—	—	115	ns
		$V_{CC}=4.5V$	—	—	23	ns
		$V_{CC}=6.0V$	—	—	20	ns
输出转换时间	$t_{THL}/t_{TLH}$	$V_{CC}=2.0V$	—	—	95	ns
		$V_{CC}=4.5V$	—	—	19	ns
		$V_{CC}=6.0V$	—	—	16	ns

#### 4、测试线路

##### 4.1、交流波形图



AiP SN74HC08DR-JSM:  $V_M = 50\%$ ;  $V_I = \text{GND}$  到  $V_{CC}$

图4、输入 (nA, nB) 到输出 (nY)的延时波形图

##### 4.2、交流测试图

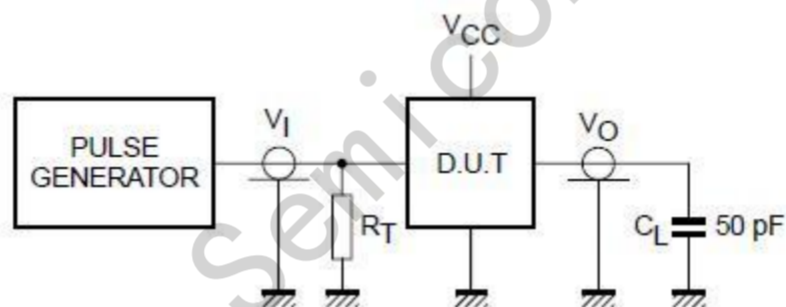


图5、交流测试图

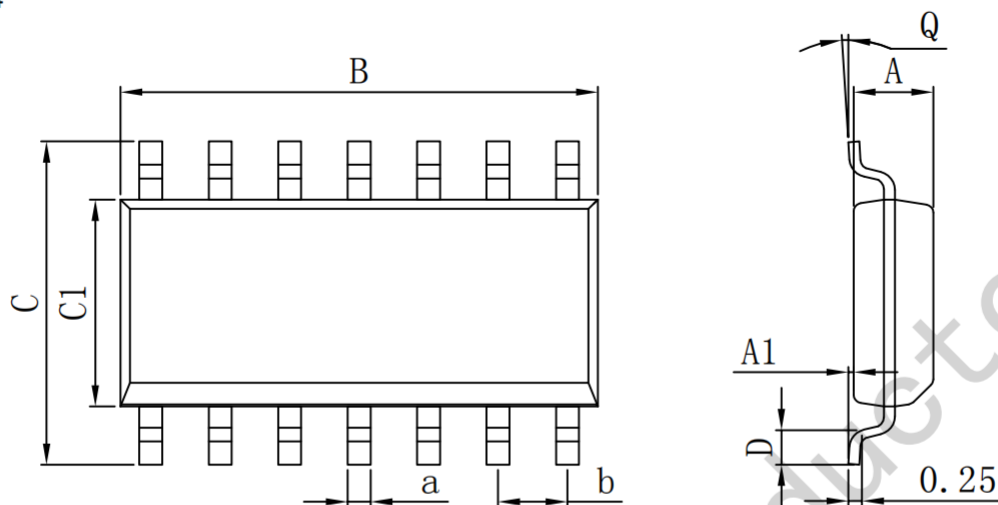
注:

$R_T$ : 终端电阻须与信号发生器的输出阻抗匹配

$C_L$ : 负载电容须包括夹具有探针电容

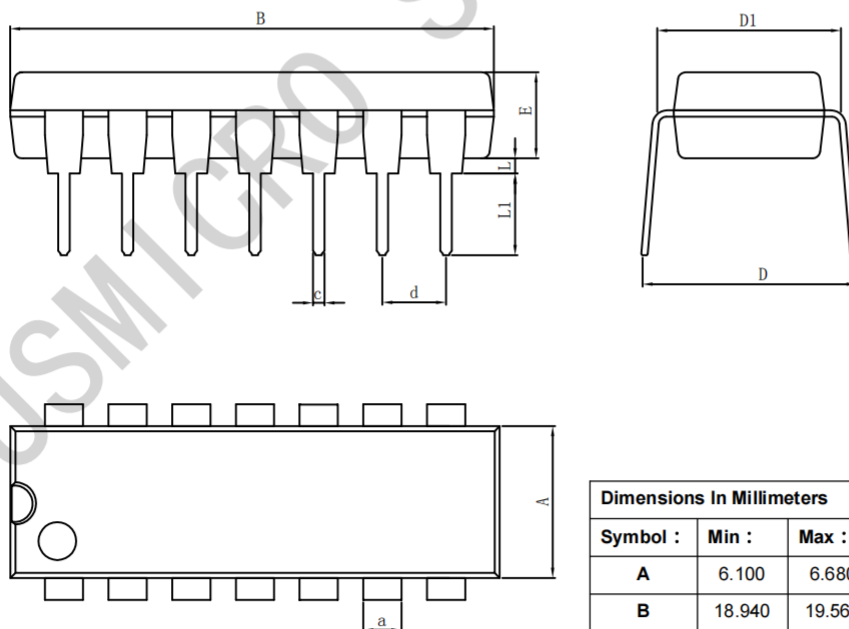
## ■ 封装信息

SOP14



Dimensions In Millimeters					
Symbol :	Min :	Max :	Symbol :	Min :	Max :
A	1.225	1.570	D	0.400	0.950
A1	0.100	0.250	Q	0°	8°
B	8.500	9.000	a	0.420 TYP	
C	5.800	6.250	b	1.270 TYP	
C1	3.800	4.000			

DIP14



Dimensions In Millimeters					
Symbol :	Min :	Max :	Symbol :	Min :	Max :
A	6.100	6.680	L	0.500	0.800
B	18.940	19.560	L1	3.000	3.600
D	8.200	9.200	a	1.524 TYP	
D1	7.42	7.820	c	0.457 TYP	
E	3.100	3.550	d	2.540 TYP	

## X-ON Electronics

Largest Supplier of Electrical and Electronic Components

*Click to view similar products for [Logic Gates](#) category:*

*Click to view products by [JSMSEMI](#) manufacturer:*

Other Similar products are found below :

[NL17SG32DFT2G](#) [CD4068BE](#) [NL17SG86DFT2G](#) [NLX1G11AMUTCG](#) [NLX1G97MUTCG](#) [74LS38](#) [74LVC1G08Z-7](#) [CD4025BE](#)  
[NLV17SZ00DFT2G](#) [NLV17SZ126DFT2G](#) [NLV27WZ17DFT2G](#) [NLV74HC02ADR2G](#) [74HC32S14-13](#) [74LS133](#) [74LVC1G32Z-7](#)  
[74LVC1G86Z-7](#) [NLV74HC14ADR2G](#) [NLV74HC20ADR2G](#) [NLVVHC1G09DFT1G](#) [NLX2G86MUTCG](#) [74LVC2G32RA3-7](#)  
[74LVC2G00HD4-7](#) [NL17SG02P5T5G](#) [74LVC2G86HK3-7](#) [NLVVHC1G14DFT2G](#) [NLX1G99DMUTWG](#) [NLVVHC1G00DFT2G](#)  
[NLV7SZ57DFT2G](#) [NLV74VHC04DTR2G](#) [NLV27WZ00USG](#) [NLU1G86CMUTCG](#) [NLU1G08CMUTCG](#) [NL17SZ32P5T5G](#)  
[NL17SZ00P5T5G](#) [NL17SH02P5T5G](#) [74AUP2G00RA3-7](#) [NLVVHC1GT00DFT2G](#) [NLV74HC02ADTR2G](#) [NLX1G332CMUTCG](#)  
[NLVHCT132ADTR2G](#) [NL17SG86P5T5G](#) [NL17SZ05P5T5G](#) [NLV74VHC00DTR2G](#) [NLVVHC1G02DFT1G](#) [NLV74HC86ADR2G](#)  
[74LVC2G86RA3-7](#) [NL17SZ38DBVT1G](#) [NLV18SZ00DFT2G](#) [NLVVHC1G07DFT1G](#) [NLVVHC1G02DFT2G](#)