

10bit、35MSPS 模数转换器

产品简述

MS9280 是单芯片、单电源、10bit、35MSPS 模数转换器，内部集成采样保持放大器和电源基准源。MS9280 使用多级差分流水线架构，保证 35MSPS 数据转换速率下，全温度范围内无失码。

MS9280 的输入适合图像视频和通信系统应用。用户可以根据实际需要，选择单端输入或者差分输入，也可以选择输入范围和消除失调。

MS9280 内部集成的采样保持放大器，既适合复用系统，又适合开关全波电压范围的连续信道。采样单信道的输入频率可以超过奈奎斯特频率。借助内部的钳位电路，交流耦合输入可以移位到一定的固定电平，动态性能非常完好。

MS9280 内部集成可编程基准源。根据系统需要，可以选择外部高精度基准，以满足系统精度的要求。

单时钟输入控制内部的转换周期；数字输出二进制的数字信息。超出量化范围检测位信息表示输入信号超过了最小和最大量化范围的。

MS9280 可工作在 2.7V ~ 5.5V 单电源范围，适合高速、低功耗的应用范围。MS9280 适合工业温度范围，-40°C 到+125°C。



SSOP28

主要特点

- 10 bit、35 MSPS 流水线 ADC
- 低功耗：90mV（3V 电源下）
- 宽工作范围：2.7V ~ 5.5V
- 高线性度：DNL：0.2 LSB
- 低功耗控制模式
- 三态门输出
- 量化范围检测
- 内建钳位功能
- 高精度可编程基准电源
- 中频亚采样高达 135MHz

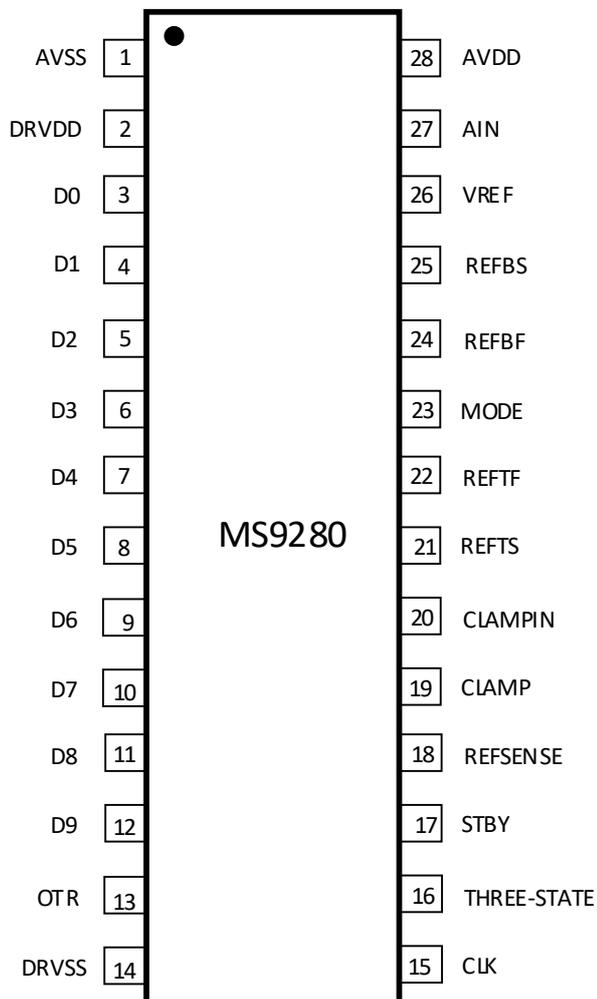
应用

- 图像视频
- 通信系统

产品规格分类

产品	封装形式	丝印名称
MS9280	SSOP28	MS9280

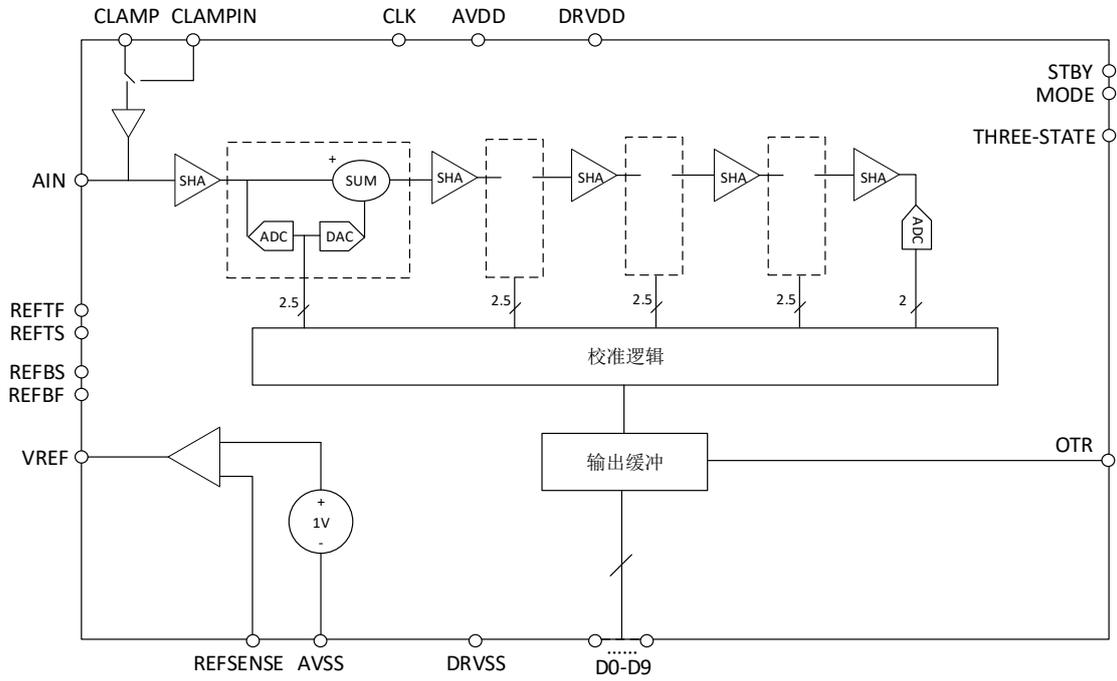
管脚图



管脚说明

管脚编号	管脚名称	管脚描述
1	AVSS	模拟地
2	DRVDD	数字电源
3-12	D0-D9	数字输出位, D0 最低位, D9 最高位
13	OTR	超出量化范围检测位
14	DRVSS	数字地
15	CLK	时钟输入
16	THREE_STATE	三态控制, 高电位输出高阻态, 低电位正常工作
17	STBY	待机模式: 高电位待机模式, 低电位正常模式
18	REFSENSE	基准模式选择
19	CLAMP	钳位控制: 高电压钳位模式, 低电压非钳位模式
20	CLAMPIN	钳位电压设置
21	REFTS	高电压基准
22	REFTF	高电压基准去耦
23	MODE	模式选择
24	REFBF	低电压基准去耦
25	REFBS	低电压基准
26	VREF	内部基准电压
27	AIN	模拟输入
28	AVDD	模拟电源

内部框图



极限参数

芯片使用中，任何超过极限参数的应用方式会对器件造成永久的损坏，芯片长时间处于极限工作状态可能会影响器件的可靠性。极限参数只是由一系列极端测试得出，并不代表芯片可以正常工作在此极限条件下。

参数	相对于	符号	额定值	单位
模拟电源电压	AVSS	AVDD	-0.3 ~ +6.5	V
模拟电源电压	DRVDD	AVDD	-6.5 ~ +6.5	V
数字电源电压	DRVSS	DRVDD	-0.3 ~ +6.5	V
模拟地	DRVSS	AVSS	-0.3 ~ +0.3	V
模式选择引脚电压	AVSS	MODE	-0.3 ~ AVDD + 0.3	V
时钟输入引脚电压	AVSS	CLK	-0.3 ~ AVDD + 0.3	V
数字输出电压	DRVSS		-0.3 ~ DRVDD + 0.3	V
模拟输入电压	AVSS	AIN	-0.3 ~ AVDD + 0.3	V
内部基准电压	AVSS	VREF	-0.3 ~ AVDD + 0.3	V
基准模式选择引脚电压	AVSS	REFSENSE	-0.3 ~ AVDD + 0.3	V
高电压基准去耦, 低电压基准去耦	AVSS	REFTF, REFBF	-0.3 ~ AVDD + 0.3	V
高电压基准, 低电压基准	AVSS	REFTS, REFBS	-0.3 ~ AVDD + 0.3	V
结温			+150	°C
存储温度			-65 ~ +150	°C
引脚温度(10s)			+300	°C

电气参数

除特殊说明外，AVDD=+3V, DRVDD=+3V, Fs=35MHz（50%占空比），MODE=AVDD，2V 输入范围 0.5V 到 2.5V，外部基准。

参数	符号	最小值	典型值	最大值	单位
分辨率			10		Bits
转换频率				35	MHz
微分非线性	DNL	±0.2		±1.0	LSB
积分非线性	INL	±0.3		±1.5	LSB
失调误差	E _{ZS}	±0.2		±1.8	%FSR
增益误差	E _{FS}	±1.2		±3.9	%FSR
高电压基准	REFTS	1		AVDD	V
低电压基准	REFBS	GND		AVDD-1	V
差分基准			2		V
VREF (1V)			1		V
基准冗差			10	25	mV
VREF (2V)			2		V
负载调整 (1V)			0.5	2	mV
输入电压范围	A _{IN}	REFBS		REFTS	V
输入电容	C _{IN}		1		pF
孔径延迟	t _{AD}		4		ns
孔径抖动	t _{AJ}		2		ps
输入带宽	BW		300		MHz
DC 漏电流			43		μA
模拟电压	AVDD	2.7	3	5.5	V
数字驱动电压	DRVDD	2.7	3	5.5	V
供电电流	I _{AVDD}		31.7	36.7	mA
功耗	P _D		95	110	mW
睡眠模式			4		mW
增益误差电源抑制比			1		%FS
信噪比	SNR	47.8		49	dB
信噪谐波失真比	SINAD	46.5		49	dB

参数	符号	最小值	典型值	最大值	单位
有效位数		7.7		7.8	dB
总谐波失真	THD		-62	-49.5	dB
无杂散动态范围	SFDR	66		51.4	dB
微分相位	DP		0.2		Degree
微分增益	DG		0.08		%
输入高电平	V _{IH}	2.4			V
输入低电平	V _{IL}			0.3	V
输出高阻态	I _{OZ}	-10		+10	μA
数据有效延迟	t _{OD}		25		ns
数据使能延迟	t _{DEN}		25		ns
数据高阻延迟	t _{DHZ}		13		ns
数字输出高电平驱动(I _O =50μA)	V _{OH}	2.95			V
数字输出高电平驱动(I _O =500μA)		2.8			V
数字输出低电平(I _O =1.6mA)	V _{OL}			0.4	V
数字输出低电平(I _O =50μA)				0.05	V
数字输出高电平驱动(I _O =50μA)	V _{OH}	4.5			V
数字输出高电平驱动(I _O =500μA)		4.4			V
数字输出低电平(I _O =1.6mA)	V _{OL}			0.4	V
数字输出低电平(I _O =50μA)				0.1	V
时钟高电平脉宽	t _{CH}	10			ns
时钟低电平脉宽	t _{CL}	10			ns
流水线延迟			3		Cycles
钳位误差电压	E _{OC}		50	80	mV
钳位脉宽	t _{CPW}		2		μs

应用说明

工作原理

MS9280 利用多级流水线架构，实现低功耗高速数据转换。将整个的转换精度分成低精度的单阶子转换器。在时序控制下，各阶转换的结果通过内部数字校准电路，实现高精度的数据转换。

工作模式

MS9280 适合多领域的图像视频、通信和仪表应用，包括兼容 AD876-8 系列。可根据具体系统需要，选择合适的工作模式进行性能优化。为实现系统的灵活性，内部可编程开关实现了不同的工作模式。内部的三个模块：电压基准、电压缓冲、模拟输入，可在不同开关模式下实现不同的选择，具体的实现形式和工作模式见表 1 及模式说明图例。

表 1. 模式选择

模式	输入连接	输入范围	模式引脚	REFSENSE 引脚	REF	REFTS	REFBS
顶/底	AIN	1V	AVDD	短接 REFSENSE、REFTS、VREF			AGND
	AIN	2V	AVDD	AGND	短接 REFTS、VREF		AGND
中间	AIN	1V	AVDD/2	短接 VREF、REFSENSE		AVDD/2	AVDD/2
	AIN	2V	AVDD/2	AGND	无连接	AVDD/2	AVDD/2
差分	AIN 输入 1, 输入 2 短接 REFTS、REFBS	1V	AVDD/2	短接 VREF、REFSENSE		AVDD/2	AVDD/2
		2V	AVDD/2	AGND	无连接	AVDD/2	AVDD/2
外部基准	AIN	2V 最大	AVDD	AVDD	无连接	范围=REFTS-REFBS	
			AGND			短接 VREFTF	短接 VREFBF
AD876-8	AIN	2V	悬空或者 AVSS	AVDD	无连接	短接 VREFTF	短接 VREFBF

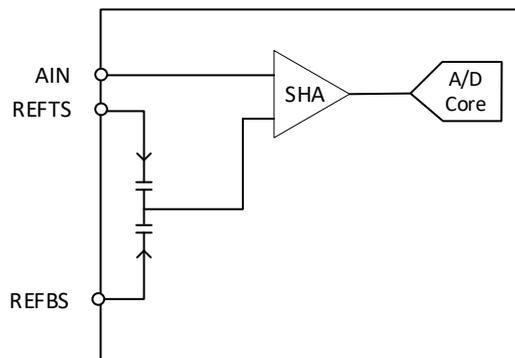


图 1. MS9280 等价输入功能电路

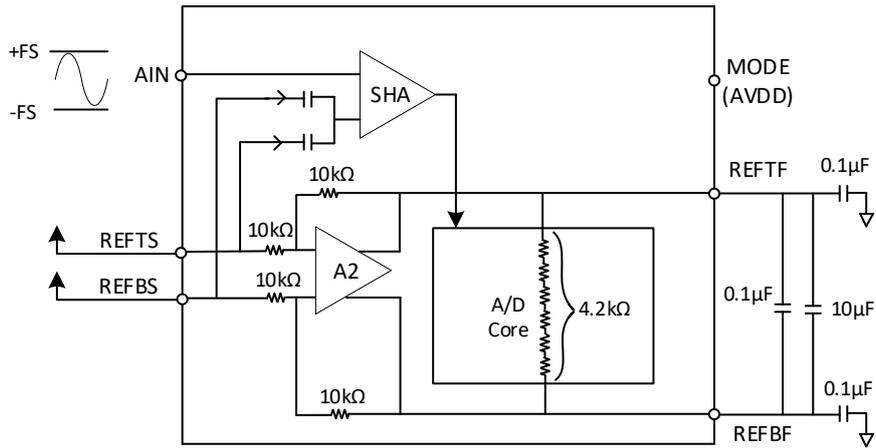


图 2a. 顶/底模式

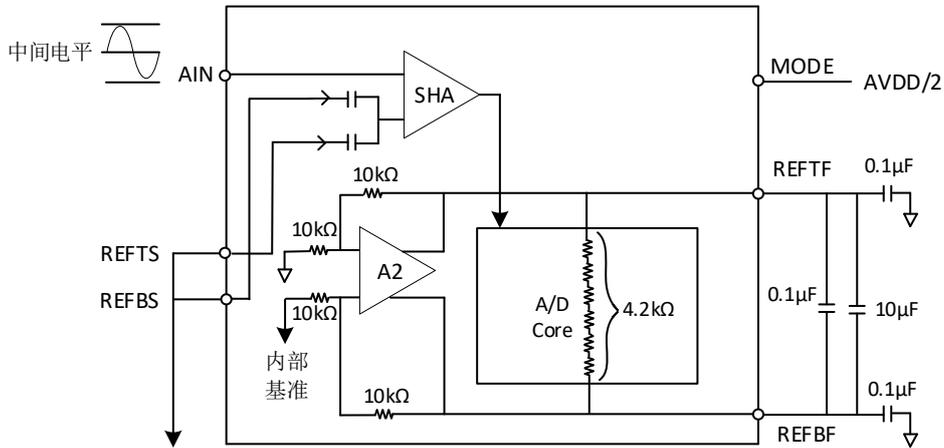


图 2b. 中间电压模式

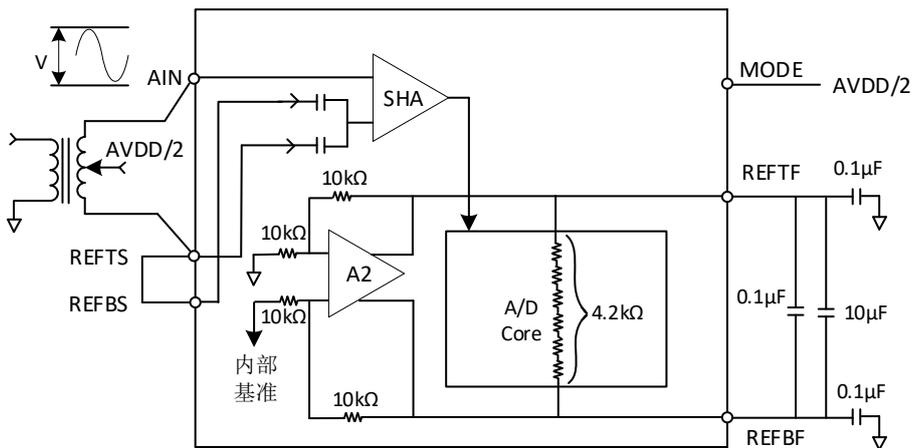


图 2c. 差分模式

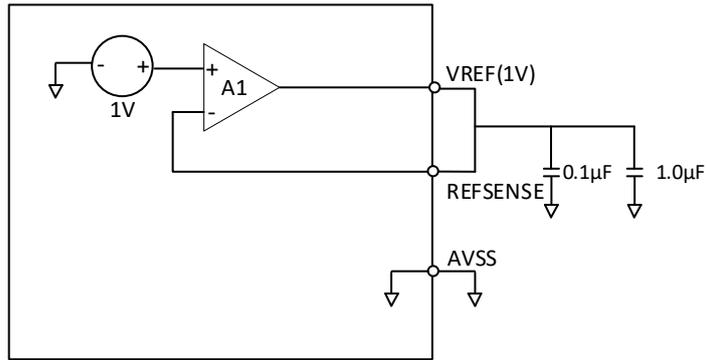


图 2d. 1V 基准模式

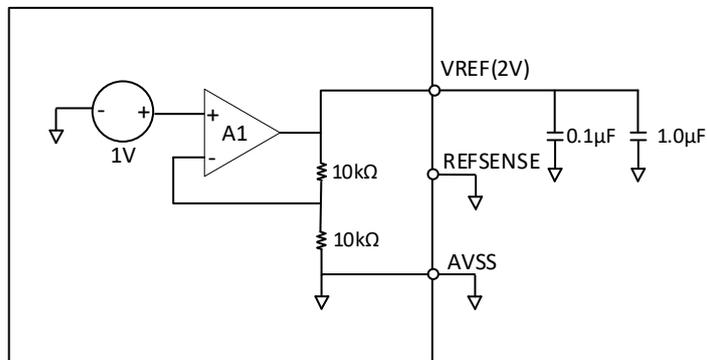


图 2e. 2V 基准模式

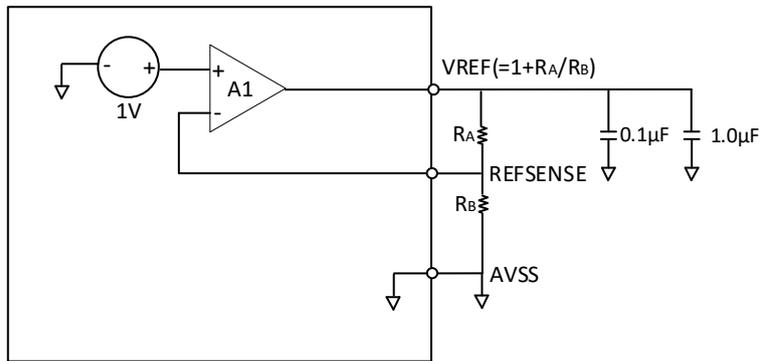


图 2f. 可变基准模式（1V~2V 之间）

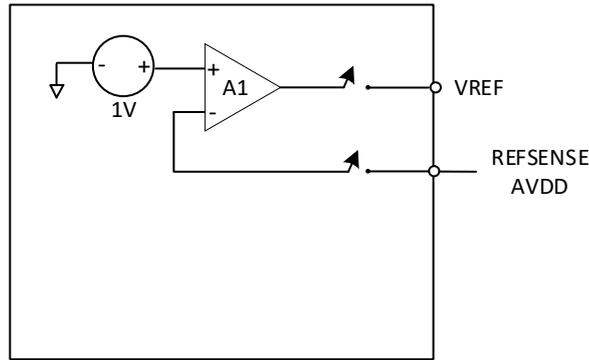


图 2g. 内部基准关闭模式

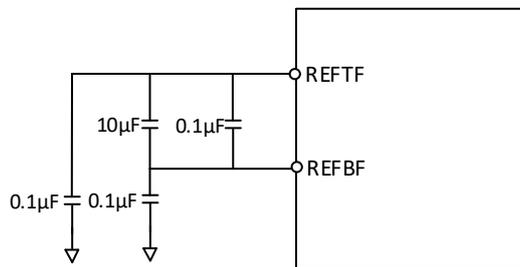


图 3. 基准去耦合网络

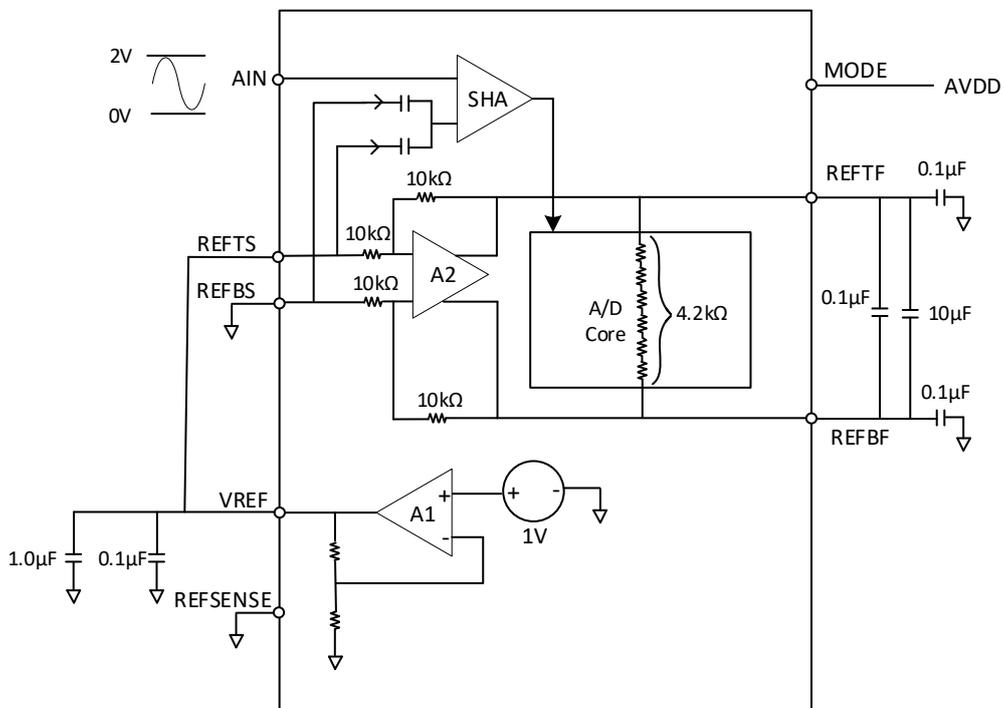


图 4. 内部基准、2V 输入范围（顶/底模式）

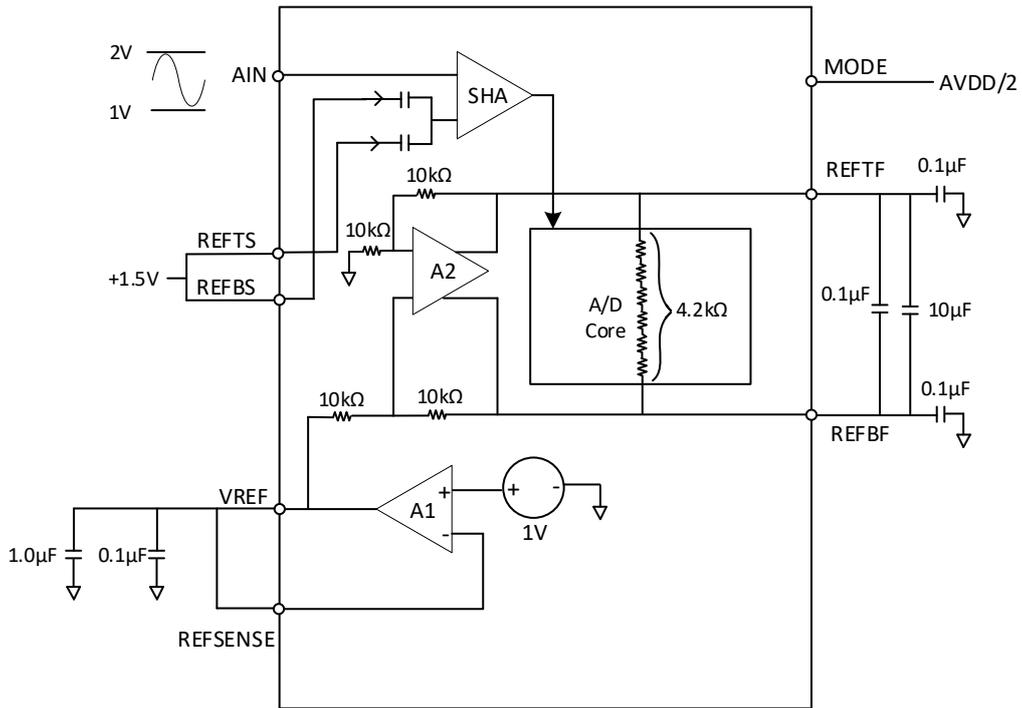


图 5. 内部基准、1V 输入范围（中间电压模式）

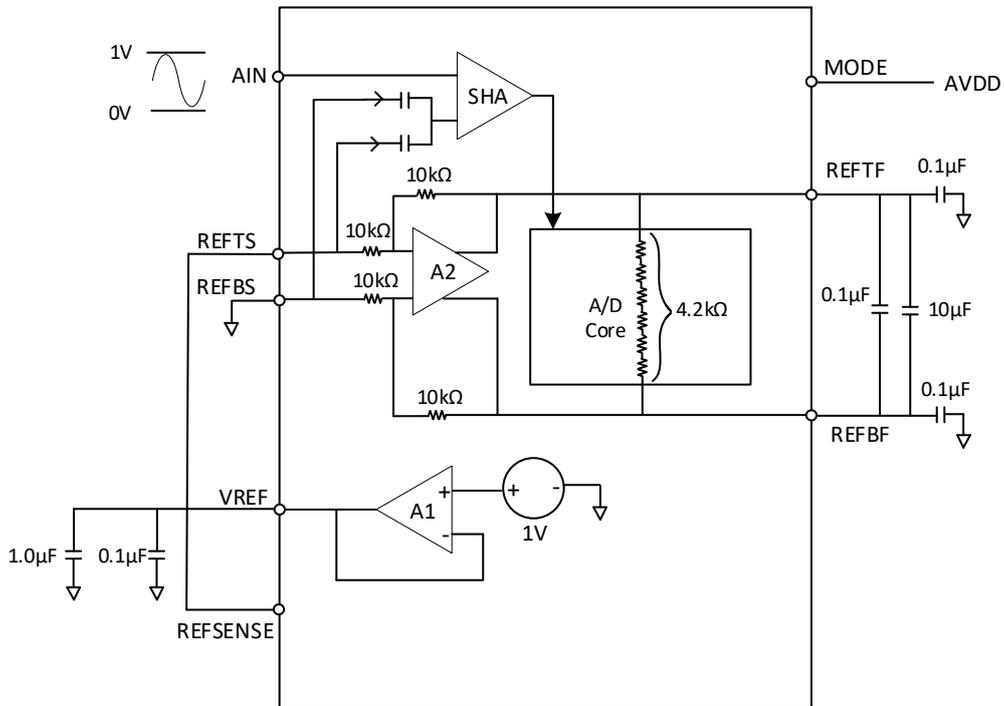


图 6. 内部基准、1V 输入范围（顶/底模式）

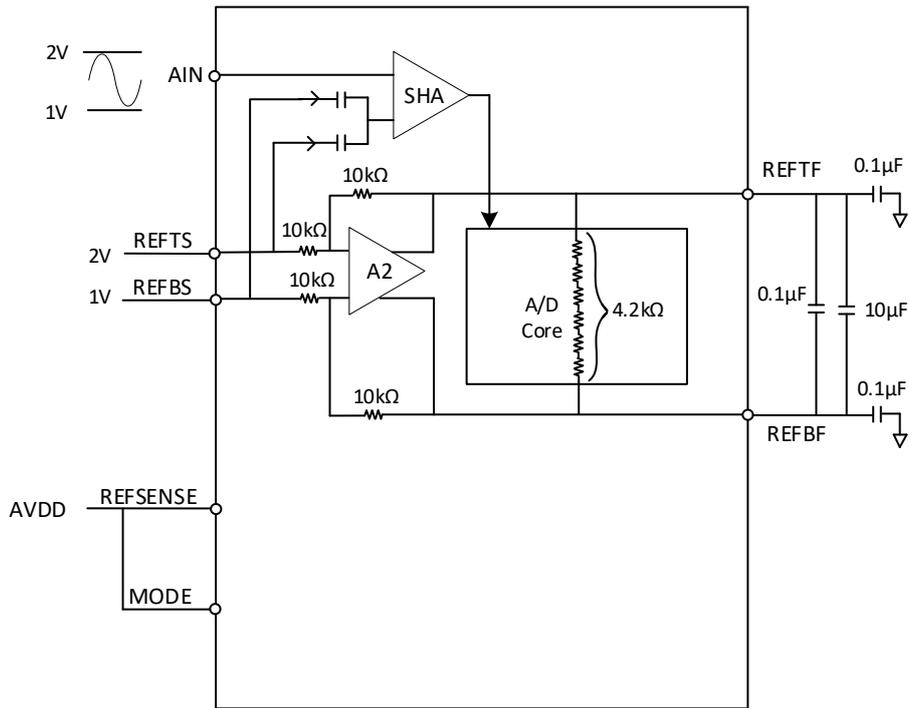


图 7. 外部基准、1V 输入范围（顶/底电压模式）

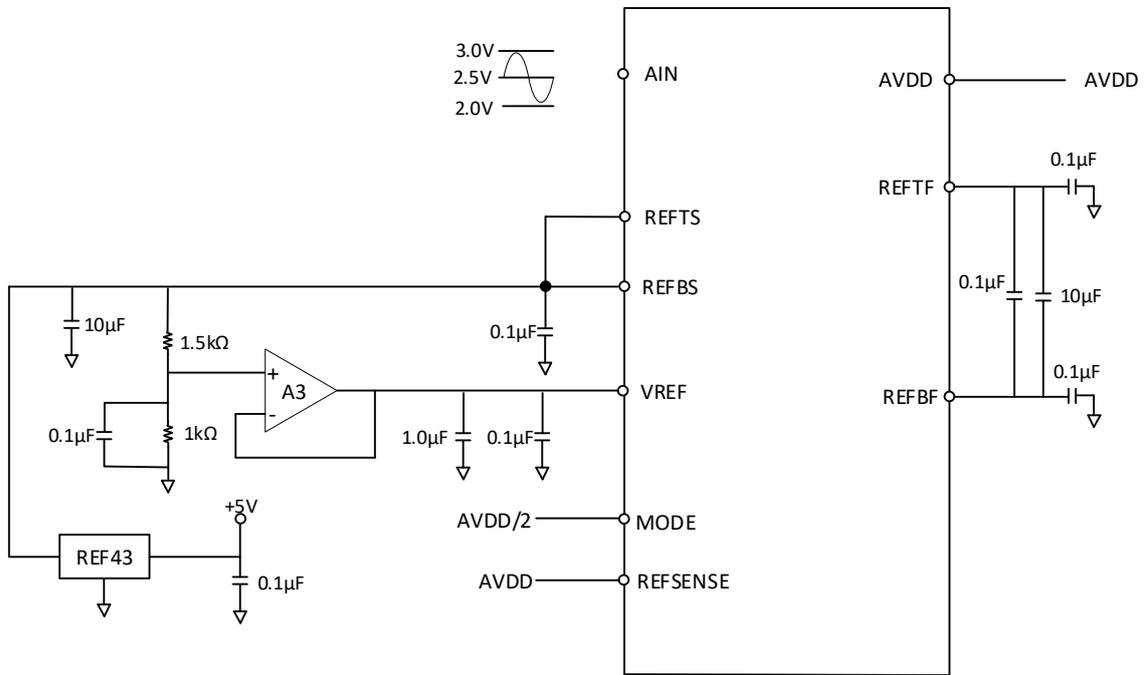


图 8. 外部基准、1V 输入范围（中间电压模式）

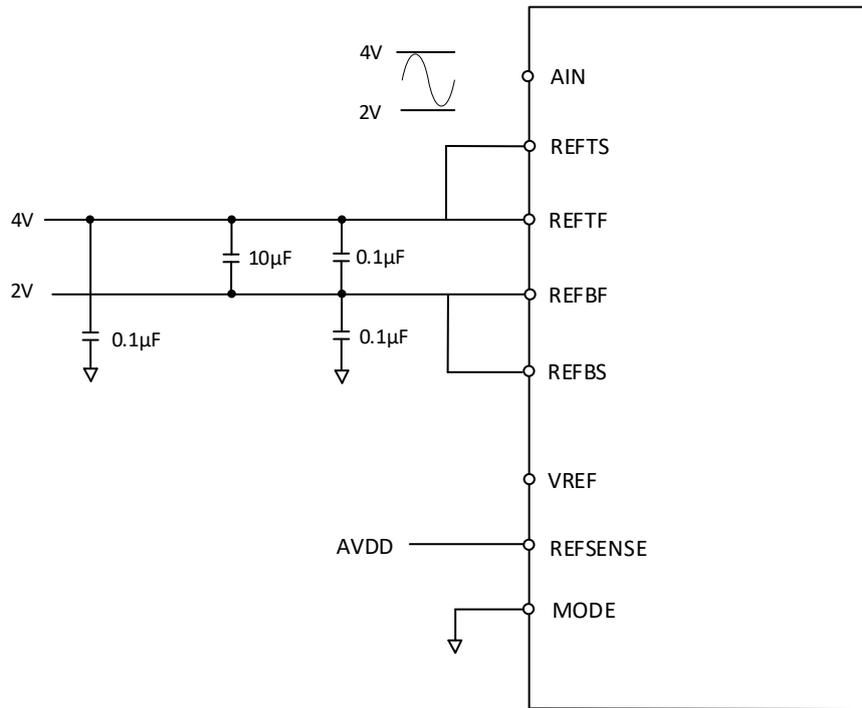


图 9a. 外部基准、2V 输入范围（顶/底电压模式）

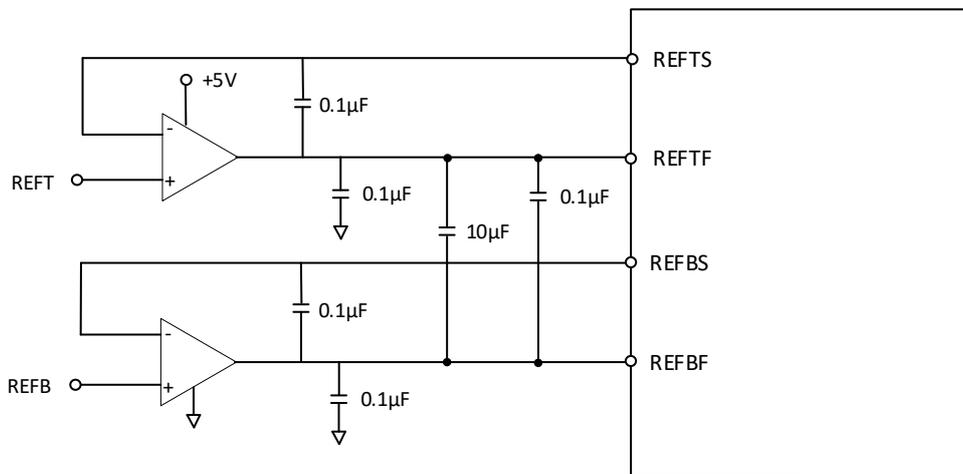


图 9b. Kelvin 连接外部基准模式

睡眠模式

通过设置引脚 STBY 为逻辑高电平且时钟保持在低电平，MS9280 进入睡眠模式。在这个模式下，典型的功耗约 4mW。芯片在 STBY 变成低电平后，约 400ns 后进入正常模式。

钳位功能

为实现交流耦合输入信号或视频信号直流恢复的功能，MS9280 内部集成钳位功能电路。图 10 显示内部钳位电路和钳位工作需要的外部控制信号。为了保证钳位使能，应用逻辑高电平于引脚 CLAMP。这将关闭开关 SW1。内部的钳位放大器工作在缓冲器模式，引脚 CAMPLIN 的电压钳位 AIN 输入的直流电压。获得期望的钳位电压后，开关 SW1 由于引脚 CLAMP 变成逻辑低电平而打开。在忽略由于输入偏置电流引起的电压变化外，输入电容保持钳位的直流电压值，直到下一个钳位间隔到来。为保证内部钳位放大器的闭环稳定性，推荐输入电阻的最小值为 10Ω。

引脚 CLAMPIN 允许的电压范围取决于内部钳位放大器的工作限制，推荐值在 0.5V ~ 2.5V 之间。

输入电容大小根据在钳位间隔内输入电压 AIN 允许的足够捕获时间和钳位间隔之间的最小电压降来确定。具体来说，开关关闭后的捕获时间由下式给出：

$$t_{ACQ} = R_{IN} C_{IN} \ln \left(\frac{V_C}{V_E} \right)$$

其中， V_C 是输入电容两端的电压变化量， V_E 是误差电压。 V_C 是钳位间隔开始的初始输入直流电平和引脚 CLAMPIN 提供的输入钳位电压的差值电压。 V_E 是系统参数，等于 V_C 的最大允许偏差。例如一个 2V 的输入电平需要钳位在 1V 直流电平上，允许偏差在 10mV，则 $V_C=1V$ ， $V_E=10mV$ 。一旦在输入端获得合适的钳位电平，需要非常小的电压变化来保证直流电平偏差。

电压降根据下式计算：

$$dV = \frac{I_{BIAS}}{C_{IN}}(t)$$

其中， t 是钳位间隔时间。MS9280 的偏置电流由采样频率 F_S 、基准中间电压 $(REFTS-REFBS)/2$ 和输入电压决定。

钳位间隔内的电压降是个重要参数，输入电容的最小值基于所需电压降计算而得。根据选择的最小电容值，调整捕获时间—钳位脉冲宽度。实际系统中需要在捕获时间、钳位电压降和误差电压等指标间折衷考虑。

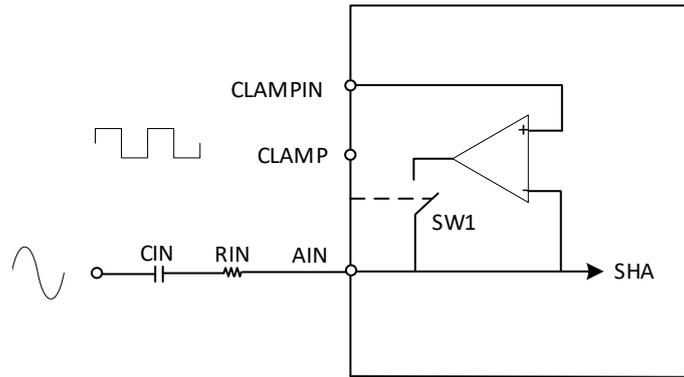


图 10a. 钳位原理图

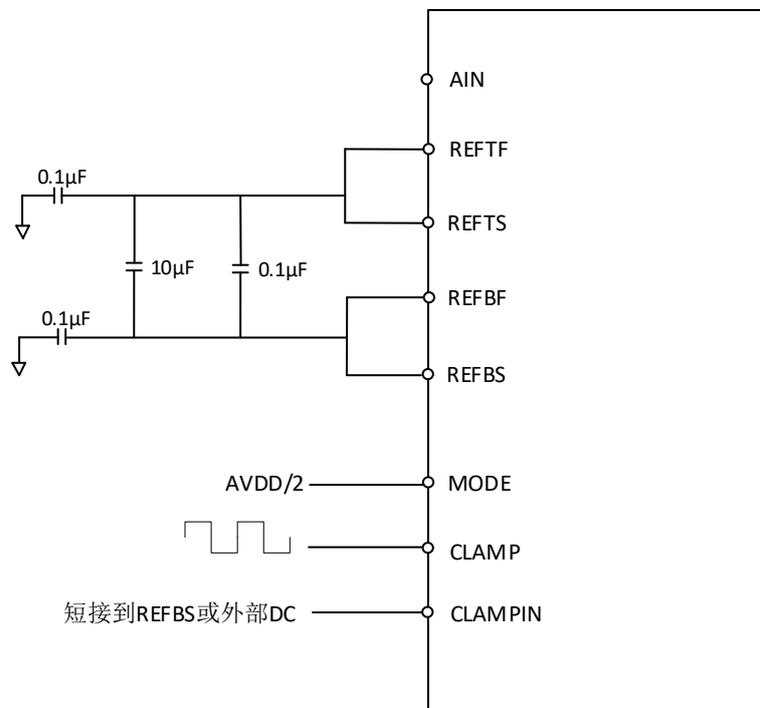


图 10b. 视频钳位电路原理示意图

模拟输入的驱动电路

图 11 说明等价的模拟输入电路，MS9280 内部集成了采样保持放大器。在时钟低电平输入时，开关 1 和 2 闭合，开关 3 断开。输入模拟信号对采样电容 CH 进行充电。当时钟由低电平转变成高电平时，开关 1 和 2 断开，采样保持电路进入保持模式，开关 3 关闭，运放的输出等于采样电容储存的电压。当时钟由高电平转变成低电平时，开关 3 首先断开，开关 1 和 2 然后闭合，采样保持放大器进入跟踪模式。

输入采样保持电路的结构对模拟信号输入驱动能力有一定的要求。引脚电容 CP 和保持电容 CH 一般小于 5pF。输入信号源必须能够在半个时钟周期内，把这些电容充电或放电到 10bit 精度所需要的电压值。当采样保持放大器进入跟踪模式时，输入信号源必须对保持电容 CH 充电或放电，从上一周期储存的电压到一个新的电压。最坏情况下，输入信号源提供充电电流在半个时钟周期内，通过开关 1 导通电阻 Ron 是采样电容发生最大输入信号峰值的转变。这情况等效于驱动一个低输入阻抗电路。另一个情况，当输入信号源电压等于前一时刻储存的电压时，保持电容不需要输入电流，而且等价输入阻抗非常高。

在输入信号源和 AIN 引脚之间加入串联电阻，可以减少对信号源驱动能力的要求，如图 12 所示。某些特殊应用的带宽限制了串联电阻的大小。为了保证系统的性能指标，电阻限制在 20Ω 以内。对于信号带宽小于奈奎斯特频率的应用，用户可以适当增加电阻大小。另外加入一个对地的并联电容，可以减小交流负载阻抗，电容的大小需要根据信号内阻和需要的信号带宽来选择。

MS9280 的信号输入范围是基准电压的函数。对于输入范围的选择，根据基准部分中内部基准和外部基准的不同编程来选择确定。

在许多应用中，尤其是单电源工作，交流耦合提供了一种方便的方法，在合适的量化范围内，偏置模拟输入信号。图 13 说明了交流耦合模拟输入信号的典型结构。这种结构的高通 -3dB 角频率是非常重要的考虑参数。 $f_{-3dB} = 1 / (2 * \pi * R2 * C_{EQ})$ ，其中 C_{EQ} 是 C1 和 C2 的并联。

选择电阻值需要特别考虑，交流耦合电容在输入端集成开关传输特性，导致节点直流偏置电流流入输入。偏置电流的大小随着输入信号幅度偏离中间参考电压值的大小和采样频率的增加而增加。当输入信号等于基准中间值时，输入偏置电流最小，同时导致输入失调误差 $(R1+R2) * I_b$ 。

如果需要补偿这个误差，考虑减小 R2 或者调整 VBIAS 以满足需要的失调要求。

在系统应用中，必须使用直流耦合。通过运放，改变参考地的信号直流电平，以实现输入信号在合适的量化范围内。图 14 显示 AD8041 同向模式的电路结构。

MS9280 可以采用差分输入的信号模式。这种结构需要通过短接 REFTS 和 REFBS 两个输入端作为一个差分输入端。图 15 显示 1V P-P 信号的差分输入模式。

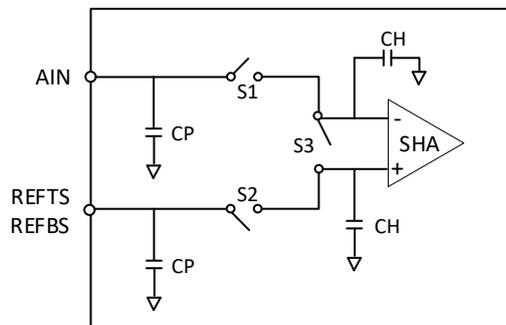


图 11. MS9280 等价输入结构

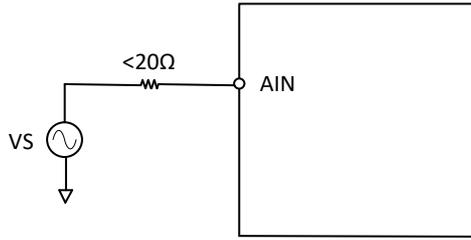


图 12. MS9280 简单驱动电路

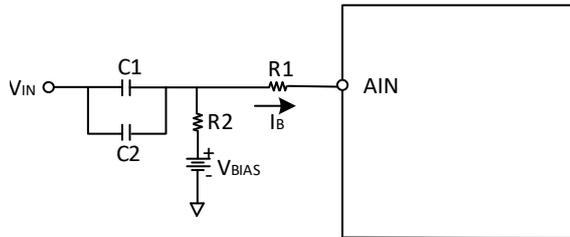


图 13. 交流耦合输入

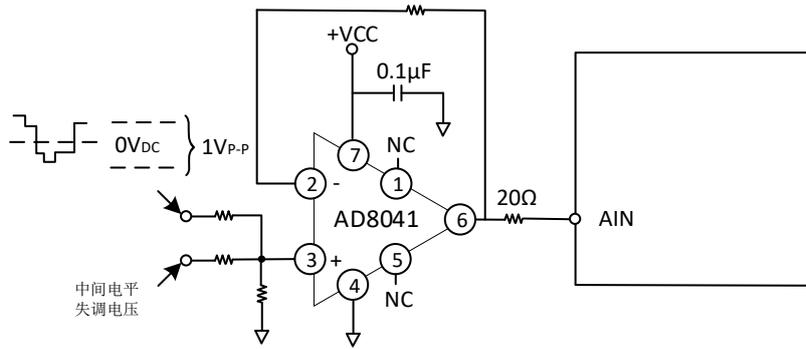


图 14. 双极电平移位结构

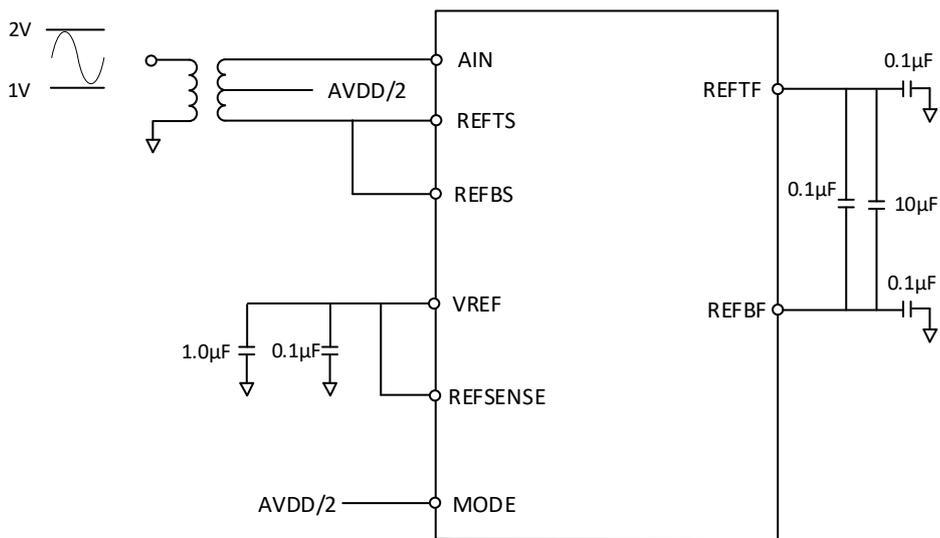


图 15. 差分输入结构

AD876-8 工作模式

MS9280 可以通过引脚配置，替代 AD876-8 系列，从而降低原来使用 AD876-8 的系统功耗。图 16 说明了 MS9280 替代 AD876-8 的引脚配置。通过 REFSENSE 接地，MODE 引脚悬空，CLAMP 引脚接地，使用外部基准模式就可以替代原来的 AD876-8。

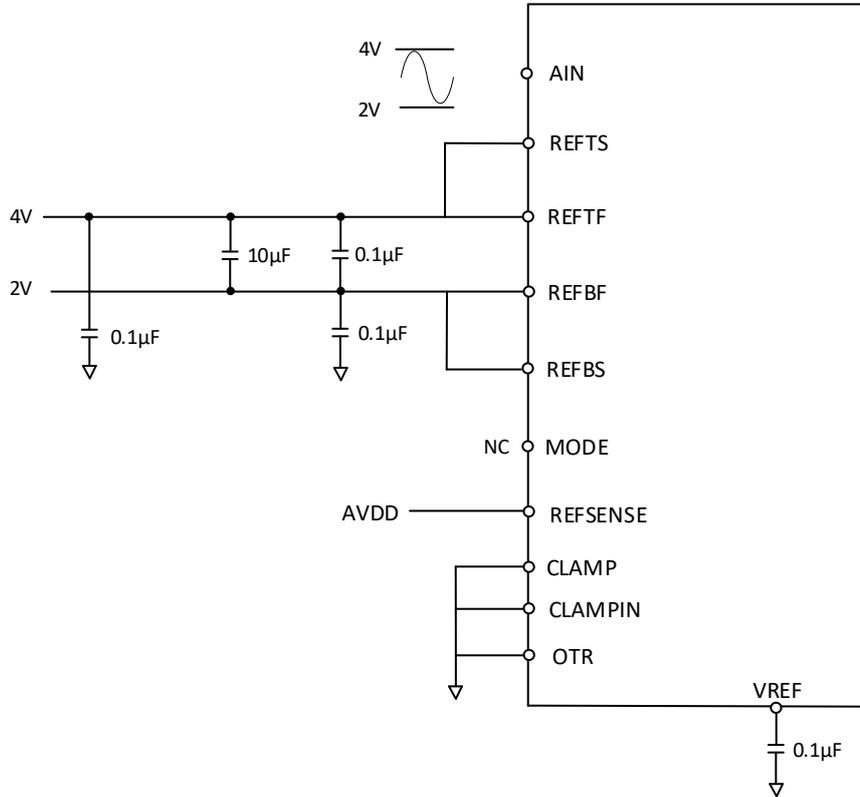


图 16. AD876 模式

时钟输入

MS9280 时钟输入通过内部的反向器缓冲器给电路提供时钟，且内部反向器由 AVDD 引脚供电。这种结构保证了时钟满足 +5V 或 +3.3V CMOS 逻辑输入信号，输入阈值电压在 $AVDD/2$ 。

MS9280 的流水线结构既工作在时钟的上升沿又工作在下降沿。为了最小化占空比的偏差，推荐采样高速或先进 CMOS 逻辑时钟 (HC/HCT, AC/ACT)。CMOS 逻辑提供对称的电压阈值电平和足够的上升和下降时间，以满足 35MSPS 的采样速率。MS9280 设计的最高时钟频率位 35MHz，更高的时钟频率将要弱化系统的性能指标。选择更低的时钟频率可以提高系统的性能指标。输出缓冲的功率消耗主要正比于时钟频率，更低的时钟频率可以降低功耗。

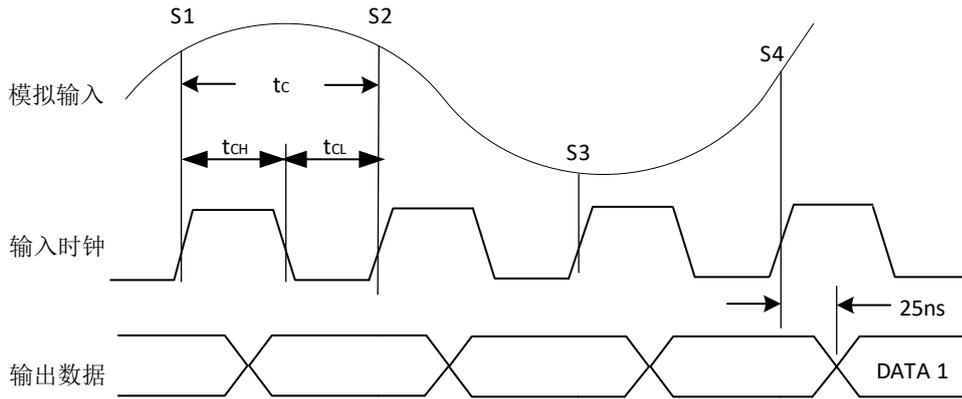


图 17. 时序关系图

数字输入和输出

MS9280 的每一个数字控制输入引脚，如 THREE_STATE、STBY 和时钟 CLK 等都是参考模拟地。数字输出的格式直接是二进制输出，如图 18 所示。当 STBY 为高电平，时钟 CLK 无效时，电路进入低功耗模式，静态功耗下降到 5mW。

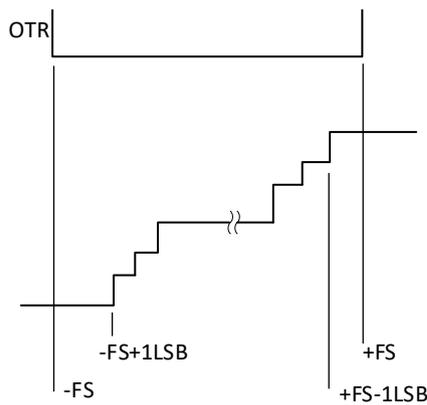


图 18. 输出数据格式

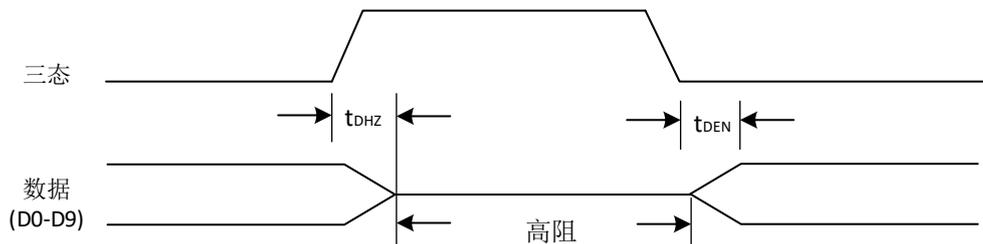
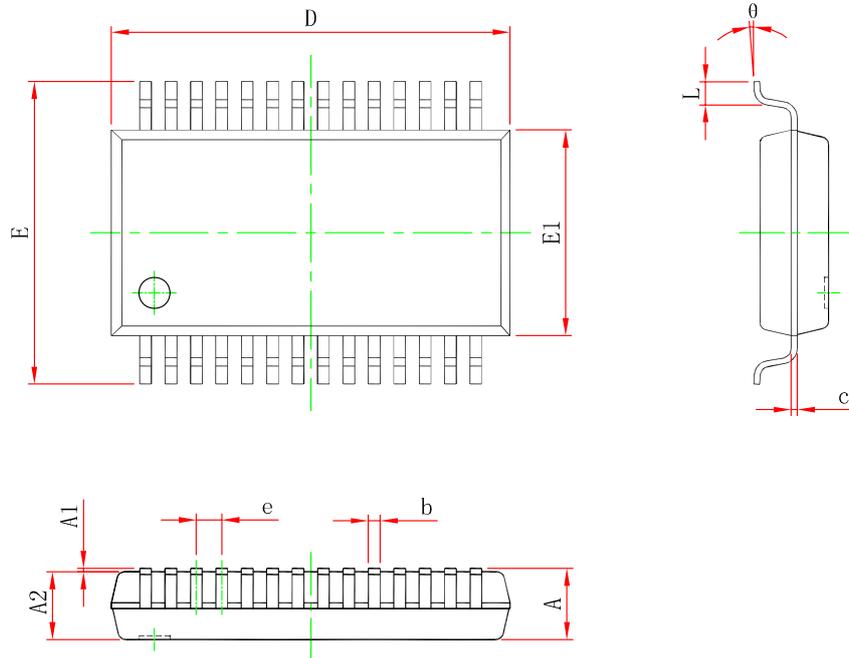


图 19. 三态时序图

封装外形图

SSOP28



符号	尺寸 (毫米)		尺寸 (英寸)	
	最小	最大	最小	最大
A	-	2.000	-	0.079
A1	0.050	-	0.002	-
A2	1.650	1.850	0.065	0.073
b	0.220	0.380	0.009	0.015
c	0.090	0.250	0.004	0.010
D	9.900	10.500	0.390	0.413
E	7.400	8.200	0.291	0.323
E1	5.000	5.600	0.197	0.220
e	0.650BSC		0.026BSC	
L	0.550	0.950	0.022	0.037
θ	0°	8°	0°	8°

印章与包装规范

1. 印章内容介绍



产品型号：MS9280

生产批号：XXXXXX

2. 印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

3. 包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS9280	SSOP28	2000	1	2000	8	16000

声明

- 瑞盟保留说明书的更改权，恕不另行通知！客户在下单前应获取最新版本资料，并验证相关信息是否完整。
- 在使用瑞盟产品进行系统设计和整机制造时，买方有责任遵守安全标准并采取相应的安全措施，以避免潜在失败风险可能造成的人身伤害或财产损失！
- 产品提升永无止境，本公司将竭诚为客户提供更优秀的产品！



MOS电路操作注意事项

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。



+86-571-89966911



杭州市滨江区伟业路 1 号
高新软件园 9 号楼 701 室



[http:// www.relmon.com](http://www.relmon.com)

X-ON Electronics

Largest Supplier of Electrical and Electronic Components

Click to view similar products for [Analog to Digital Converters - ADC category](#):

Click to view products by [Ruimeng manufacturer](#):

Other Similar products are found below :

[MCP37211-200I/TE](#) [AD9235BCPZRL7-40](#) [HT7316ARQZ](#) [ADS1100A3IDBVR](#) [HI1175JCB](#) [HI3-574AJN-5](#) [HI5714/4CB](#) [HI5746KCA](#)
[HI5766KCAZ](#) [HI5766KCBZ](#) [ISOSD61TR](#) [ES7201](#) [AD7266BSUZ-REEL](#) [AD7708BRZ-REEL7](#) [CLM2543IDW](#) [CLM2543CDW](#)
[MCP3004T-I/SL](#) [ADS7853IPWR](#) [GP9301BXI-F10K-D1V10-SH](#) [GP9301BXI-F10K-N-SH](#) [GP9101-F50-C1H1-SW](#) [GP9301BXI-F5K-N-SW](#)
[GP9101-F10K-N-SW](#) [GP9301BXI-F4K-D1V10-SH](#) [GP9301BXI-F1K-L5H2-SH](#) [LTC2484IDD#TRPBF](#) [AD9245BCPZRL7-20](#) [SSP1120](#)
[ADS8332IBRGER](#) [HT7705ARWZ](#) [ADS9224RIRHBR](#) [ADC101S051CIMF](#) [AD7779ACPZ-RL](#) [AD7714YRUZ-REEL](#) [LTC2447IUHF#PBF](#)
[AD9235BRUZRL7-20](#) [AD7888ARUZ-REEL](#) [AD7606BBSTZ-RL](#) [AD7998BRUZ-1REEL](#) [AD7276ARMZ-REEL](#) [AD7712ARZ-REEL](#)
[AD7997BRUZ-1REEL](#) [LTC2348ILX-16#PBF](#) [AD2S1210BSTZ-RL7](#) [AD7711ARZ-REEL7](#) [AD7865ASZ-1REEL](#) [AD7923BRUZ-REEL](#)
[AD7495ARZ-REEL7](#) [AD9629BCPZRL7-40](#) [AD7794CRUZ-REEL](#)